

異なる動作周波数を併用したマルチセル Solid-State Transformer の制御法

菊地 尚斗* 日下 佳祐 伊東 淳一 (長岡技術科学大学)

レ ホアイ ナム (Norwegian University of Science and Technology)

Control Method using Deference Driving Frequency for Single-phase Solid-state Transformer
with Multiple Chopper Cells Connected in ISOP

Naoto Kikuchi*, Keisuke Kusaka, Jun-ichi Itoh (Nagaoka University of Technology)

Hoai Nam Le (Norwegian University of Science and Technology)

This paper proposes a hybrid modulation method of a solid-state transformer (SST). One of the cells on the high-voltage side for power factor correction (PFC) is driven by PWM in order to compensate for the harmonic components of the input current whereas the others are driven with the square-wave operation. The operating cells with the square-wave operation allows the use of low-cost Si devices. Thus, the cost of the SST will be reduced. Moreover, this paper proposes the sorting algorithm of switching patterns in each square-wave cell because of unbalancing the conduction loss. The experimental results show that THD of the input current is 2.91%, and conduction loss of the square-wave cell is balancing.

キーワード : Solid-state Transformer, LC 共振回路, 力率改善回路, 方形波運転
(Solid-state Transformer, LC resonant circuit, power factor correction circuit, square-wave driving)

1. はじめに

近年, 再生可能エネルギーの需要増加に伴い, スマートグリッドや直流配電システムへの関心が高まっている。このようなシステムを構成する上で, 双方向の電力制御や, 無効電力補償等の機能を有する Solid-state transformer (SST) が必要不可欠である⁽¹⁾⁻⁽³⁾。SST は商用周波数と高周波間の変換を担う電力変換器と高周波トランスで構成されており, 電力変換回路を含めてもトランスの高周波化により回路体積の小型化や高パワー密度化が可能となる⁽⁴⁾。

SST の回路トポロジーに着目すると, 効率, コスト, 事故時の保護機能等の観点から, 様々な回路トポロジーが提案されている⁽⁵⁾⁻⁽¹⁵⁾。その中でも, 複数のセルを入力側直列・出力側並列接続(ISOP 接続)することで低耐圧, 低オン抵抗のスイッチングデバイスを適用可能なマルチセル方式が盛んに研究されている。例えば文献(10)では, 整流器と DAB 方式をベースとすることで, 簡易な回路構成で双方向電力変換が可能なトポロジーが提案されている⁽¹⁰⁾。また文献(11)では, AC/AC コンバータをベースとした ISOP 構成の SST が提案されている⁽¹¹⁾。これらの文献ではシステムの高効率化のため高耐圧側半導体スイッチとして全セルに

SiC-MOSFET を適用している。しかし, SiC-MOSFET のコストは需要の増加により徐々に低下しつつあるものの, 依然として Si-IGBT のコストと比較すると高価であるのが現状である⁽¹⁶⁾。

本論文では, ISOP 構成を有する SST の低コスト化を目的として, 商用周波数で動作するセルと PWM のキャリア周波数で動作するセルを組み合わせたハイブリッド制御法を提案する。提案制御法では, 力率改善(PFC)に用いられる高圧側変換器の 1 段目のセルのみを PWM 動作し, 2 段目以降を系統周波数に同期した方形波運転する。提案手法を用いることで, 方形波電圧を出力する PFC 回路部では高周波スイッチングが不要となるため, 低周波スイッチングのみが可能なシリコンデバイスに置き換えることができ, 低コスト化を実現できる。さらに, 方形波運転されるセル間では導通時間が異なるため, 発生する導通損失にアンバランスが生じる問題がある。これを解決するため, 方形波セル間の損失アンバランスの改善法についても提案する。

2. システム構成および制御ブロック

<2.1>システム構成

図 1 に本論文において提案制御法を適用する 3 セル構

成の SST を示す。本回路は入力段に昇圧チョッパ回路からなる力率改善補償(PFC)と電圧型直列共振 DC/DC コンバータをもつ。これを1つのセルコンバータとし、ISOP 接続により多段化する。整流器を全てのセルコンバータに共通化することで、単相 PWM 整流器と DAB 方式による回路構成と比べ、必要となる素子数を低減することができる⁽¹²⁾。共振型 DC/DC コンバータは1次側に接続されるコンデンサ C_r による直列共振を使用し、共振周波数で動作する。デューティ 50% でスイッチングすることで、DC/DC コンバータのスイッチはターンオン時に ZVS を達成する。以上より、電源周波数に対して十分な高周波で動作することで、トランスの大幅な小型化を達成する。

<2.2> 従来制御

図2に従来法である各セルPWM動作による電圧制御系を示す。本制御は昇圧インダクタの電流制御により、入力側力率を改善する。なお、本回路では、ダイオードブリッジ整流器後段のインダクタに通流する電流を制御するため、電流指令値は(1)式に示すように、全波整流波形とする。

$$i_L^* = I_{amp} |\sin(\omega t)| \dots \dots \dots (1)$$

ここで、 I_{amp} は電流指令値の振幅である。系統電圧から PLL により入力電圧の位相情報を取得し、入力電流指令値を生成する。PI 制御により出力された操作量は全セルが出力する電圧の総和となるため、セル段数 m で除算した電圧が各セルの出力電圧指令値となる。キャリア比較として、位相シフト三角波キャリアを使用することで、各セルの PFC 部のスイッチングタイミングがシフトするため、入力端から見たときセル総和の等価スイッチング周波数が増加する。ここで、SST の動作スイッチング周波数 f_{eq} は以下のように表せる。

$$f_{eq} = m f_{sw_pfc} \dots \dots \dots (2)$$

なお、 f_{sw_pfc} は各セル PFC のスイッチング周波数である。セルへの入力段は、スイッチング周波数が等価的にセル段数 m 倍となるため、インダクタの小型化が可能になる。

3. 提案するハイブリッド制御法

<3.1> 方形波運転を併用した動作

本節では、提案手法である PWM 動作と方形波運転を併用した電流制御系について説明する。

図3に提案手法における、各セルの出力電圧の分担を示す。方形波セルは、系統電圧の2倍の周波数に同期した方形波電圧を出力する。1段目セルは全波整流電圧と2段目、3段目セルの出力電圧の差分を補償するように出力する。残りの1つのセルでは PWM 動作を行い、他セルが出力する方形波電圧に PWM 電圧を出力することで正弦波電圧を出力する。

図4に提案手法における出力電圧の制御ブロックを示す。PWM 動作するセルは、方形波セルの出力電圧による高調波成分を補償し、インダクタの電流を出力電圧に起因する全

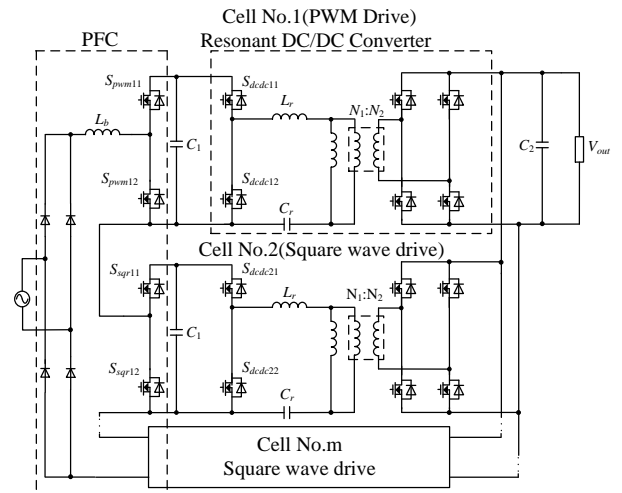


Fig. 1. Circuit configuration of single-phase SST.

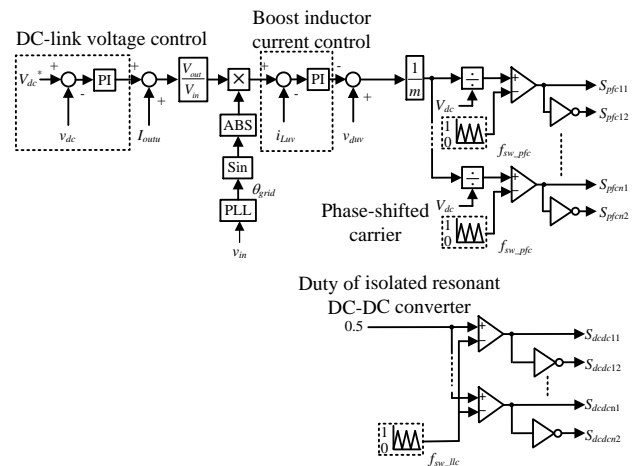


Fig. 2. Control diagram of conventional method in single-phase SST.

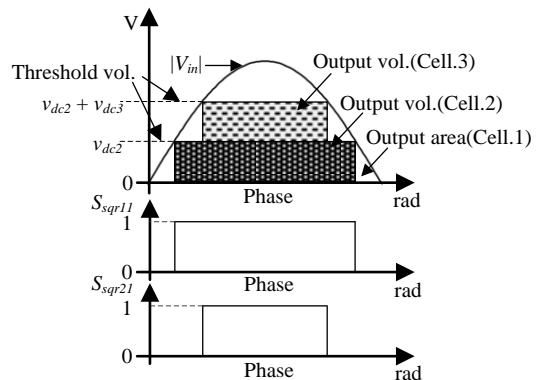


Fig. 3. Operation principle of proposed method.

波整流波形に制御する。ここで PI 制御器の出力は、セルが出力すべき電圧の合計となるため、方形波セルの出力電圧が外乱となる。ここで1段目への入力電圧 V_{in} の関係は(4)式で表せる。

$$v_{in1} = |v_{in}| - v_{dc2} S_{sqr11} - v_{dc3} S_{sqr21} \dots \dots \dots (3)$$

ここで、 v_{dc2} を2段目の DC リンク電圧を、 v_{dc3} を3段目の DC リンク電圧、 S_{sqr11} を2段目の上アームスイッチの状態、

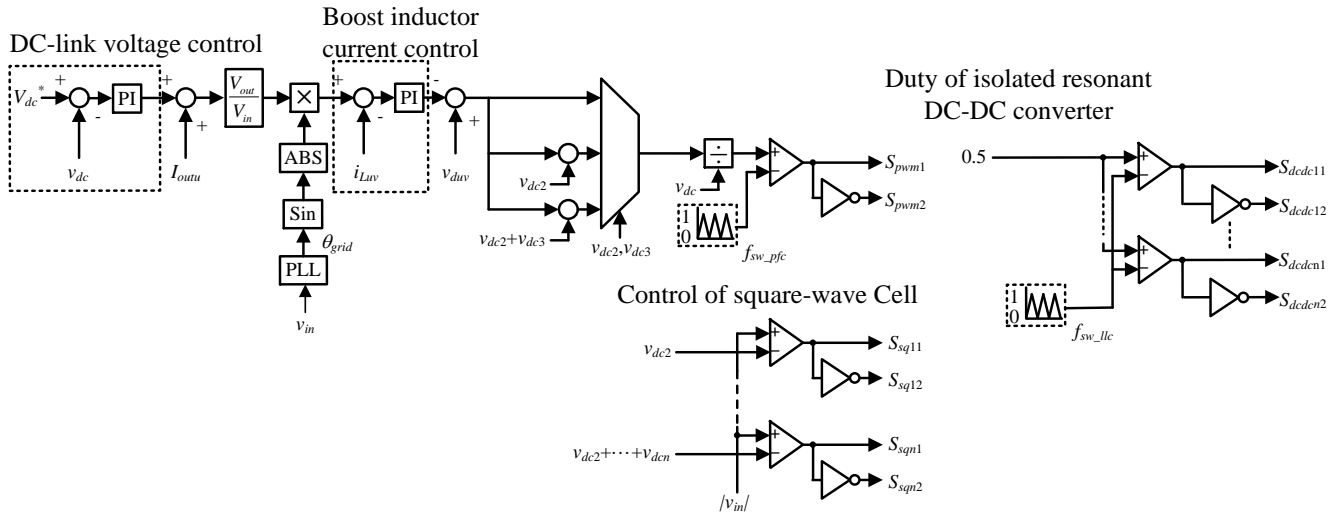


Fig. 4. Control diagram of proposed method in single-phase SST.

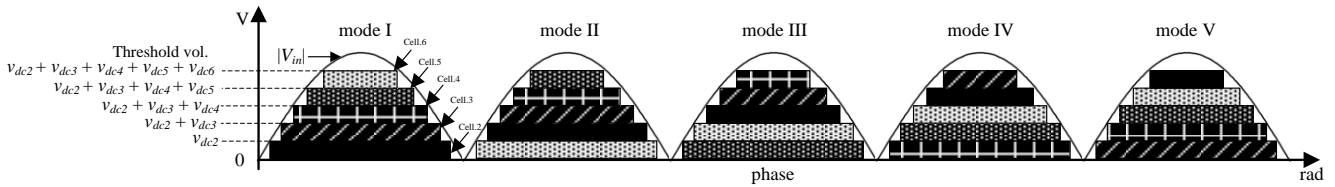


Fig. 5. Sharing input voltage in sorting operation with proposed method ($m = 6$).

Table 1. Sorting operation of square wave cell with proposed method.

	$V_{dc2} < v_{in} < \sum_2^6 V_{dci}$	$\sum_2^3 V_{dci} < v_{in} < \sum_2^6 V_{dci}$	$\sum_{i=2}^4 V_{dci} < v_{in} < \sum_2^6 V_{dci}$	$\sum_{i=2}^5 V_{dci} < v_{in} < \sum_2^6 V_{dci}$	$\sum_{i=2}^6 V_{dci} < v_{in} $
mode I	Cell.2	Cell.3	Cell.4	Cell.5	Cell.6
mode II	Cell.6	Cell.2	Cell.3	Cell.4	Cell.5
mode III	Cell.5	Cell.6	Cell.2	Cell.3	Cell.4
mode IV	Cell.4	Cell.5	Cell.6	Cell.2	Cell.3
mode V	Cell.3	Cell.4	Cell.5	Cell.6	Cell.2

S_{sq21} を 3 段目の上アームスイッチの状態である。(4)式により方形波セルの出力電圧をフィードフォワードすることで、PWMセルにとって外乱となる他セルの出力電圧を補償する。補償後の電圧は 1セル目の PFC 出力電圧となるため、キャリア比較によりゲート信号が決定される。方形波セルの制御では、系統電圧と各セルの DC リンク電圧の大小比較により決定されるゲート信号を決定する。生成されたゲート信号と各方形波セルの DC リンク電圧より、方形波セルの外乱成分を算出する。

<3.2>導通損失のバランス制御

提案手法では、系統電圧値に応じて方形波セルのスイッチングパターンを決定するため、セルによって上側アームの通流期間と下側アームの通流期間に差異が生じる。ここで、方形波セルに IGBT を適用することを考えると、上側アームではダイオード、下側アームでは IGBT で損失が発生するため、通流期間の違いによりセル間で損失のアンバランスが生じる。これにより、冷却性能が全てのセルで等しいと仮定すると、各セル間で発熱量にアンバランスが生じ、特定のセルの寿命を短縮させることとなる。これを改善するため、本提案手法では系統周波数の 2 倍で方形波セルの

スイッチングパターンを切り替えることで、各セル間の導通損失をバランスさせる。

図 5 に PWM セル 1 段、方形波セル 5 段構成時の切り替え時の動作パターンを示す。切り替え動作は mode I-V に分かれており、mode I から順に切り替え動作を行っていく。PWM 動作する 1 段目セルで、2 段目から 6 段目の方形波セルの出力電圧による高調波成分を補償する。次に表 1 では、系統電圧と動作する方形波セルの関係を示す。mode I では、Cell 2→3→4→5→6 順で方形波電圧が出力される。mode II では、Cell 3→4→5→6→2 で出力され、同様に mode I から V まで出力するセル電圧を切り替えることで、5 周期平均での損失アンバランスを改善する。同様に m 段の方形波セルに対しても 2 倍の系統周波数に対して m 周期でバランスする。次に、各セル間で発生する導通損失を以下に示す。

$$P_{con_PFC} = f_{sw} \int_{t_{on}}^{t_{off}} d \cdot i_{out} v_{ce} dt \dots\dots\dots(4)$$

ここで、 f_{sw} をスイッチング周波数、 d を duty 比、 i_{out} を入力電流の実行値、 v_{ce} を IGBT のコレクタ-エミッタ間電圧とする。次に、IGBT における v_{ce} と i_{out} の関係は非線形であるため、以下のように線形近似する。

$$v_{ce} = v_0 + r_{on} i_{out} \dots\dots\dots (5)$$

ここで、 v_0 をコレクタ-エミッタ間電流がゼロ時の電圧とし、 r_{on} を線形近似したオン抵抗とする。式(4)、(5)を用いて、各セルの導通損失のシミュレーションを行う。

4. シミュレーションおよび実験検証

<4.1>導通損失のバランス制御のシミュレーション結果

次に、方形波運転を併用した時の各セル間の導通損失を評価する。表 2 に、シミュレーションパラメータを示す。本シミュレーションでは、入力電圧を 800 V、出力電圧を 100 V、入力電力を 16 kW、方形波セル数を 5 段とした。なお本シミュレーションでは、単相電力脈動による直流平滑コンデンサ電圧変動の影響を除いて評価するため、各セルの 1 次側 DC リンク電圧として定電圧源 200 V を使用した。

図 6 に方形波運転を併用した時の各セル間のスイッチング損失、導通損失のシミュレーション結果を示す。本シミュレーションでは、Cell 1 を PWM 動作し、Cell 2-6 に方形波運転を併用した。図 6(a) は、ソートを導入していない場合の導通損失およびスイッチング損失である。Cell 2 では、上アームの導通時間が長い為、他セルと比べ上アームの FWD 導通損失が 16.1 W と大きく発生している。対照的に、Cell 6 では下アームの導通時間が長い為、下アーム IGBT 導通損失 9.56 W と大きく発生し、各セル間で損失のアンバランスが発生する。一方、図 6(b) にソートを導入した場合の損失解析結果を示す。Cell 2-6 のそれぞれの損失は 16.7 W となり、上アーム FWD、下アーム IGBT 導通損失のアンバランスが改善されていることが分かる。なお、損失の総和は 83.3 W となり、ソート導入前の損失の総和は同等である。以上より、方形波運転においてスイッチングパターンを切り替えることで、セル間の損失アンバランスが改善可能であることを確認した。

<4.2>従来法による動作実験結果

表 3 に実験条件を示す。本実験では、セルコンバータを 3 段接続し、入力電圧を 200 V とした定格容量 1.4 kW のミニモデルを使用した。また、従来法および提案法を用いて入力電流制御について、動作比較を行った。

図 7 に共振形共振器 DC/DC コンバータのスイッチング時の波形を示す。MOSFET のドレイン-ソース間電圧がゼロ時にゲート-ソース電圧が上昇しており、ZVS 動作を確認した。

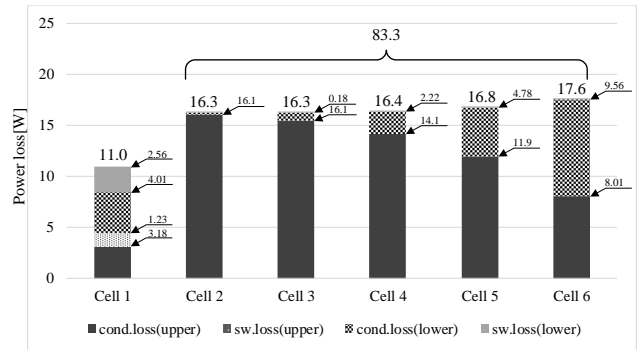
図 8 に従来法による動作波形を示す。ここでは、従来法による PFC のスイッチング周波数は 10 kHz とする。図 8(a) の実験結果より入力電力の力率が 0.99、入力電流 THD が 3.18% を得られた。また、図 8(b) では、系統電圧に対する各セルの出力電圧を示しており、PWM 運転していることが確認できる。

<4.3>提案手法による動作実験結果

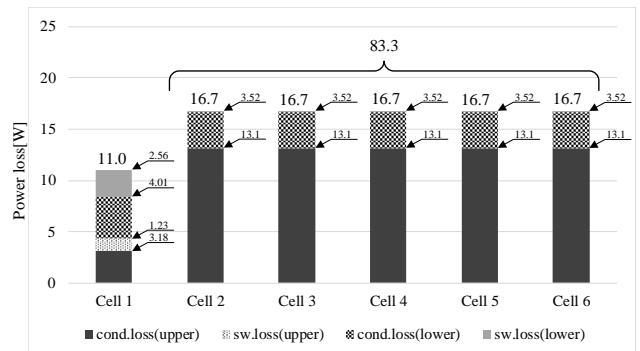
図 9 に提案手法による動作波形を示す。提案手法では 30 kHz とすることで従来手法との PFC の等価スイッチング周波数が等しくなるように設定している。図 9(a) の実験結果よ

Table 2. Simulation parameter in sorting operation of square-wave cell.

Input voltage	V_{in}	800 V _{rms}
	P_{out}	16 kW
Rated output voltage	V_{out}	100 V
Switching frequency of PFC	f_{sw_pfc}	30 kHz
Resonant frequency	f_0	50 kHz
Number of cells	m	6
Boost inductor	L_b	4 mH
Primary side capacitor	C_1	48 μF
Resonant capacitor	C_r	204 nF
Leakage inductor	L_r	50 μH
Secondary side capacitor	C_{out}	3000 μF
Trans turns ration	$N_1:N_2$	1:1



(a) Simulation result of power loss without sorting operation.



(b) Simulation result of power loss with sorting operation.

Fig. 6. Simulation result of power loss in each cell.

Table 3. Table 1 Experiment parameter.

Input voltage	V_{in}	200 V _{rms}
Rated output power	P_{out}	1.4 kW
Rated output voltage	V_{out}	50 V
Switching Device		SCT2080KE
Grid Frequency	f_s	50 Hz
Primary side capacitor	C_1	1500 μF
Resonant capacitor	C_r	204 nF
Leakage inductor	L_r	50 μH
Secondary side capacitor	C_2	3600 μF
Trans turns ration	$N_1:N_2$	1:1
Number of cells	m	3
Switching frequency of PFC	f_{sw_pfc}	30 kHz
Switching frequency of LLC	f_{sw_llc}	50 kHz

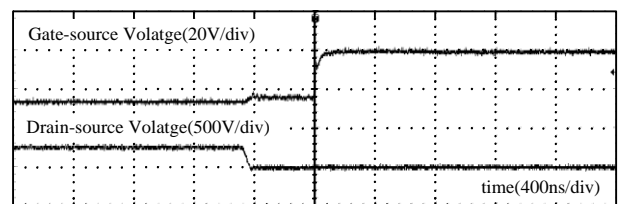
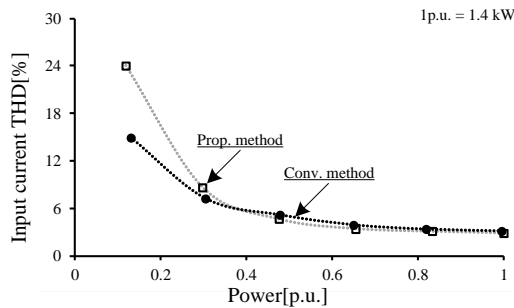
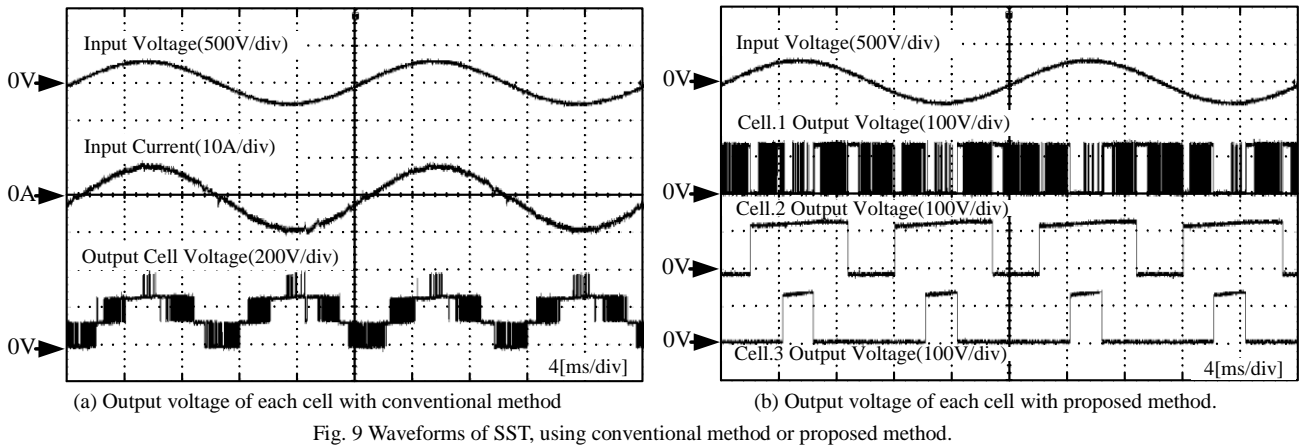
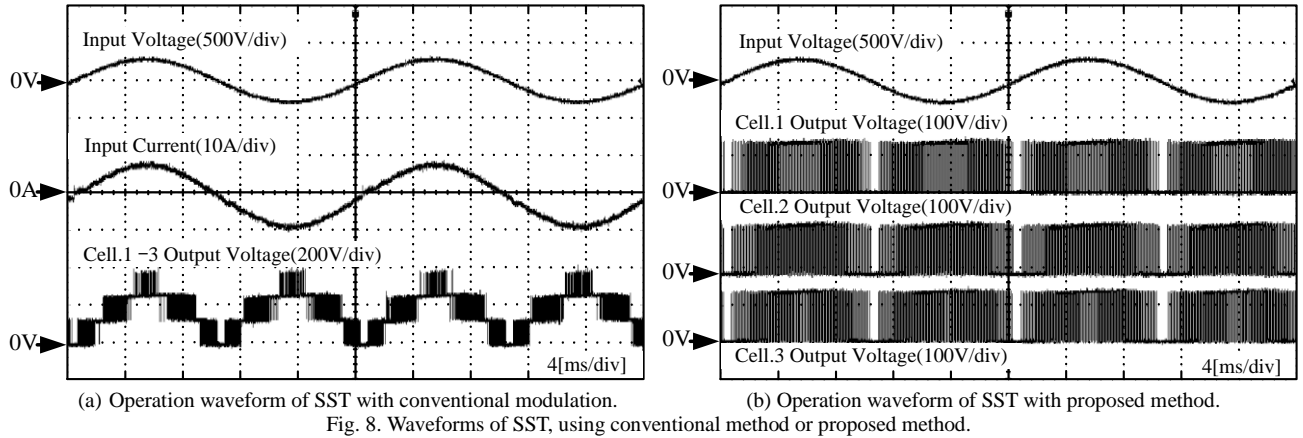


Fig. 7. Waveforms of ZVS operation in resonant DC/DC converter.



り入力電圧の力率が 0.99 となり、入力電流の THD が 2.91% を得られた。また、図 9(b)では、系統電圧に対する各セルの出力電圧を示しており、2つの方形波セルは入力電圧に同期して系統周波数の 2 倍である 100 Hz の方形波電圧を出力していることが確認できる。また、PFC は方形波セルによる高調波成分を補償する電圧を出力していることがわかる。

図 10 に従来法および提案法を適用した際の負荷電力に対する入力電流 THD を示す。制御法によらず、中負荷および重負荷時の入力電流 THD は 5%未滿となっており、良好な PFC 動作が実現できている。以上より、方形波運転を併用した場合においても、PWM セルにより高調波成分の抑制が可能であることが確認できる。ただし、両制御法とも軽負荷領域での THD が 5%を大幅に超えており、今後改善方法を検討する。

5. 結論

本稿では、異なる周波数運転を併用したマルチセル SST の制御法を提案した。ISOP 構成の SST に対し、各段のセルコンバータの動作について PWM 動作と方形波運転を併用する制御方法を提案した。単相 3セル SST に対して、従来法および提案手法を適用し、実験により動作波形の比較を行った。従来法では入力電流の THD3.38%、力率が 0.99 となり、提案手法では、入力電流の THD が THD2.91%、力率が 0.99 となり、従来手法と同等の力率改善性能が得られることを確認した。また、方形波セルに対して、スイッチングパターンを切り替えることで、各方形波セルの導通損失のアンバランスの改善をシミュレーションにより確認した。

今後は、導通損失アンバランスの改善効果を実機実験により検証した上で、方形波セルのスイッチングデバイスを用いた IGBT へ置き換えた際の動作波形を実機検証し、導通損失、回路体積、効率を従来システムとの比較する予定である。

樹, 高木秀樹: 「イオン注入剥離法と基板直接接合法の融合による低コスト SiC 基板の作製」, 精密工学会誌, Journal of Japan Society for Precision Engineering Vol.83 No.9, pp.-833836 (2017)

文 献

- (1) J. E. Huber and J. W. Kolar, "Applicability of Solid-State Transformers in Today's and Future Distribution Grids," in IEEE Transactions on Smart Grid, vol. 10, no. 1, pp. 317-326, Jan. 2019.
- (2) L. Ferreira Costa, G. De Carne, G. Buticchi and M. Liserre, "The Smart Transformer: A solid-state transformer tailored to provide ancillary services to the distribution grid," in IEEE Power Electronics Magazine, vol. 4, no. 2, pp. 56-67, June 2017.
- (3) A. Q. Huang and J. Baliga, "FREEDM system: Role of power electronics and power semiconductors in developing an energy internet," in Proc. 21st Int. Symp. Power Semicond. Devices ICs, Jun. 14-18, 2009, pp. 9-12.
- (4) J. E. Huber and J. W. Kolar, "Volume/weight/cost comparison of a 1MVA 10 kV/400 V solid-state against a conventional low-frequency distribution transformer," in Proc. IEEE Energy Convers. Congr. Expo. (ECCE), Pittsburgh, PA, USA, Sep. 2014, pp. 4545-4552.
- (5) Mizuki Nakahara, Yuki Kawaguchi, Kimihisa Furukawa, Mitsuhiro Kadota, Yuichi Mabuchi, Akihiko Kanoda, Development of a Control Method for LLC Converter Utilized for Input-Parallel-Output-Series Inverter System with Solid-State Transformers, IEEJ Journal of Industry Applications, 2019, 8 巻, 4 号, p. 652-659.
- (6) J. E. Huber, J. Böhler, D. Rothmund and J. W. Kolar, "Analysis and cell-level experimental verification of a 25 kW all-SiC isolated front end 6.6 kV/400 V AC-DC solid-state transformer," in CPSS Transactions on Power Electronics and Applications, vol. 2, no. 2, pp. 140-148, 2017.
- (7) A. Rodriguez et al., "Auxiliary power supply based on a modular ISOP flyback configuration with very high input voltage," 2016 IEEE Energy Conversion Congress and Exposition (ECCE), Milwaukee, WI, 2016, pp. 1-7.
- (8) S. Baek and S. Bhattacharya, "Analytical Modeling and Implementation of a Coaxially Wound Transformer With Integrated Filter Inductance for Isolated Soft-Switching DC-DC Converters", in IEEE Transactions on Industrial Electronics, vol. 65, no. 3, pp. 2245-2255, March 2018.
- (9) X. Cai et al., "Fluctuation Power Control Strategy for MMC-based SST to Reduce the Submodule Capacitor Voltage Oscillation," 2019 10th International Conference on Power Electronics and ECCE Asia (ICPE 2019 -ECCE Asia), Busan, Korea (South), 2019, pp. 2430-2435.
- (10) T. M. Parreiras, A. P. Machado, F. V. Amaral, G. C. Lobato, J. A. S. Brito and B. C. Filho, "Forward Dual-Active-Bridge Solid-State Transformer for a SiC-Based Cascaded Multilevel Converter Cell in Solar Applications," in IEEE Transactions on Industry Applications, vol. 54, no. 6, pp. 6353-6363, Nov.-Dec. 2018.
- (11) J. E. Huber, J. Böhler, D. Rothmund and J. W. Kolar, "Analysis and cell-level experimental verification of a 25 kW all-SiC isolated front end 6.6 kV/400 V AC-DC solid-state transformer," in CPSS Transactions on Power Electronics and Applications, vol. 2, no. 2, pp. 140-148, 2017.
- (12) Jun-ichi Itoh, Kazuki Aoyagi, Keisuke Kusaka, Masakazu Adachi, Development of Solid-state Transformer for 6.6-kV Single-phase Grid with Automatically Balanced Capacitor Voltage, IEEJ Journal of Industry Applications, 2019, 8 巻, 5 号, p. 795-802.
- (13) X. Zhang, Y. Xu, Y. Long, S. Xu and A. Siddique, "Hybrid-Frequency Cascaded Full-Bridge Solid-State Transformer," in IEEE Access, vol. 7, pp. 22118-22132, 2019.
- (14) L. Zhang, J. Qin, Q. Duan and W. Sheng, "Component Sizing and Voltage Balancing of MMC-based Solid-State Transformers Under Various AC-Link Excitation Voltage Waveforms," 2019 IEEE Applied Power Electronics Conference and Exposition (APEC), Anaheim, CA, USA, 2019, pp. 371-375
- (15) T. Liu et al., "Design and Implementation of High Efficiency Control Scheme of Dual Active Bridge Based 10 kV/1 MW Solid State Transformer for PV Application," in IEEE Transactions on Power Electronics, vol. 34, no. 5, pp. 4223-4238, May 2019.
- (16) 河原考光, 八田直紀, 坂田豊和, 南章行, 八木邦明, 内田英次, 小林元