

キャパシタ絶縁を用いたフライバックコンバータの臨界条件での駆動法

近藤 小春・宅間 春介・伊東 淳一 (長岡技術科学大学)

1. はじめに

入出力の絶縁方法には、トランスが一般的に用いられる⁽¹⁾。トランスの小型化のため高周波スイッチングが適用されるが、重量密度には限界がある。そこで、トランスの代わりに軽量なキャパシタ絶縁を利用した回路の 1 つとしてフライバックコンバータが提案されている⁽²⁾。これはトランスレスかつスイッチに並列に接続するスナバ回路が不要という特徴がある。しかし、臨界条件で動作させる例は報告されていないと思われる。そこで本論文では、キャパシタの最小化を目指し、臨界条件で動作させることを提案する。製作した回路が 600W 時に臨界条件で動作することをシミュレーション及び実機検証で確認したため報告する。

2. 回路構成および設計法

図 1 にキャパシタ絶縁を用いたフライバックコンバータを示す。トランスに代わり、キャパシタ C_1 と C_2 を用いて入出力を絶縁する。インダクタ電流 i_{L1} 及び i_{L2} が連続するとき、動作モードはキャパシタ電圧 v_c の振幅によってキャパシタ電圧連続モード(CVM), 臨界モード(BVM), 電圧不連続モード(DVM)の 3 つに分けられる。CVM はターンオン時のキャパシタ電圧 $v_c (=v_{c1}=v_{c2})$ が入力電圧 V_{in} の $-1/2$ 倍よりも大きいモードである。ここで、CVM においてインダクタ L_1 及び L_2 を電流源とし、 C_1 と C_2 がそれぞれ等しいキャパシタンス C であると仮定したときのキャパシタ電圧 $v_{c(t)}$ の瞬時電圧は(1)式で表される。

$$\begin{cases} v_{C(ON)} = \frac{C \cdot v_{C(OFF)} - I_{L2}}{j\omega C} \\ v_{C(OFF)} = \frac{C \cdot v_{C(ON)} + I_{L1}}{j\omega C} \end{cases} \dots\dots\dots (1)$$

ただし、 $v_{c(ON)}$ はターンオン時、 $v_{c(OFF)}$ はターンオフ時のキャパシタ電圧である。また、 I_{L1} と I_{L2} は電流源の定電流値である。 $v_{c(ON)} = -V_{in}/2$ の条件を加えて解くことで BVM となるキャパシタンスを導出する。

図 2(a) に容量性リアクタンス X_c と電力 P の関係、図 2(b) にキャパシタンス C とスイッチング周波数 f_{sw} の関係を示す。ここでは(1)式を拡張し、インダクタのリップル電流を考慮してキャパシタンスを求めた。このとき、BVM 動作を条件とする。図 2(a) はスイッチング周波数 100kHz 及び 1MHz において電力を 100W から 1kW に変化させた時の特性であり、600W 付近以降から特性がほぼ等しいことがわかる。図 2(b) は電力 600W においてスイッチング周波数を 20kHz から 1MHz に変化させた時の特性である。例えば、定格 600W で BVM となるキャパシタンスはスイッチング周波数を 100kHz から 200kHz にすることで約 1/2 にすることができる。

3. シミュレーション及び実験結果

実験条件として、入力電力 600W で BVM とするためにリアクタンス X_c は 13.2Ω とする。スイッチング周波数

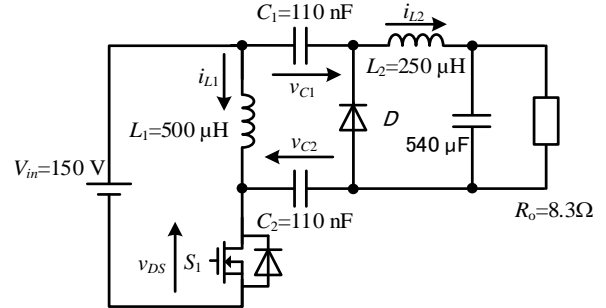


Fig. 1. Fly-back converter using capacitor insulation.

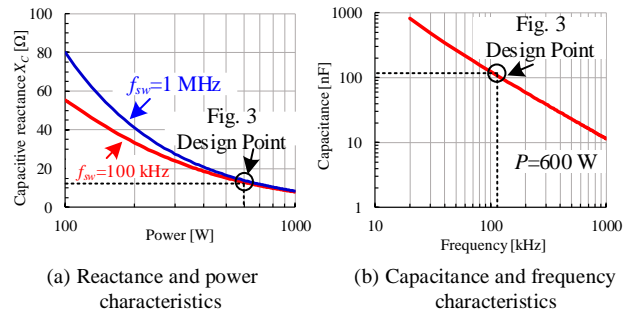


Fig. 2. Circuit design by design formula.

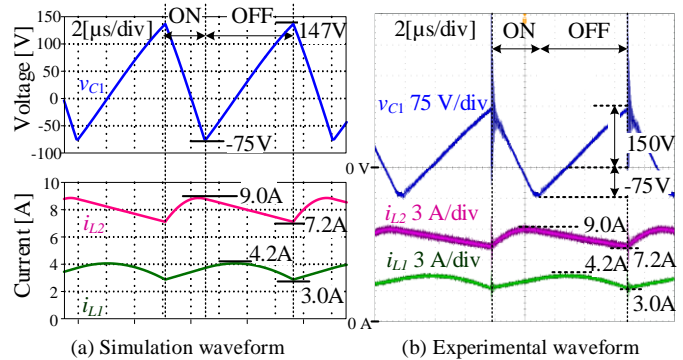


Fig. 3. Circuit operation waveform. ($X_c=13.2\Omega$)

110kHz とすると、キャパシタンスは図 2(a) より 110nF となる。また、回路はオープンループ駆動である。

図 3 にキャパシタ電圧及びインダクタ電流波形を示す。インダクタ電流 i_{L1} の電流振幅値は、シミュレーションと実機検証ともに 1.2A である。インダクタ電流 i_{L2} の電流振幅値は 1.8A であり、それぞれ誤差率 4% 以下で電流リップルが一致していることがわかる。さらに、ターンオン時のキャパシタ電圧 $v_{c(ON)}$ が入力電圧 150V の $-1/2$ 倍である $-75V$ になっており、BVM で動作していることを確認した。

今後の予定として、回路の小型化に向けた設計法を明確にすることが挙げられる。

文 献

- (1) 渡辺 他：電学論 D, Vol. 138, No. 4, pp. 376-377 (2018)
- (2) 栗原 他：電学論 D, Vol. 114, No. 11, pp. 1179-1180 (1994)