

ナイキスト周波数以上の LCL 共振周波数を有する 系統連系インバータの電流制御法

木下 徹規* 渡辺 大貴 伊東 淳一 (長岡技術科学大学)

Grid Current Feedback Control Method for LCL -type Grid-tied Inverter
with LCL Resonance Frequency above Nyquist Frequency

Tetsunori Kinoshita*, Hiroki Watanabe, Jun-ichi Itoh, (Nagaoka University of Technology)

This paper proposes a current control method for a grid-tied inverter with LCL resonance frequency above the Nyquist frequency. Typically, the resonance frequency is decided below the Nyquist frequency to avoid the Nyquist frequency of the grid-tied systems. The proposed current control stabilizes the grid-tied systems under above Nyquist frequency condition in order to minimize the volume of the LCL filter. Especially, the proposed current control effectively suppresses the resonance peak. Accordingly, the inverter robustness against the grid impedance variation and the dynamic performance are significantly enhanced. The detail of the proposed method and design strategy is introduced with the design procedure and the design example. Finally, the validity of the theoretical analysis is demonstrated by a 1-kW prototype with and without active damping.

キーワード：系統連系インバータ, LCL フィルタ, 電流制御, アクティブダンピング, ナイキスト周波数, マルチレベル
(Keywords, Grid-tied inverter, LCL filter, Current control, Active damping, Nyquist frequency, Multi-level)

1. はじめに

太陽光発電や風力発電といった再生可能エネルギー利用の一形態として、分散型発電システムの検討が盛んに行われている⁽¹⁾。太陽光発電では系統連系インバータを用いて太陽電池の発電電力を系統へ供給する。また系統連系インバータには電力品質を確保する目的で、高調波を含まない交流出力が系統連系規格により要求されている^{(2),(3)}。一般的に、スイッチング周波数成分の高調波を減衰させるために LC フィルタ、もしくは LCL フィルタがインバータ出力端に接続される。特に LCL フィルタは高調波に対する高い減衰効果に加え、フィルタ体積を大幅に削減可能であるため広く使用されている⁽⁴⁾⁻⁽⁹⁾。

一方で、 LCL フィルタを適用した系統側電流フィードバック制御系では、 LCL の共振周波数 f_r とサンプリング周波数 f_s の比によってシステムが不安定化する可能性があり、この時のシステムの安定条件はこの比が $1/6$ 以上となることが先行研究により明らかになっている⁽⁵⁾⁻⁽⁷⁾。これは制御遅延(1 サンプリングの演算遅延, PWM 遅延)により、システムの開ループ特性の位相が遅れ、 LCL 共振周波数より低い周波数帯域で位相特性が -180° を通過するためである。しかし、 LCL 共振自体を減衰させているわけではないため、フィルタ共振によって、電流制御帯域が制限される可能性は依然として残っている。

これに対して、フィルタ共振を抑制することでシステム

の不安定化を回避する手法が多数提案されている。その一例である、アクティブダンピングは主回路部品の追加なしにシステムを安定化させることができる^{(6),(7)}。アクティブダンピングを実装する一手法として、フィルタキャパシタ電流をフィードバックする手法がある。この方式では制御的に共振に対するダンピングを行い、フィルタキャパシタに対して、並列にダンピング抵抗が接続された状態を模擬する。これにより仮想抵抗による LCL 共振に対する減衰効果が期待できる⁽⁶⁾。ここで、仮想抵抗は制御遅延を考慮することにより仮想インピーダンスとして振る舞うが、仮想インピーダンスは $1/6 < f_r/f_s < 1/2$ の周波数範囲で負性抵抗となる。負性抵抗は安定判別において右半平面(RHP)に極を発生させる。そのため安定余裕を確保するためにループゲインの低下を余儀なくされる。

以上の問題に対し、広い周波数範囲で正の仮想抵抗値となるアクティブダンピング手法が様々検討されている⁽⁷⁾⁻⁽⁹⁾。しかし、先行研究の手法では LCL フィルタの LCL 共振周波数がナイキスト周波数未満(サンプリング周波数の半分)となるように設計する必要がある。これはスイッチング周波数成分の高調波による共振を回避するためである。

一方で、フィルタの小型化の観点ではキャリア周波数の高周波化やマルチレベル変換器の適用が有効である。しかし、上述した設計上の制約によりカットオフ周波数が制限され、 LCL フィルタの小型化の妨げとなる。これに対して、文献(8)などではナイキスト周波数以上での条件においてシ

システムの安定動作領域を明確化し、LCL フィルタの設計指針を示している⁽⁸⁾⁻⁽⁹⁾。しかし、従来検討では安定的な系統電圧を前提としているが、実際には系統側の状態によって、系統インピーダンスの変動が発生する。その結果、システムが不安定化する可能性がある。

本論文では、ナイキスト周波数以上の LCL 共振周波数で設計されたフィルタを有する系統連系インバータの電流制御法を提案する。本論文の特徴は、アクティブダンピングによる電圧指令値の更新をキャリアのボトム(サンプリング時間の半分)で行い、かつ正帰還とすることにより、幅広い共振周波数範囲で正の仮想抵抗として振る舞い安定化することにある。さらに正の仮想抵抗範囲拡大のために位相遅れ補償器を追加している。本手法は LCL 共振を抑制可能なため、システムは系統インピーダンス変動に対してロバストであり、高い動特性を実現できる。実機検証により理論の妥当性を検証し、系統インピーダンス 10%以下の条件では系統電流ひずみ率を 5%以下に抑制できることを確認したので報告する。

2. システムの説明およびモデリング

(2.1) 主回路構成

図 1 に LCL フィルタを有するフライングキャパシタ(FC)方式 3 レベル単相系統連系インバータを示す。単相系統連系インバータは FC 方式の 3 レベル電圧形インバータと LCL 形出力フィルタによって構成され、出力フィルタは共通接続点(PCC: Point of Common Coupling)に接続される。

(2.2) エイリアシングを考慮した系統側電流フィードバック制御の課題

図 2 にキャパシタ電流比例フィードバックアクティブダンピング方式を適用した系統電流フィードバックのブロック図を示す。本制御は最も簡単に実装可能なアクティブダンピングである。ここで、インバータ出力電圧 v_o から系統電流 i_g までのパルス伝達関数は以下のように表せる。

$$G_{v_o \rightarrow i_g}[z] = \frac{i_g}{v_o} = \frac{1}{L + L_f + L_g} \left[\frac{T_s}{z-1} - \frac{1}{\omega_r} \frac{(z-1)\sin \omega_r T_s}{z^2 - 2z \cos \omega_r T_s + 1} \right] \quad (1)$$

$$\omega_r = 2\pi f_r = \sqrt{\frac{L + L_f + L_g}{L(L_f + L_g)C_f}} \quad (2)$$

ここで、 L はインバータ側インダクタンス、 C_f はフィルタキャパシタンス、 L_f は系統側フィルタインダクタンス、 L_g は系統インダクタンス、 f_r は共振周波数、 T_s はサンプリング時間である。

図 3 に LCL フィルタの共振周波数をナイキスト周波数(サンプリング周波数の半分)以上とした場合のアウトーループの開ループ特性を示す。ただし電流制御器は簡単化のため比例制御とし、アクティブダンピングなしとしている。ここで、コントローラ側から見た共振周波数はエイリアシングの影響によりナイキスト周波数より低い周波数で発生する。ここで、エイリアシングにより発生する共振周波数 f_r^{image}

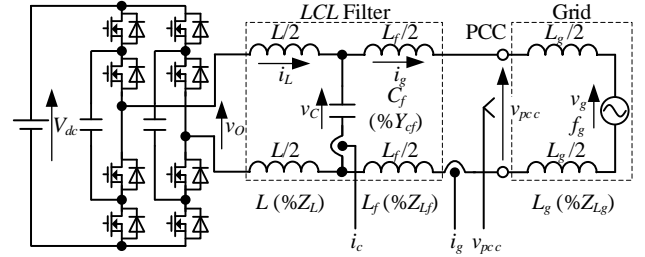


Fig. 1. Flying capacitor type 3-level single-phase grid-tied inverter with LCL filter.

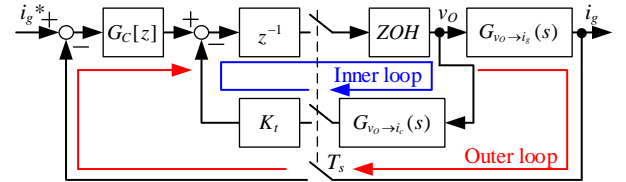


Fig. 2. Block diagram of grid current feedback control with active damping method.

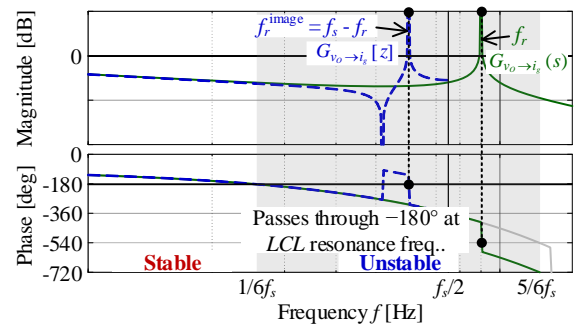


Fig. 3. Open-loop frequency characteristics of grid-tied inverter.

と元々の共振周波数 f_r 、サンプリング周波数 f_s の関係は以下のように表せる。

$$f_r + f_r^{\text{image}} = f_s \quad (3)$$

図 3 より、 $5/6 < f_r/f_s < 1$ ($f_r^{\text{image}}/f_s < 1/6$) の範囲において、位相が -180° を通過する点でのゲインは 0dB 未満である。したがって、上記周波数範囲ではシステムは安定となる。しかし、共振周波数付近でゲイン特性がピークとなる。したがって共振を励起させないようにループゲインを決定する必要がある。一方、 $1/2 < f_r/f_s < 5/6$ ($1/6 < f_r^{\text{image}}/f_s < 1/2$) の範囲において、位相が -180° を通過する点はエイリアシングにより発生した共振周波数である。したがって、この周波数範囲では共振を励起しやすく、システムは不安定となりやすい。以上より、ナイキスト周波数以上の共振周波数を有するシステムにおいてもフィルタ共振を抑制するダンピングが必要である。

(2.3) キャパシタ電流比例フィードバック手法

図 4 にキャパシタ電流比例フィードバック適用時の制御ブロック図を示す。図 4 中において、 $G_d(s) = \exp(-(\lambda+0.5)T_s s)$ は演算遅延と PWM 遅延を模擬している遅延要素、 λ は演算遅延に依存する係数、 K_i はダンピングゲインを表している。本手法ではキャパシタのプラントモデルに対して、並列にインピーダンスを接続する構成となり、フィルタ共振が減

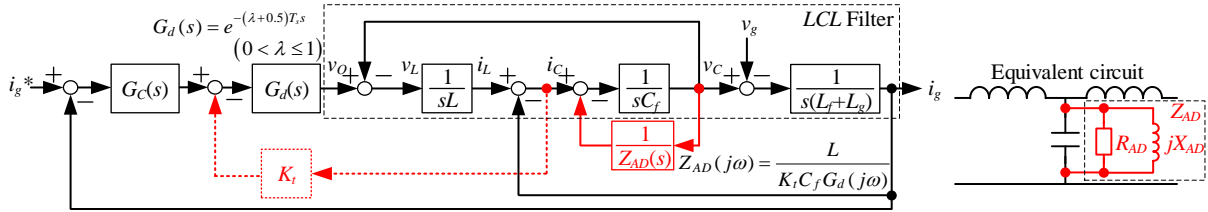


Fig. 4. Equivalent circuit and detail of active damping method based on capacitor current feedback.

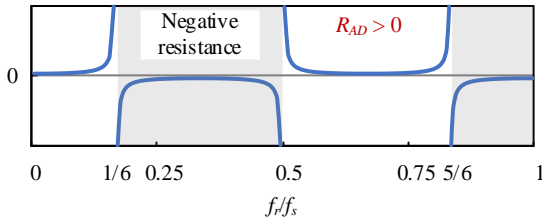


Fig. 5. Frequency characteristics of R_{AD} by (4). ($\lambda = 1, K_f > 0$)

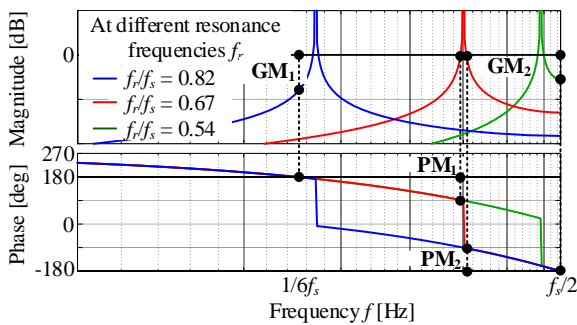


Fig. 6. Inner-loop frequency characteristics with capacitor-current feedback active damping.

衰される。ここで、アクティブダンピングによりフィルタキャパシタに並列に挿入される仮想抵抗 R_{AD} は以下のように表せる。

$$R_{AD}(\omega) = \frac{L}{K_f C_f \cos(0.5 + \lambda)\omega T_s} \dots\dots\dots(4)$$

上式より、仮想的に挿入される仮想抵抗は遅延の影響により周波数特性を有することがわかる。

図 5 に $\lambda = 1$ における仮想抵抗特性を示す。図 5 より、ナイキスト周波数以上である $1/2 < f_r/f_s < 5/6$ の範囲では正の抵抗特性の振る舞いとなる。一方、 $5/6 < f_r/f_s < 1$ の範囲では負性抵抗となり、RHP 極が現れるため安定性が悪化する。

図 6 にナイキスト周波数以上の異なる共振周波数におけるインナーループの開ループ特性を示す。図 6 より、 $f_r/f_s = 0.82$ の場合、エイリアシングにより低い帯域に共振点が発生する。安定余裕(ゲイン余裕 GM, 位相余裕 PM)に着目すると、 $f_r/f_s = 0.54$ の場合と比べて GM_2 と PM_2 は大きく、 GM_1 と PM_1 は小さくなる。一方で、 $f_r/f_s = 0.54$ の場合、 $f_r/f_s = 0.82$ と安定余裕の大小関係が逆転する。したがって、システムインピーダンス変動による共振周波数の変化を考慮するとインナーループが安定となる範囲はさらに制限される。

3. 提案制御方式

〈3・1〉 提案制御構成

図 7 に提案制御構成を示す。本提案制御方式はインナ-

ループを 0.5 サンプル遅れであるキャリアのボトムで更新し、アウトループを 1 サンプル遅れであるキャリアのトップで更新する。加えてインナーループのダンピングゲイン K_f を負として正帰還にする。さらに、最小位相動作範囲拡大のために位相遅れ補償器を付加している。サンプル時間の半分の遅れを考慮したキャパシタ電流の伝達関数は以下のように表せる。

$$G_{v_o \rightarrow i_c}[z, m = 0.5] = \frac{\sin 0.5\omega_r T_s}{\omega_r L} \frac{z^2 - 1}{z(z^2 - 2z \cos \omega_r T_s + 1)} \dots(5)$$

ここで、 $m = 1 - \lambda$ である。位相遅れ補償器は Tustin 変換により離散化され以下のように表せる。

$$G_{AD}[z] = K_f \frac{(1+b)z + (1-b)}{(1+a)z + (1-a)} \dots\dots\dots(6)$$

ここで、係数 a, b は位相遅れ補償器の最大位相 ϕ_{max} と位相が最も遅れる角周波数 ω_{max} を用いて以下のように表せる。

$$\begin{cases} a = \frac{1}{b} A \\ b = B + \sqrt{B^2 + A} \\ A = \frac{1 + \cos \omega_{max} T_s}{1 - \cos \omega_{max} T_s}, B = \frac{(1 + \cos \omega_{max} T_s) \tan \phi_{max}}{\sin \omega_{max} T_s} \end{cases} \dots\dots\dots(7)$$

〈3・2〉 仮想インピーダンス R_{AD} の周波数特性

図 8 に(4)に基づいて $\lambda = 0.5$ およびダンピングゲイン K_f を負とした場合のインピーダンス特性を示す。図 8 より $1/4 < f_r/f_s < 3/4$ の範囲で正の抵抗特性の振る舞いをする。したがって、図 5 のキャパシタ電流比例フィードバックと比較して、正の抵抗範囲が 50% 拡大できていることがわかる。

〈3・3〉 インナーループ特性

図 9 にナイキスト周波数以上の異なる共振周波数におけるインナーループの開ループ特性を示す。ただし、簡単化のため G_{AD} はゲイン K_f としている。インナーループの開ループ伝達関数は以下のように表せる。

$$T_{inner}[z] = G_{AD}[z] G_{v_o \rightarrow i_c}[z, m = 0.5] \dots\dots\dots(8)$$

図 9 より、 $f_r/f_s = 0.73$ ($f_r^{image}/f_s = 0.27$) の場合、安定余裕(GM, PM)が減少していることがわかる。一方で、 $f_r/f_s = 0.67$ や $f_r/f_s = 0.54$ のように共振周波数がナイキスト周波数に近づくと、安定余裕が改善する方向となるため、 $f_r/f_s = 0.75$ 付近での安定性を確保すればよいことがわかる。そこで、周波数特性を改善するために位相遅れ補償器を適用する。1 サンプル遅れおよびダンピングゲイン K_f が正の場合はナイキスト周波数付近で不安定となり、追加の補償器で安定性を改善することは困難である。一方で、0.5 サンプル遅れおよびダンピングゲイン K_f を負にすることによってナイキス

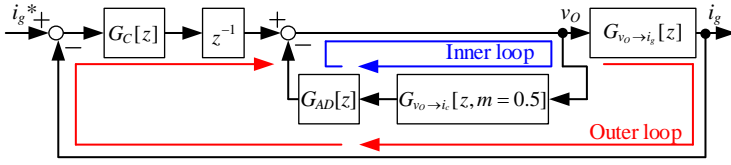


Fig. 7. Proposed grid current feedback control with capacitor-current phase lag positive feedback.

ト周波数よりも低い周波数帯が不安定要素となっているため、補償器での安定化が可能である。

〈3・4〉 位相遅れ補償器を追加したインナーループの開ループ特性

図9より位相が 180° となる値を位相遅れ補償器により補償すればいいため、stiff-gridの場合における共振周波数 f_r を最大位相差の周波数 f_{\max} に設定すればよい。次に、安定余裕(ゲイン余裕, 位相余裕)に基づいて(8)のインナーループの開ループ特性を設計する。まず、ゲイン余裕について検討する。(8)より、ゲイン余裕GMは $\angle T_{\text{inner}}[z = \exp(j\omega_{cp}T_s)] = \pi$ となる位相差角周波数 ω_{cp} で $10^{(GM/20)}|T_{\text{inner}}[z = \exp(j\omega_{cp}T_s)]| = 1$ となるゲインである。 $\angle T_{\text{inner}}[z = \exp(j\omega_{cp}T_s)] = \pi$ より、 $\omega_{cp}T_s$ について解くと以下のように求まる。

$$\omega_{cp}T_s = \cos^{-1} \frac{-(1+ab) + \sqrt{(1+ab)^2 + 4(1+a)(1-b)(a-b)}}{2(1+a)(1-b)} \quad (9)$$

したがって、 $10^{(GM/20)}|T_{\text{inner}}[z = \exp(j\omega_{cp}T_s)]| = 1$ より、ゲイン余裕GMに基づくダンピングゲインの最大値は以下のように表せる。

$$K_{t_GM} = 10^{\frac{GM}{20}} \cdot \omega_r L \sqrt{\frac{1+a^2 \tan^2 0.5\omega_{cp}T_s}{1+b^2 \tan^2 0.5\omega_{cp}T_s}} \left| \frac{\cos \omega_{cp}T_s - \cos \omega_r T_s}{\sin 0.5\omega_r T_s \sin \omega_{cp}T_s} \right| \quad (10)$$

次に位相余裕について検討する。位相余裕PMはループゲインが1となるゲイン交差角周波数 ω_{cg} における位相と π との差である。 $|T_{\text{inner}}[z = \exp(j\omega_{cg}T_s)]| = 1$ より、位相余裕に基づくダンピングゲインの最大値は以下のように表せる。

$$K_{t_PM} = \omega_r L \sqrt{\frac{1+a^2 \tan^2 0.5\omega_{cg}T_s}{1+b^2 \tan^2 0.5\omega_{cg}T_s}} \left| \frac{\cos \omega_{cg}T_s - \cos \omega_r T_s}{\sin 0.5\omega_r T_s \sin \omega_{cg}T_s} \right| \quad (11)$$

ただし、 $PM = \pi - \angle T_{\text{inner}}[z = \exp(j\omega_{cg}T_s)]$ より、ゲイン交差周波数は以下の式の解である。

$$\frac{(b-a) \sin \omega_{cg}T_s \tan(PM - \omega_{cg}T_s)}{(1+ab) + (1-ab) \cos \omega_{cg}T_s} = 1 \dots \left(0 < \omega_{cg}T_s < \frac{\pi}{2} + PM \right) \quad (12)$$

(12)に示した値域に解が存在するため、2分法などを用いてゲイン交差周波数を算出する。以上より、ゲイン余裕および位相余裕を満足するダンピングゲイン K_t は以下のようにして求まる。

$$K_t = \min(K_{t_GM}, K_{t_PM}) \quad (13)$$

図10に位相遅れ補償器の有無におけるインナーループの開ループ特性をそれぞれ示す。ここで、安定余裕はゲイン余裕3dB, 位相余裕 30° とした。位相遅れ補償器を追加することにより安定余裕が改善されることが確認できる。

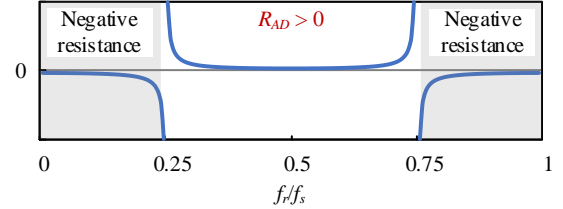
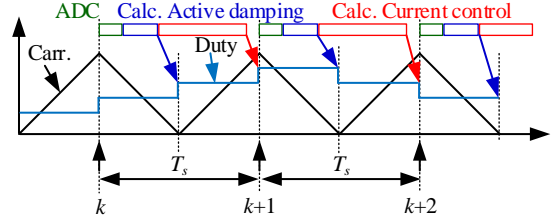


Fig. 8. Frequency characteristics of R_{AD} by (4). ($\lambda = 0.5, K_t < 0$)

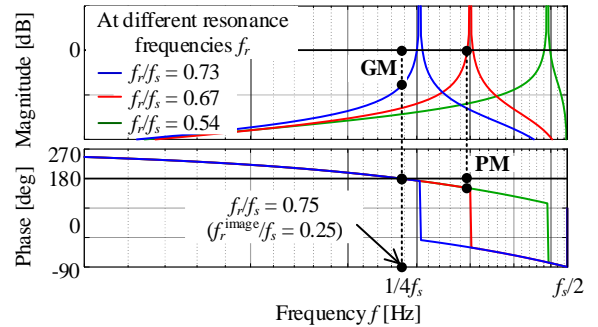


Fig. 9. Inner-loop frequency characteristics with capacitor-current positive feedback with reduced computation delay.

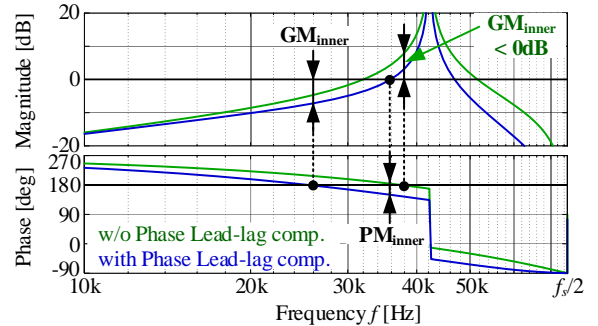


Fig. 10. Inner-loop frequency characteristics with or w/o phase lag compensator.

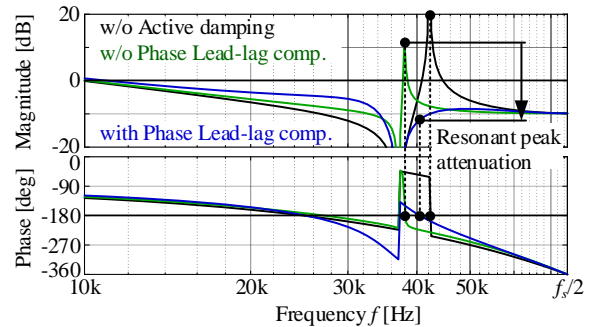


Fig. 11. Open-loop frequency characteristics of outer-loop.

〈3・5〉 インナーループの安定余裕によるアウトーループへの影響

図11にアクティブダンピングの有無におけるアウトーループの開ループ特性を示す。ここで、アウトーループの開ループ特性を示す。

ープ伝達関数は以下のように表せる。

$$T_{outer}[z] = \frac{G_c[z]z^{-1}G_{v_o \rightarrow i_c}[z]}{1 + G_{AD}[z]G_{v_o \rightarrow i_c}[z], m = 0.5} \dots\dots\dots(14)$$

図 11 より、アクティブダンピングを適用することにより共振ピークが減少している。さらに、位相遅れ補償器を追加することによりインナーループの安定余裕が改善され、インナーループゲインを増加させることが可能となるため共振ピークをさらに減衰させることが可能となる。

4. LCL フィルタおよび制御器の設計法

(4.1) LCL フィルタの設計法

インバータ側インダクタのインダクタンスは電流リプル率より決定する。今回は電流リプル率が 10% から 40% までとなるように設計した。次に stiff-grid(系統インピーダンスが 0%) および weak-grid(系統インピーダンスが無限大) の共振周波数に基づき、フィルタキャパシタと系統側フィルタインダクタのパラメータを決定する。フィルタキャパシタと系統側フィルタインダクタは以下のように決定される。

$$C_f = \frac{1}{L(2\pi f_{r_weak})^2} \dots\dots\dots(15)$$

$$L_f = \frac{L}{(2\pi f_{r_stiff})^2 LC_f - 1} = \frac{L}{(f_{r_stiff}/f_{r_weak})^2 - 1} \dots\dots(16)$$

ここで、 f_{r_stiff} は $3/4f_s$ 程度、 f_{r_weak} は $1/2f_s$ 程度となるようにフィルタパラメータを設計する。

(4.2) 制御器のパラメータ設計

電流制御器には基本波と 5 次調波を対象にした比例共振 (PR) 制御器を用いた。このときの電流制御器の伝達関数を以下に示す。

$$G_c(s) = K_p \left(1 + \frac{1}{T_r} \frac{2\omega_i s}{s^2 + 2\omega_i s + \omega_o^2} + \frac{1}{T_r} \frac{2\omega_i s}{s^2 + 2\omega_i s + (5\omega_o)^2} \right) \dots\dots\dots(17)$$

ここで、 K_p は比例ゲイン、 T_r は共振時間、 ω_i は共振角周波数幅、 ω_o は共振角周波数である。共振角周波数は系統角周波数とする。共振角周波数幅は系統周波数変動を考慮して系統角周波数の 1% である π rad/s とする。PR 制御器は Pre-warped Tustin 変換により離散化する。また、クロスオーバー角周波数 ω_c は $\omega_o/15$ 、位相余裕は 45° として設計した。

$$K_p \cong \omega_c (L + L_f) \dots\dots\dots(18)$$

$$T_r = \frac{2\omega_i \omega_c}{\tan\left(PM + 1.5\omega_c T_s - \frac{\pi}{2} \right)} \cdot \left(\frac{1}{\omega_o^2 - \omega_c^2} + \frac{1}{(5\omega_o)^2 - \omega_c^2} \right) \dots\dots\dots(19)$$

ダンピングゲインは(13)により決定される。また最大遅れ位相は電流制御系の代表根が最小となるように設定する。

(4.3) 系統インピーダンス変動に対する安定性評価

表 1 に上述した設計に基づいて決定したシステムパラメータを示す。系統インピーダンス変動に対するロバスト性は系統インピーダンスを 10% まで変化させて検証する。

図 12 にインナーループとアウトーループの開ループ特性

Table I System Parameters

Circuit Parameter		
V_{dc}	DC-link Voltage	350 V
V_g	Grid Voltage	200 V _{rms}
P_n	Nominal Power	1 kW
f_g	Grid Frequency	50 Hz
Z_b	Base Impedance	40 Ω
C_b	Base Capacitance	79.6 μ F
Switching Device (SiC-MOSFET)		SCT3030AL
Controller Parameter		
f_s	Sampling Frequency	150 kHz
f_c	Crossover Frequency	10 kHz
PM	Phase Margin	45 deg.
K_p	Proportional Gain	7.67 Ω
T_r	Resonance Period	1.26 ms
f_i	Resonance Frequency Width	0.5 Hz
ϕ_{max}	Maximum Phase of Lag comp.	-36.6 deg.
K_r	Damping Gain	-23.73 Ω

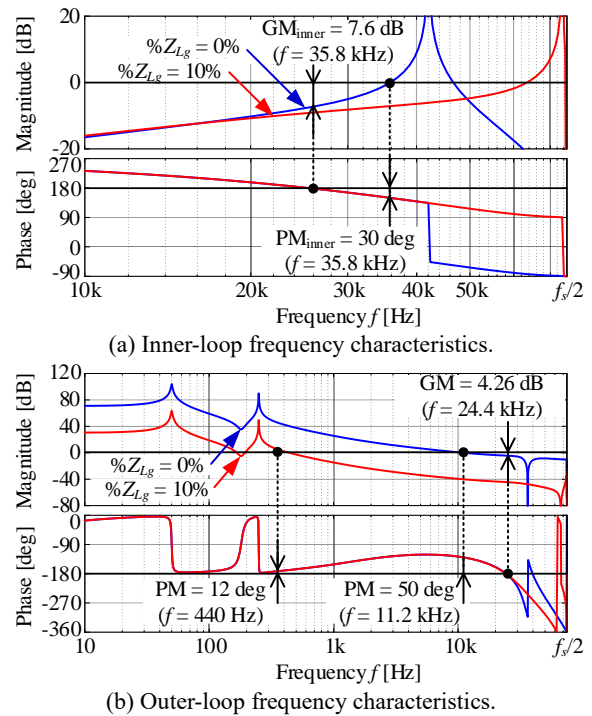


Fig. 12. Inner and outer loop characteristics.

を示す。系統インピーダンス変動時においても安定余裕が保たれていることが確認できる。図 12(b)より、Stiff-grid 時(青)において、位相余裕の設計値に対して位相特性が改善している。これは、インナーループの位相遅れ補償器によるものである。したがって、アクティブダンピングの適用により、開ループの安定余裕が強化される。Weak-grid 時(赤)のアウトーループの開ループゲインおよび位相余裕の改善は今後の課題である。

図 13 に系統インピーダンス変動時のシステムの根軌跡を示す。単位円内に極が位置することから系統インピーダンスにロバストであることがわかる。

5. 実験結果

図 14 に定常動作波形を示す。系統インピーダンスによらず、電流 THD は 5%以下となり、連系規程を満足している。

図 15 にアクティブダンピング適用時の動作波形を示す。図 15(a)より、Stiff-grid 時においてアクティブダンピングを適用しない場合、フィルタ共振が発生し、共振電流が系統電流に重畳していることがわかる。一方で、図 15(b)において、weak-grid 時についてはアクティブダンピングの有無に関係なく共振は確認されない。これは、デッドタイムや素子の寄生成分により共振自体が減衰したためである。Stiff-grid 時においてもこれらの影響があるが、システムの高いループゲインによって十分に共振を抑制できない。

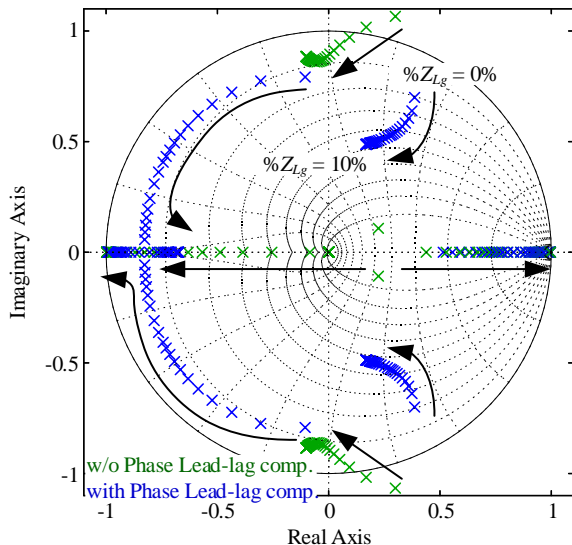
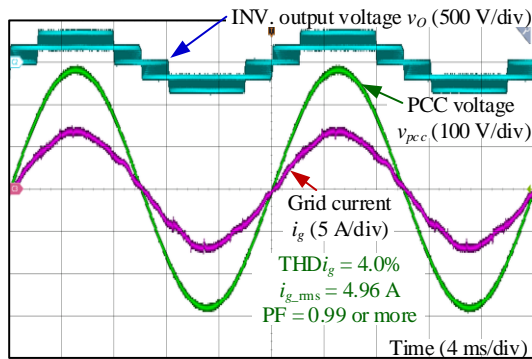
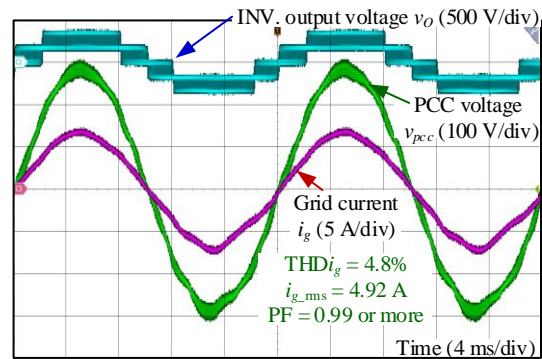


Fig. 13. Root locus of grid current feedback system when grid inductance is varied.

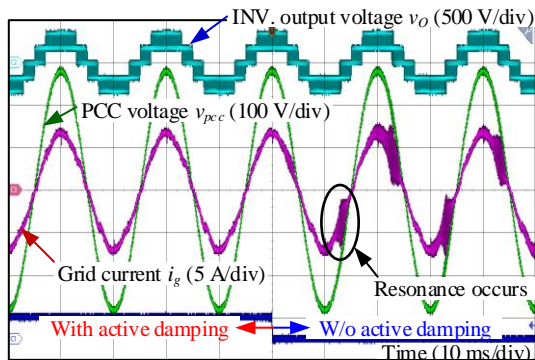


(a) Stiff grid at $\%Z_g = 0\%$ ($L_g = 0$ mH).

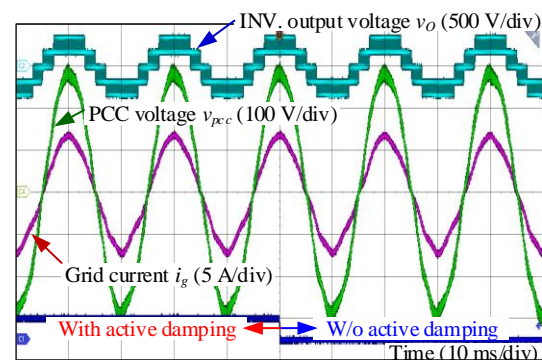


(b) Weak grid at $\%Z_g = 10\%$ ($L_g = 12.7$ mH).

Fig. 14. Steady-state operation waveforms with active damping.



(a) Stiff grid at $\%Z_g = 0\%$ ($L_g = 0$ mH).



(b) Weak grid at $\%Z_g = 10\%$ ($L_g = 12.7$ mH).

Fig. 15. Inverter operation waveforms when active damping is disabled from enabled.

生成分により共振自体が減衰したためである。Stiff-grid 時においてもこれらの影響があるが、システムの高いループゲインによって十分に共振を抑制できない。

6. おわりに

本論文では、ナイキスト周波数以上の LCL 共振周波数を有する系統側電流フィードバック制御方式における電流制御法を提案した。提案制御法は共振周波数を高く設定することが可能なため LCL フィルタの体積を削減可能である。実機検証より、系統インピーダンス変動時にロバストであり、電流 THD は 5%以下となり連系規程を満足している。

文 献

- (1) X. Wang, et al: *IEEE Trans. PE*, vol. 29, no. 12, pp. 6421-6432
- (2) IEEE Standard for Interconnection and Interoperability of Distributed Energy Resources with Associated Electric Power Systems Interfaces," in *IEEE Std 1547-2018 (Revision of IEEE Std 1547-2003)*, vol., no., pp.1-138, 6 April 2018
- (3) IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems," in *IEEE Std 519-2014 (Revision of IEEE Std 519-1992)*, vol., no., pp.1-29, 11 June 2014
- (4) W. Wu, et al: *IEEE Trans. IE*, vol. 60, no. 10, pp. 4339-4350, (2013)
- (5) W. Yao, et al: *IEEE Trans. PE*, vol. 35, no. 3, pp. 3114-3126, (2020)
- (6) D. Pan, et al: *IEEE Trans. IE*, vol. 62, no. 3, pp. 1537-1547, (2015)
- (7) W. Wu, et al: *IEEE Trans. IE*, vol. 64, no. 9, pp. 7402-7413, (2017)
- (8) L. Harnefors, et al: *IEEE Trans. IE*, vol. 64, no. 8, pp. 6362-6370
- (9) Y. Tang, et al: *IEEE Journal of ESTPE*, vol. 4, no. 1, pp. 3-14, (2016)