

出力電流外乱とデッドタイム誤差電圧を補償する 外乱オブザーバによる系統連系インバータの出力電圧波形改善

◎近藤 小春, 日下 佳祐, 伊東 淳一 (長岡技術科学大学)

1. はじめに

電力変換回路は高いスイッチング周波数の適用により、フィルタなどの受動素子の小型化が可能である。しかし、系統連系インバータでは、受動素子の小型化によって外乱抑圧性能が低下し、自立運転時の出力電圧ひずみが問題となる。

本論文では、オープンループ制御と外乱オブザーバで構成したセミオープンループ制御によって自立運転時の出力電圧波形を改善できることを確認したため報告する。

2. 制御系の構成

図1にLCLフィルタを有する単相系統連系インバータを示す。本論文では、出力フィルタの小型化のため、インダクタンスとキャパシタンスをそれぞれ $L = 640\mu\text{H}$, $C = 0.47\mu\text{F}$ ($\%Z = \%Y = 0.5\%$) とする。インバータは自立運転を想定し、出力電圧制御を行なう。

図2にセミオープンループ制御系を示す。出力電圧のオープンループ制御⁽¹⁾では、自立運転時の出力電流に起因するインダクタの電圧降下および、デッドタイム誤差に起因する外乱を抑圧できず、電圧ひずみが生じる。LCフィルタを小型にすることで、インダクタの電圧降下による外乱は小さくなるものの、インダクタ電流リップルが増加するため、デッドタイム誤差電圧には一般的なフィードフォワード補償が適用できず、厳密な回路パラメータが必要なフィードフォワード制御が必要となる⁽²⁾。そこで本制御器では、これらの外乱を抑圧するため、出力電流 i_{out} に起因するインダクタの電圧降下 sLi_{out} およびデッドタイム誤差電圧 v_{Td} をまとめてインバータ出力電圧外乱として扱い、1つの外乱オブザーバでこれらの外乱を推定し、補償する。これにより、デッドタイム誤差補償は厳密な回路パラメータを必要としない。なお、本制御系の外乱オブザーバは、LCフィルタの逆モデルである s^2LC+1 をプロパーとすることおよび、ノイズの影響を低減するために2次遅れフィルタを設ける。このとき、2次遅れフィルタは簡単化のため2次標準形とし、制動係数 ζ を1、角周波数 ω_c のカットオフ周波数はLC共振成分が電圧指令値に重畳することを避けるため2kHzとする。

図3に出力電流の外乱抑圧特性 v_c / i_{out} およびデッドタイム誤差電圧の外乱抑圧特性 v_c / v_{Td} を示す。図3より、セミオープンループ制御を適用することで、外乱抑圧性能が向上することが確認できる。特に、デッドタイム誤差電圧外乱を大幅に抑圧している。

3. 実験結果

図4に線形負荷時の出力電圧 v_c および出力電流 i_{out} の波形を示す。このとき、スイッチング周波数 f_{sw} を100kHz、デッドタイム T_d を500nsとした。図4(a)の従来オープンループ制御では、ゼロクロス付近に出力電圧ひずみが発生していることがわかる。図4(b)より、セミオープンループ制御によって出力電圧ひずみが改善されていることが確認できる。出力電圧THDは、オープンループ制御時では5.5%であるのに対して、セミオープンループ制御時では1.4%まで低減した。

今後は、非線形負荷接続時の動作について検討する。

参考文献

- (1) 中田, 他: 電学論 D, Vol.131, No.10 pp.1225-1231 (2011)
- (2) 萬年, 他: 電学論 D, Vol.134, No.4 pp.412-420 (2014)

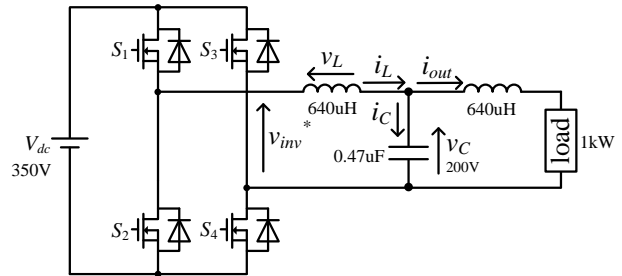


Fig. 1. Single-phase grid-tied inverter during island mode.

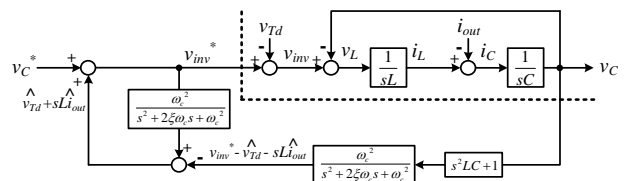


Fig. 2. Block diagram of semi-open loop control system.

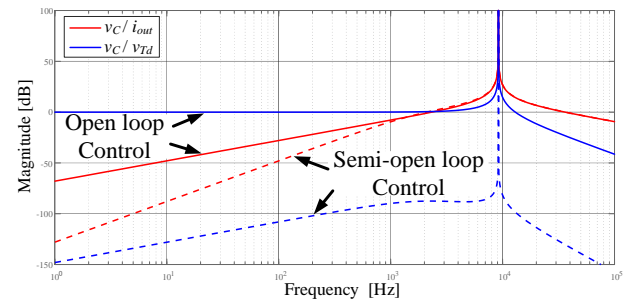
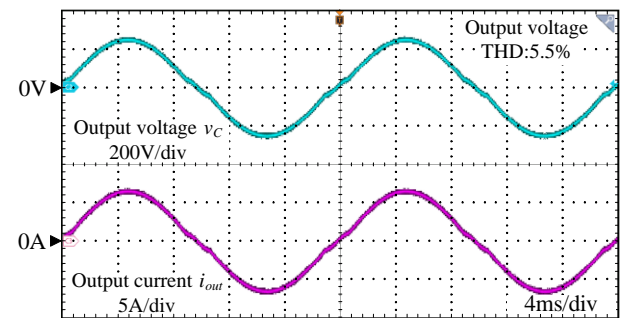
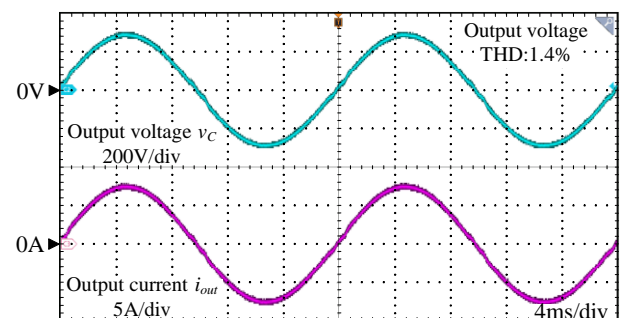


Fig. 3. Disturbance gain characteristics of v_c/i_{out} and v_c/v_{Td} .



(a) Open loop control.



(b) Semi-open loop control.

Fig. 4. Experimental results of linear load