

# MHz 帯 WPT システム向け同期整流における 二次側電流位相検出誤差が伝送特性に与える影響

◎内田 泰雄, 山口 正通, 日下 佳祐, 伊東 淳一 (長岡技術科学大学)

## 1. はじめに

近年, MHz 帯を用いたワイヤレス給電 (WPT) システムに関する研究が盛んに行われている<sup>(1)</sup>。WPT システムに二次側同期整流を適用する場合, 二次側の電流情報に基づいて二次側整流器のゲート信号を決定する必要がある。しかし, 電流のゼロクロスを中心に電流位相検出では, 温度ドリフト等によって検出位相に誤差が生じる可能性がある。このように, MHz 帯 WPT システムにおいて, 検出位相に誤差が生じた場合の伝送特性への影響はこれまで明らかになっていない。

本論文では MHz 帯での同期整流において位相ずれが発生した場合の影響を, シミュレーションにより検討する。

## 2. 二次側同期整流における電流位相検出

図 1 に対象となる WPT システムとゲート信号生成回路の構成図を示す。二次側電流はシャント抵抗により検出を行い, 電流のゼロクロスを中心に極性に定めた矩形波をコンパレータで生成する。後段で, アイソレータによる絶縁, PLL による位相の同期, 遅延回路による位相調整, デッドタイム生成を行い, ゲート信号を生成する。本構成は, ゲート信号生成回路全体の遅延量が丁度 1 周期となるよう遅延回路を調整することで, 1 周期後の電流波形にゲート信号を同期させる構成である。

表 1 に, 各 IC の遅延量を示す。本構成において, 各 IC での遅延の合計は 31.6 ns である。6.78 MHz において 1 周期は 147.5 ns であるため, 遅延回路の遅延量を 115.9 ns とすることでゲート信号の位相を二次側電流と一致させることができる。

## 3. 二次側同期位相差の影響

図 2(a)に二次側電流とゲート信号の位相差が 0°の場合の二次側電圧, 電流波形を, 図 2(b)に位相差 45°の場合の電圧, 電流波形をそれぞれ示す。位相差 0°の場合, 二次側電力は定格電力 1p.u. (500 W)が得られる。位相差が 45°の場合においても, 一次側直列-二次側直列 (S-S) 共振補償を用いており, 負荷側から見ると電流源特性を有しているため<sup>(2)</sup>電流値振幅は変化しないが, 出力電力は 0.5p.u.まで低下する。

図 3 に二次側電流実効値と位相ずれ角の特性を示す。位相差が変化しても電流ピーク値はほぼ変化しないことが確認できる。この結果から位相差が生じて二次側コイルの電流には影響を与えないことがわかる。

図 4 に二次側負荷電力と位相差の特性を示す。位相差が 0°の時に負荷電力が 1.0p.u., 位相差:-90°,90°の時に負荷電力が 0p.u.であり, 二次側電流とゲート信号に位相差がある場合, 負荷電力が大きく低下することが確認できる。二次側電流は図 3 に示したようにほぼ一定であるため, 電力の変化は整流器の入力力率の変化による。

以上の結果から, (1)位相ずれが起きても短絡により過電流が生じないこと, (2)0.9p.u.以上の伝送効率を維持するには, 位相差の変動が-15°から 15°の範囲に収まるように電流位相検出回路及びゲート信号生成回路を設計する必要があること, が明らかになった。

## 参考文献

1. 清水他: 電学論 D, Vol.141, No.8 p.638-645 (2021)
2. 入江他: 電学論 D, Vol.129, No.5 p.511-518 (2009)

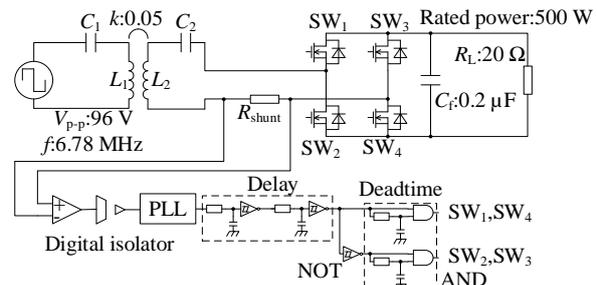


Fig. 1. Circuit configuration.

Table 1. Propagation delay of each components.

IC	Propagation delay
Comparator(MAX999)	4.5 ns
Digital isolator(MAX14131)	5.1 ns
AND(TC74HC14AP)	11 ns
NOT(TC74HC14AP)	11 ns

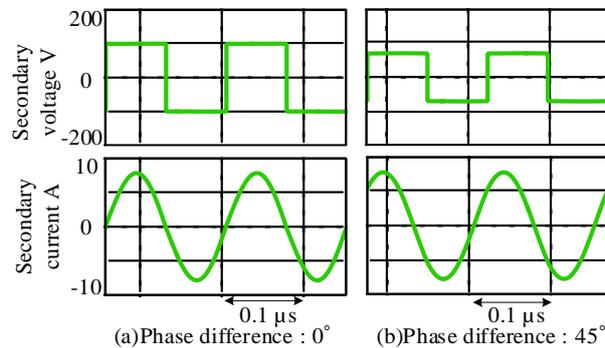


Fig. 2. Secondary circuit voltage and current waveform.

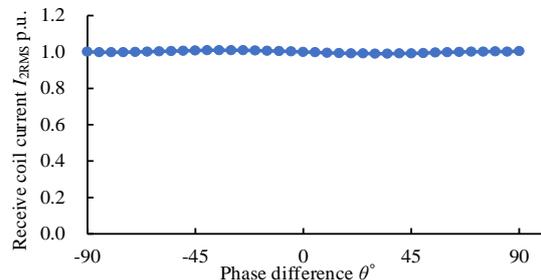


Fig. 3. Characteristics of secondary side coil current RMS value and phase shift angle.

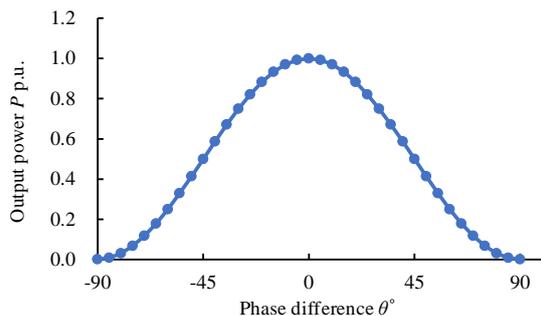


Fig. 4. Characteristics of secondary side load power and phase shift angle.