

モジュラーマルチレベル変換器のオンラインコンデンサ劣化診断法

安田 匠* (長岡技術科学大学)

長谷川一徳 (九州工業大学), 伊東淳一 (長岡技術科学大学)

Online Capacitor Degradation Diagnosis Method for Modular Multilevel Converter

Takumi Yasuda* (Nagaoka University of Technology)

Kazunori Hasegawa (Kyushu Institute of Technology), Jun-ichi Itoh (Nagaoka University of Technology)

In order to prevent the failure of the power converters, it is necessary to diagnose the degradation of the capacitors. This paper proposes an online estimation method of the capacitance and ESR of the cell capacitors in MMC for the degradation diagnosis. The proposed method calculates the impedance of the capacitors at several frequencies from the measured capacitor voltage and the estimated capacitor current. The impedance at the switching frequency is utilized to improve the estimation accuracy of ESR. The high pass filter is added to each cell to measure the switching frequency component of the capacitor voltage.

キーワード：モジュラーマルチレベル変換器, セルコンデンサ, 劣化診断, 静電容量, ESR, インピーダンス
(Keywords, Modular Multilevel Converter, Cell Capacitor, Degradation Diagnosis, Capacitance, ESR, Impedance)

1. はじめに

近年, 風力発電や太陽光発電などの再生可能エネルギーの導入が進んでいる。再生可能エネルギーによる大規模発電所の適地は大需要地から離れていることが多いため, 長距離送電網が必要となる。このとき, 直流長距離送電システムを採用することによって, 交流送電に比較して送電の高効率化および低コスト化が可能である⁽¹⁾。モジュラーマルチレベル変換器 (以下, MMC) は, 直流系統連系機器として実用化が期待されている⁽²⁾⁻⁽⁴⁾。MMC は多数のセルを直列接続することで構成されるため, 直列セル数を調整することで任意の電圧定格のアプリケーションに適用可能である。また, マルチレベル動作によってフィルタを小型化できる。

電力変換器において, コンデンサは故障の大きな要因の1つであることが指摘されている⁽⁵⁾⁽⁶⁾。MMC は多数のセルを組み合わせることによって構成されることから, セル数の増加に伴って故障発生率は高くなる⁽⁷⁾。一方で, MMC を基幹インフラに適用する場合には, メンテナンスのために MMC 全体を停止できない。また, MMC はセル故障時に動作を継続するため, セル数に冗長性を持たせることができるが, 過大な冗長セルはシステムコストを増加させる⁽⁷⁾⁽⁸⁾。そこで, 動作中にコンデンサの劣化状態の推定を行い, 故障前の交換等のメンテナンスを実施することで, 冗長セルによるコストを抑制できる。

MMC のセルコンデンサは基本周波数成分の電力リップルを吸収する必要があるため, 比較的大きな静電容量を有

する電解コンデンサが用いられることがある⁽⁹⁾⁽¹⁰⁾。電解コンデンサでは, 電流に起因する熱が電解液を蒸発させることによってコンデンサ内部の誘電率が低下し, 静電容量が低下する⁽¹⁰⁾⁽¹¹⁾。また, 電解液の蒸発によってコンデンサの ESR が増加する。大容量アルミ電解コンデンサでは, 電極部の絶縁劣化が支配的な劣化要因であることも指摘されている⁽¹²⁾。MMC においてセルコンデンサが劣化すると, コンデンサ電圧リップルが増加することで循環電流が増加し, 損失や交流側電流ひずみ率の増加が懸念される⁽¹⁰⁾。

同じ電解コンデンサでも動作条件が異なる場合には静電容量と ESR の変化傾向が異なるため, コンデンサの寿命推定には静電容量と ESR の両者を推定する必要がある⁽¹³⁾。これまでに報告された MMC のコンデンサ劣化診断手法は静電容量のみを推定する手法が多く, ESR の推定に関する検討は少ない⁽¹⁴⁾⁻⁽¹⁶⁾。文献⁽¹⁵⁾では, コンデンサ電圧と電流の積よりコンデンサに発生する損失を算出し, ESR を推定している。しかし, 本手法では低力率で電力を計算するため, コンデンサ電圧と電流の測定タイミングの誤差が ESR の推定精度に大きく影響する。

本論文では, MMC のコンデンサの劣化診断を目的として, ESR と静電容量の両者を推定する手法を提案する。提案手法では, コンデンサ電圧および電流を周波数解析し, コンデンサのインピーダンスを演算する。従来手法とは異なり, 提案手法ではコンデンサ電圧と電流測定の同期を必要としない。また, MMC の各セルにハイパスフィルタを適用することによってコンデンサ電圧のスイッチング周波成分を抽

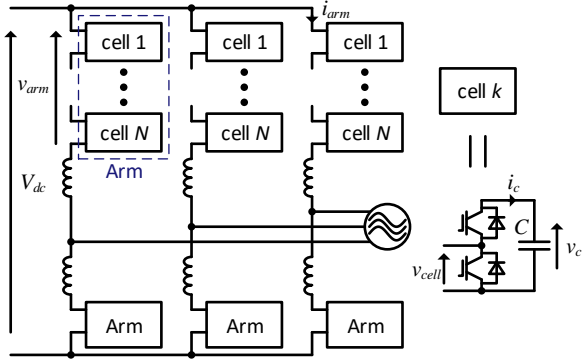


Fig. 1 Modular multilevel cascaded converter with double-star chopper-cells.

出する。コンデンサのインピーダンスにおいて ESR が支配的となる高周波領域を演算に利用することで、SN 比が向上し、ESR の推定精度が向上する。

2. MMC の制御法

図 1 に、本論文で検討する double-star chopper-cell 構成の MMC を示す⁽¹⁷⁾。MMC では、直流側および交流側の制御に加えて、多数のセルコンデンサ電圧を等しい値に維持するバランス制御が必要となる。

図 2 に本論文で適用した MMC の制御概要図を示す。MMC の制御回路は、交流側制御とバランス制御で構成される。直流側電圧指令値 V_{dc}^* および電力指令値 P^*, Q^* はさらにアウトターの制御器によって得られる。本論文では、全ての制御器を PI 制御によって構成している。

図 3 に MMC の変調方式を示す。MMC では位相シフト PWM (PSPWM) とレベルシフト PWM (PDPWM) が多く採用される⁽¹⁸⁾⁻⁽²⁰⁾。PSPWM では、全てのセルが同じ周波数でスイッチングを行う。セルのコンデンサ電圧に偏差が発生した場合、セルの変調波に偏差を与えることでコンデンサに流入する電流を調整する⁽²⁰⁾。PSPWM では、セル数 N を有するアーム電圧の等価スイッチング周波数がセルのスイッチング周波数 f_{sw} の N 倍となる。一方で、PDPWM では、1 キャリア周期中にスイッチングを行うセルはアーム内で 1 つのみであり、その他のセルは 1 キャリア周期中に ON もしくは OFF で固定される。このとき、セルのスイッチング状態はそれぞれのコンデンサ電圧偏差が小さくなるように選択される⁽¹⁸⁾。PDPWM では、アームの等価スイッチング周波数はセルのスイッチング周波数 f_{sw} に等しくなる。つまり、MMC の変調法が異なる場合には、セルの動作だけでなくシステムのサンプリング周波数が異なる。そこで、変調法に応じて異なるコンデンサパラメータ推定方式を採用する。

3. 提案するコンデンサパラメータ推定方式

本章ではまず、コンデンサパラメータ推定の手順について述べる。次に、パラメータ推定時の MMC の変調法を提案する。最後に、パラメータ推定のためのコンデンサ電圧測定回路を提案する。提案手法によってセル電圧および電流のスイッチング周波数成分の測定を可能とし、セルコンデン

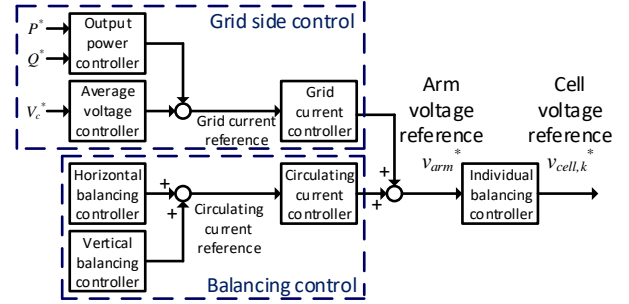


Fig. 2 Block diagram of controller for MMC.

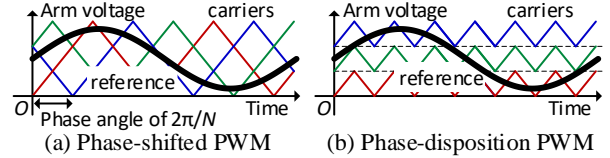


Fig. 3 Typical modulation strategy for MMC.

サの ESR の推定精度を向上させる。

〈3・1〉 コンデンサのインピーダンス

コンデンサは静電容量 C 、等価直列抵抗 (ESR) r および等価直列インダクタンス (ESL) L で表現することができる。

$$Z_c(j\omega) = \frac{1}{j\omega C} + r + j\omega L \quad (1)$$

ただし、 j は虚数単位、 ω は角周波数である。基本周波数付近の低周波成分では、インピーダンス $Z_c(j\omega)$ において静電容量 C が支配的となり、理想的な容量性の挙動となる。一方で、スイッチング周波数付近では ESR の影響が大きくなる。スイッチング周波数よりも高い高周波数域においては、ESL の影響を無視できなくなり、自己共振周波数以上では誘導性の挙動となる。本論文では、自己共振周波数よりも十分に低いスイッチング周波数以下の成分を用いてコンデンサのパラメータ推定を行うため、コンデンサの ESL は無視でき、コンデンサのインピーダンスは(2)式に近似できる。

$$Z_c(j\omega) \approx \frac{1}{j\omega C} + r \quad (2)$$

本論文では、スイッチング周波数付近の比較的高周波におけるインピーダンスをコンデンサパラメータ推定に用いることによって、ESR の推定精度を向上させる。

〈3・2〉 コンデンサパラメータ推定方式

図 4 にコンデンサパラメータ推定手順を示す。まず、当該セルのコンデンサ電圧および電流を測定する。MMC では、コンデンサ電圧制御のためにコンデンサ電圧が測定されている。一方で、コンデンサ電流は直接測定されないため、(3)式を用いて推定する。

$$i_c(t) = s_{cell}(t)i_{arm}(t) \quad (3)$$

ただし、 s_{cell} はセルのスイッチング関数、 i_{arm} はアーム電流であり、電流制御のために測定されている。次に、コンデンサ電圧および電流をフーリエ変換することによって、各周波数成分を得る。コンデンサ電圧と電流の各周波数成分の比がインピーダンスの測定値 $Z_{c, meas}(f)$ となる。なお本論文では

インピーダンスの導出に電圧および電流の振幅を用い、これらの位相は考慮しない。その結果、測定タイミングの遅れがコンデンサパラメータ推定結果へ影響を与えることを防止できる。その後、センサの誤差を低減する目的で、導出したインピーダンスに補正項を加えている。

$$\hat{Z}_c(f) = Z_{c,meas}(f) + Z_{c,mod}(f) \quad (4)$$

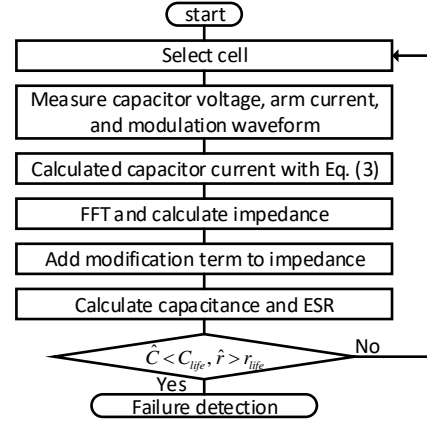
$\hat{Z}_c(f)$, $Z_{c,mod}(f)$ はそれぞれインピーダンスの推定値および補正項である。補正項は、実装前にあらかじめインピーダンスアナライザ等で測定したコンデンサのインピーダンスと実装後に初めて推定した値との誤差とする。最後に、図 4(b)に示すように最小二乗法によってインピーダンスのフィッティングカーブを生成し、静電容量と ESR を求める。静電容量および ESR の推定値が閾値 C_{life} , r_{life} を超えた場合には、故障と判断する。一般に、コンデンサの劣化スピードは低速であるため、コンデンサパラメータの推定速度は低速でよい。そのため、システム内のセルコンデンサは 1 つずつ順番に推定する。つまり、提案するコンデンサパラメータ推定手法は高速大容量の通信を必要としない。

式(3)に示すように、スイッチング動作に起因してコンデンサ電圧および電流にスイッチング周波数成分が発生する。推定誤差を低減するためには、十分に大きな振幅を有する周波数成分のみで推定を行う必要がある。本報告では、推定に用いる周波数成分として、交流側基本周波数成分、その倍周波数成分、スイッチング周波数成分 f_{sw} 、スイッチング周波数の側帯波に相当する $(f_{sw} \pm f_g)$ 成分の 5 つの周波数成分を用いる。ここで、double-star chopper-cell 構成の MMC において、コンデンサ電流および電圧のスイッチング周波数成分の振幅は式(3)より、スイッチング関数とアーム電流の積であることから、(5)式に求められる。

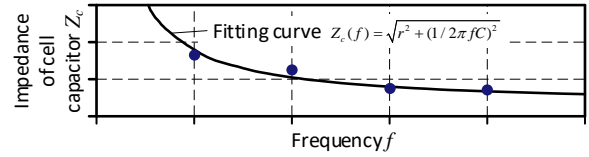
$$I_c(f_{sw}) = \frac{S \cos \phi_i}{3V_{dc}} \cdot s_{cell}(f_{sw}) \quad (5)$$

$$V_c(f_{sw}) = \sqrt{r^2 + \left(\frac{1}{2\pi f_{sw} C}\right)^2} \frac{S \cos \phi_i}{3V_{dc}} \cdot s_{cell}(f_{sw})$$

ただし、 S は MMC の皮相電力、 V_{dc} は直流リンク電圧、 ϕ_i は交流側力率角、 $s_{cell}(f_{sw})$ はスイッチング関数のスイッチング周波数成分を示している。(5)式より、交流側の力率が低下するとコンデンサ電圧および電流のスイッチング周波数成分が低下する。つまり、交流側の力率が低い場合には、コンデンサ電圧および電流のスイッチング周波数成分の測定が困難となり、パラメータ推定にスイッチング周波数成分を用いることができない。スイッチング周波数をパラメータ推定に用いることができる力率角の条件は、電圧検出の量子化誤差によって決定される。本論文はシミュレーション検証のみを行っているため電圧検出の量子化誤差を考慮していない。これらの詳細な検討は今後の課題とする。後述するシミュレーション結果では、力率 1 での力行および再生動作においてはスイッチング周波数成分を推定に用い、無効電力注入動作時には用いていない。



(a) Flowchart of proposed method.



(b) Estimation method for capacitance and ESR by least squares method.

Fig. 4 Flowchart of proposed capacitor degradation estimation method.

コンデンサ電圧および電流のスイッチング周波数成分を測定するには、スイッチング周波数の 2 倍以上のサンプリング周波数が必要となる。次節では、スイッチング周波数をサンプリング周波数の 1/2 以下に調整する手法を示す。

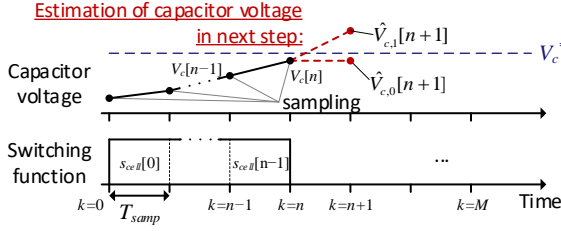
〈3-3〉PSPWM 適用時のスイッチング周波数の調整法

PSPWM を採用した場合、セル数 N のアームの等価スイッチング周波数はセルのキャリア周波数 f_{sw} に対して Nf_{sw} となる。そのため、サンプリング周波数はキャリア周波数の N 倍となる。アーム内セル数 N が 2 以上である場合には、各セルのコンデンサ電圧および電流のスイッチング周波数成分を測定可能である。つまり、従来の PSPWM を適用することによって、コンデンサ電圧および電流のスイッチング周波数成分をコンデンサパラメータ推定に利用できる。

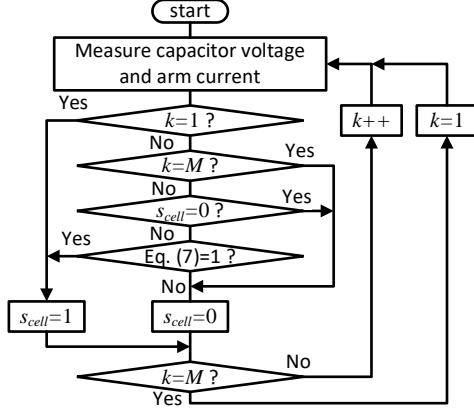
〈3-4〉PDPWM 適用時のスイッチング周波数の調整法

PDPWM の場合には、セルのキャリア周波数がアームの等価スイッチング周波数と一致する。加えて、セルのスイッチング状態が ON もしくは OFF で固定される期間が存在するため、セルのスイッチング周波数が一定ではない。その結果、従来の PDPWM を採用した場合にはセルのコンデンサ電圧および電流のスイッチング周波数成分を測定できない。そこで本論文では、コンデンサパラメータ推定を行うセルのスイッチング周波数をナイキスト周波数以下に固定する手法を提案する。

図 5 に提案する PDPWM の変調法を示す。提案方式では、コンデンサパラメータ推定を行うセルの変調波がキャリア周波数 f_{sw} に対して整数分の一の周波数 (図 5 では f_{sw}/M , $M \in \mathbb{Z}$) の矩形波となるように動作させる。このとき、自由度として残される矩形波のデューティ比は、セルのコンデンサ電圧偏差が減少するように決定する。図 5(a)に示すよう



(b) Capacitor voltage and switching function. ($i_{arm} > 0$)



(a) Flowchart of proposed PDPWM

Fig. 5 Proposed modulation method for PDPWM.

に、次サンプリング周期 (図中 $k=n+1$) に $s_{cell}=0$ としたときのコンデンサ電圧 $\hat{V}_{c,0}$ および $s_{cell}=1$ としたときのコンデンサ電圧 $\hat{V}_{c,1}$ をそれぞれ(6)式を用いて推定し、その結果が電圧指令値 V_c^* に近づくように(7)式によりスイッチング関数を決定する。

$$\hat{V}_{c,0}[n+1] \equiv V_c[n-1] + \frac{T_{samp}}{C_n} i_{arm}[n-1] \quad (6)$$

$$\hat{V}_{c,1}[n+1] \equiv V_c[n-1] + \frac{2T_{samp}}{C_n} i_{arm}[n-1]$$

$$s_{cell}[n] = \begin{cases} 1 & \dots \text{when } (|V_c^* - \hat{V}_{c,0}[n+1]| \geq |V_c^* - \hat{V}_{c,1}[n+1]|) \\ 0 & \dots \text{when } (|V_c^* - \hat{V}_{c,0}[n+1]| < |V_c^* - \hat{V}_{c,1}[n+1]|) \end{cases} \quad (7)$$

ただし、 V_c^* はコンデンサ電圧指令値、 T_{samp} はサンプリング周期、 C_n はコンデンサの静電容量の設計値である。図 5(b) は提案 PDPWM の変調フローチャートである。図 5(b) に示すように、提案 PDPWM ではコンデンサパラメータ推定中のセルのスイッチング状態がアーム電圧指令値に依存せず、当該セルのコンデンサ電圧によってのみ決定される。そのため、コンデンサパラメータ推定中のセルが出力した電圧を他のアーム内 $N-1$ セルで補償し、アーム全体でアーム電圧指令値に一致した電圧を出力する必要がある。これを達成できる条件は(8)式に示される。

$$\frac{V_{dc} + 2\sqrt{2}V_g}{2(N-1)} \leq V_c \leq \frac{V_{dc} - 2\sqrt{2}V_g}{2} \quad (8)$$

(8)式はアーム電圧指令値に零相電圧を注入しない場合を想定している。

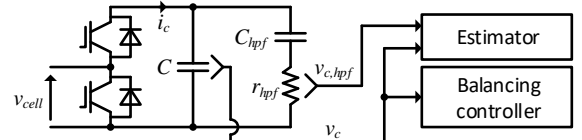


Fig. 6 Cell of MMC with high-pass filter for capacitor voltage measurement at switching frequency.

Table 1 Simulation conditions.

Parameter	Symbol	Value
Rated power	P	300 kW
Grid line-line voltage	$\sqrt{3}V_g$	6.6 kV (RMS)
Grid frequency	f_g	50 Hz
Number of cells per arm	N	25
Rated capacitor voltage	V_c	520 V
Sampling frequency	f_{samp}	25 kHz
Switching frequency	f_{sw}	1.0 kHz
Arm inductance	L	15.4 mH (0.1p.u.)
Cell capacitance	C	1.4 mF (95 ms)
ESR of cell capacitor	r	15 mΩ
Capacitance of HPF	C_{hpff}	0.15 μF
Resistance of HPF	r_{hpff}	10 kΩ

〈3・5〉 コンデンサ電圧のスイッチング周波数成分の測定回路

MMCにおいて、コンデンサ電圧のスイッチング周波数成分は直流成分に比較して非常に小さい。そのため、A/Dコンバータの分解能によっては十分なSN比が確保できない。そこで本論文では、ハイパスフィルタ (HPF) と追加の電圧センサを用いてコンデンサ電圧のスイッチング周波数成分を抽出する⁽²¹⁾。

図 6 に HPF を接続した MMC のセルを示す。本論文では、高圧側のセンサでコンデンサ電圧の直流成分と基本周波数成分および 2 倍周波数成分を測定する。低圧側のセンサを用いて、コンデンサ電圧のスイッチング周波数成分を測定する。このとき、スイッチング周波数において HPF のゲインをほぼ 1 とするため、HPF のカットオフ周波数 f_{cut} はスイッチング周波数の 1/10 に設計する。加えて、追加した HPF が MMC の動作への干渉を防止するため、HPF のインピーダンスはセルコンデンサに比較して十分に高く設計する。

4. シミュレーション検証

本章では、シミュレーションによってコンデンサパラメータ推定を行う。まず、MMC のシステム設計を行う。そして、コンデンサパラメータ推定時の定常動作を示し、パラメータ推定が MMC の動作に影響を与えないことを示す。そして、複数の動作力率の条件下におけるセルコンデンサの静電容量および ESR の推定結果を示し、提案法がコンデンサパラメータを推定可能であることを明らかにする。

〈4・1〉 MMC のシステム設計

表 1 に設計した MMC のパラメータを示す。本論文では定格 300 kW の MMC の系統連系動作を想定している。1 アームの等価スイッチング周波数は 25 kHz とし、サンプリング周波数も 25 kHz とする。PSPWM 駆動時の各セルのスイ

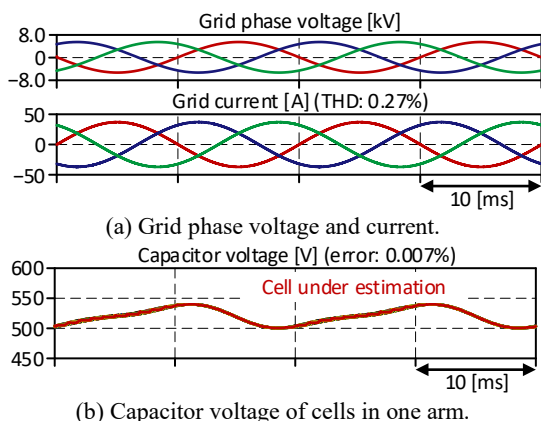


Fig. 7 Steady state operation of MMC with PSPWM.

ッチング周波数は 1 kHz となるように設定する。また、PDPWM 駆動時には、キャリア周波数は 25 kHz とするが、コンデンサパラメータ推定を行うセルのスイッチング周波数は 1 kHz となるように提案変調法によって制御する。セルコンデンサは、コンデンサ電圧リップルが 5% となるように設計しており、単位静電定数は 95 ms である⁽²²⁾。また、セルコンデンサとして電解コンデンサ (Nichicon, LQR2V472MSEF) を 3 直列で用いることを想定しており、ESR は $15 \text{ m}\Omega @ 1.0 \text{ kHz}$ である。HPF のパラメータとして、カットオフ周波数は 100 Hz と設計している。

〈4・2〉 定常動作

図 7 に、PSPWM 駆動時の MMC の定常動作波形を示す。前述したように、従来 PSPWM によってコンデンサパラメータ推定が可能である。図 7(a) より、交流側ひずみ率は 0.27% であり、三相平衡電流が得られている。また、図 7(b) に示すようにコンデンサ電圧はアーム内全セルで平衡している。つまり、パラメータ推定が MMC の動作に影響を与えない。

図 8 に PDPWM 駆動時の MMC の定常動作波形を示す。図 8(a) に示すように、交流側ひずみ率は 0.27% であり、三相平衡電流が得られている。また、図 8(b) に示すように、コンデンサ電圧はアーム内全セルで平衡している。このとき、コンデンサパラメータ推定中のセルは他のセルと異なる周波数で駆動させることから、コンデンサ電圧波形が他のセルとわずかに異なる。図 8 より、提案 PDPWM によって MMC の動作に影響を与えない。

図 9 に従来および提案 PDPWM 適用時のセルコンデンサ電流波形 1 秒間の周波数解析結果を示す。提案 PDPWM を適用することによって、指定した 1 kHz にコンデンサ電圧のピークが発生している。(5)式に示したように、コンデンサ電流のスイッチング周波数成分はセルのスイッチング関数に 1 kHz の成分に起因するものである。つまり、提案 PDPWM によって、コンデンサパラメータ推定に用いたい任意の周波数にコンデンサ電圧ピークを発生させられる。

〈5・3〉 インピーダンスの推定結果

図 10 はセルコンデンサの静電容量と ESR の推定結果である。本報告では、MMC は力率 1 の力行動作 (図 10(a))、力率 1 の回生動作 (図 10(b))、進み無効電力注入 (図 10(c))、

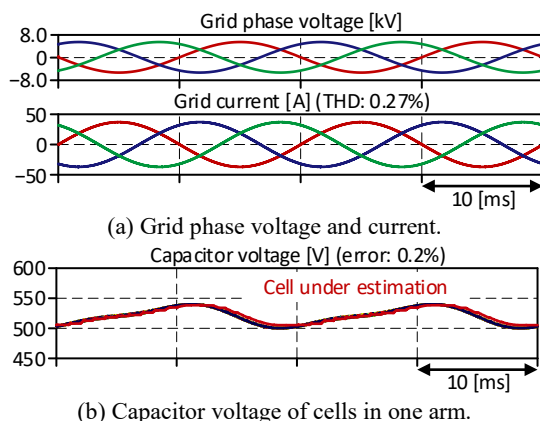


Fig. 8 Steady state operation of MMC with proposed PDPWM.

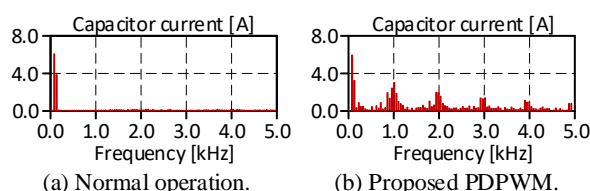


Fig. 9 Frequency analysis result of capacitor current with proposed PDPWM.

および遅れ無効電力注入 (図 10(d)) を行っている場合にコンデンサパラメータ推定を行った。図 10 の横軸は真値、縦軸は推定値であり、図中の点線は真値と推定値が等しくなる条件である。セルコンデンサとして用いた電解コンデンサ (LQR2V472MSEF) のデータシートより、本論文で用いた電解コンデンサの寿命は静電容量が初期値の 80% もしくは誘電正接が初期値の 3 倍となるまでとされている。そこで本報告では、静電容量が設計値である 1.4 mF の 80%、ESR がデータシートに示されている $15.2 \text{ m}\Omega$ の 3 倍まで変化した際の推定結果を示している。図中には真値と推定値の最大誤差を記載している。全ての動作条件において、静電容量の誤差は 0.1% 以下であり、正確な推定が可能であることがわかる。一方で、ESR の推定誤差は静電容量に比較して大きいものの、真値と推定値が比例関係にあることから、コンデンサの劣化傾向を推定できていると考える。コンデンサのインピーダンスにおいて、ESR はスイッチング周波数付近で影響が大きくなる。ESR の推定誤差が静電容量の推定誤差よりも大きいことより、スイッチング周波数付近の周波数成分は基本周波数よりも大きなサンプリング誤差が重畳していると考えられる。

5. おわりに

本論文では、MMC のコンデンサの劣化診断を目的として、静電容量と ESR の推定手法を提案した。提案手法では、コンデンサ電圧および電流を周波数解析し、コンデンサのインピーダンスを演算する。また、MMC の各セルにハイパスフィルタを適用することによってコンデンサ電圧のスイッチング周波成分を抽出する。比較的高周波であるスイッチング周波数成分のインピーダンスを演算に利用すること

で、ESR の推定精度が向上する。

今後は、提案手法を実機にて検証する予定である。

文 献

- (1) M. H. Okba, M. H. Saied, M. Z. Mostafa, and T. M. Abdel- Moneim: "High voltage direct current transmission - A review, part I", 2012 IEEE Energytech, pp. 1-7 (2012)
- (2) R. Marquardt: "Modular Multilevel Converter: An universal concept for HVDC-Networks and extended DC-Bus-applications", The 2010 International Power Electronics Conference - ECCE ASIA -, pp. 502-507 (2010)
- (3) E. Solas, G. Abad, J. A. Barrena, S. Aurtenetxea, A. Cárcar, and L. Zając: "Modular Multilevel Converter With Different Submodule Concepts—Part II: Experimental Validation and Comparison for HVDC Application", IEEE Transactions on Industrial Electronics, Vol. 60, No. 10, pp. 4536-4545 (2013)
- (4) L. Zhang et al.: "Modeling, control, and protection of modular multilevel converter-based multi-terminal HVDC systems: A review", CSEE Journal of Power and Energy Systems, Vol. 3, No. 4, pp. 340-352 (2017)
- (5) P. Venet, F. Perisse, M. H. El-Husseini, and G. Rojat: "Realization of a smart electrolytic capacitor circuit", IEEE Industry Applications Magazine, Vol. 8, No. 1, pp. 16-20 (2002)
- (6) S. Yang, A. Bryant, P. Mawby, D. Xiang, L. Ran, and P. Tavner: "An Industry-Based Survey of Reliability in Power Electronic Converters", IEEE Transactions on Industry Applications, Vol. 47, No. 3, pp. 1441-1451 (2011)
- (7) P. Tu, S. Yang, and P. Wang, "Reliability- and Cost-Based Redundancy Design for Modular Multilevel Converter," in IEEE Transactions on Industrial Electronics, vol. 66, no. 3, pp. 2333-2342 (2019)
- (8) J. V. M. Farias, A. F. Cupertino, V. de Nazareth Ferreira, H. A. Pereira, and S. I. Seleme Jr.: "Redundancy design for modular multilevel converter based STATCOMs", Microelectronics Reliability, p. 113471 (2019)
- (9) T. Nakanishi and J. Itoh: "Design Guidelines of Circuit Parameters for Modular Multilevel Converter with H-Bridge Cell", IEEE Journal of Industry Applications, Vol. 6, No. 3, pp. 231-244 (2017)
- (10) D. Ronanki and S. S. Williamson: "Failure Prediction of Submodule Capacitors in Modular Multilevel Converter by Monitoring the Intrinsic Capacitor Voltage Fluctuations", IEEE Transactions on Industrial Electronics, Vol. 67, No. 4, pp. 2585-2594 (2020)
- (11) 原田耕介・甲木昭彦・藤原方之・森田浩一: 「スイッチングレギュレータにおける電解コンデンサの劣化診断」, 電気学会論文誌 D, Vol. 107, No. 5, pp. 598-605 (1987)
- (12) J. L. Stevens, J. S. Shaffer, and J. T. Vandenharn: "The service life of large aluminum electrolytic capacitors: effects of construction and application", IEEE Transactions on Industry Applications, Vol. 38, No. 5, pp. 1441-1446 (2002)
- (13) K. Hasegawa, K. Tszaki, and S. Nishizawa: "DC-Bias-Voltage Dependence of Degradation of Aluminum Electrolytic Capacitor", Microelectronics Reliability, Vol. 83, pp. 115-118 (2018)
- (14) F. Deng, Q. Wang, D. Liu, Y. Wang, M. Cheng and Z. Chen: "Reference Submodule Based Capacitor Monitoring Strategy for Modular Multilevel Converters", IEEE Transactions on Power Electronics, vol. 34, no. 5, pp. 4711-4721 (2019)
- (15) F. Deng et al.: "Capacitor ESR and C Monitoring in Modular Multilevel Converters", IEEE Transactions on Power Electronics, Vol. 35, No. 4, pp. 4063-4075 (2020)
- (16) I. Polanco and D. Dujic: "Condition Health Monitoring of Modular Multilevel Converter Submodule Capacitors", IEEE Transactions on Power Electronics, vol. 37, no. 3, pp. 3544-3554 (2022)
- (17) H. Akagi: "Classification, Terminology, and Application of the Modular Multilevel Cascade Converter (MMCC)", IEEE Transactions on Power Electronics, Vol. 26, No. 11, pp. 3119-3130 (2011)
- (18) X. Shi, Z. Wang, L. M. Tolbert and F. Wang: "A comparison of phase disposition and phase shift PWM strategies for modular multilevel converters", 2013 IEEE Energy Conversion Congress and Exposition, pp. 4089-4096 (2013)
- (19) D. De Simone, P. Tricoli, S. D'Arco, and L. Piegari: "Windowed PWM: A

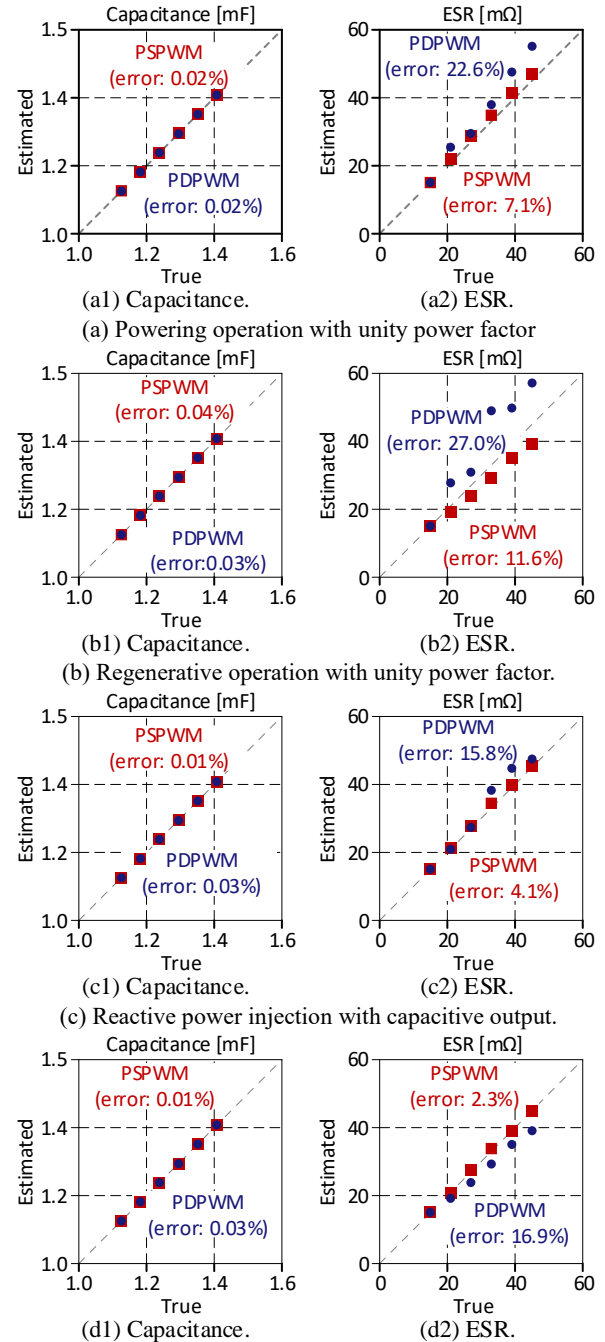


Fig. 10 Estimated cell capacitor parameters with proposed estimation methods under various operation modes.

Configurable Modulation Scheme for Modular Multilevel Converter-Based Traction Drives", IEEE Transactions on Power Electronics, Vol. 35, No. 9, pp. 9729-9738 (2020)

- (20) M. Hagiwara, R. Maeda, and H. Akagi: "Control and Analysis of the Modular Multilevel Cascade Converter Based on Double-Star Chopper Cells (MMCC-DSCC)", IEEE Transactions on Power Electronics, Vol. 26, No. 6, pp. 1649-1658 (2011)
- (21) K. Hasegawa, S. Nishizawa, and I. Omura: "A Condition-Monitoring Method of DC-Link Capacitors Used in a High-Power Three-Phase PWM Inverter with an Evaluation Circuit", IEEE Journal of Industry Applications, Vol. 8, No. 3, pp. 480-487 (2019)
- (22) H. Fujita, S. Tominaga, and H. Akagi: "Analysis and design of a DC voltage-controlled static VAR compensator using quad-series voltage-source inverters", IEEE Transactions on Industry Applications, Vol. 32, No. 4, pp. 970-978 (1996)