

ISOP 型マルチセル Solid-State Transformer の階調制御による 雑音端子電圧の低減効果の実機検証

学生員 菊地 尚斗* 正員 渡辺 大貴 正員 日下 佳祐

上級会員 伊東 淳一(長岡技術科学大学)

Experimental verification for reduction of Conducted emission using Gradationally control in Solid-State Transformer with ISOP connection.

Naoto Kikuchi*, Student Member, Hiroki Watanabe, Member, Keisuke Kusaka, Member
Jun-ichi Itoh, Senior Member (Nagaoka University of Technology)

This paper proposes a modulation method for the reduction common mode noise in Solid-State Transformer (SST) with the ISOP configuration. In the proposed method, one of the cells is driven by PWM in order to compensate for the harmonic component. The other cells are driven by square-wave operation in order to share the load. Therefore, the common mode voltage is suppressed by the switching state of PFC. Moreover, the common mode equivalent circuit model agrees with the circuit model in PFC. Furthermore, the operation waveform with the proposed method is shown in the experimental results. The Conducted Emission is reduced by 11dB in 200 kHz band.

キーワード : Solid-State Transformer, 階調制御, コモンモードノイズ, EMI
(Keywords : Solid-State Transformer, Gradationally control, common mode noise, EMI)

1. はじめに

近年, 再生可能エネルギーのさらなる導入に向けて, 直流電力を配電する DC マイクログリッドが注目されている。このシステムを実現する上で, 6.6kV の中圧系統から数百 V の直流に変換する電力変換器が必要となり, その変換器として Solid-State Transformer(SST)が注目されている⁽¹⁾⁻⁽²⁾。

中圧向け SST の回路トポロジーとして複数のセルコンバータを使用し, 入力を直列, 出力を並列にした ISOP 型マルチセル方式が盛んに研究されている⁽¹⁾⁻⁽³⁾。一般的に, マルチセル構成を用いることでスイッチングデバイスが増加し, 浮遊容量が増加することが懸念され, その結果, コモンモード電流の増加が見込まれる。ノイズは CISPR にて限度値が定められており, この規格を満足するために系統から変換器間にノイズフィルタを設置する方法が一般的であるが, システムの体積を著しく増加させる⁽⁴⁾。

一方, これまでに体積を増加させずにコモンモードノイズを低減する方法としてアクティブノイズキャンセラ

(ACC)の研究が盛んに行われている。文献(5)では, コモンモード電圧を打ち消す電圧形 ACC が提案されており, 文献(6)では, コモンモード電流を打ち消す電流形 ACC が提案されている。これらのフィルタは, 検出や補償方式に違いがあるが, プッシュプルエミッタフォロワアンプにより, ノイズ源と逆相となる電流を加えることでコモンモードノイズを低減する。しかし, 多数のセルを使用する SST では, コモンモード電圧の打ち消しや逆相電流の注入はノイズ経路が複雑であるため困難と思われる。

本論文では, ISOP 構成の SST におけるコモンモードノイズの低減を目的とし, PWM 駆動と方形波駆動を併用した階調制御によるノイズ低減効果について実験により検証する。階調制御により, 追加のフィルタなしで従来の全セルを PWM 駆動する方式に比べ, PFC 部のスイッチングに起因するコモンモード電圧を低減できる。実機実験により, 従来駆動法より 200kHz 帯域にて雑音端子電圧を約 11dB 低減したため報告する。

2. システム構成

<2.1> 回路構成 図 1 に 3 セル構成での SST の回路図を示す。本回路は入力段に昇圧チョップ回路による力率改善回路(PFC)と電圧形直列共振 DC/DC コンバータで構成される。これを 1 つのセルコンバータとし、ISOP 接続により多段化し、階調制御を行う。すなわち、PFC 部では、下側 1 セル目を電流制御による PWM 動作を行い、他セルは階調制御により方形波電圧を出力する。また、入力側のダイオード整流器を共通化することでスイッチングデバイス数を削減する。DC/DC コンバータでは、高周波トランスの漏れインダクタンスと 1 次側に接続されるコンデンサによる直列共振を使用し、共振周波数でより若干低い周波数で動作させる。デューティ 50% でスイッチングすることで、MOSFET のターンオン時に ZVS を達成する。

<2.1> 従来制御方式 図 2 に従来法の入力電流の制御ブロックを示す。本システムでは、昇圧チョップにより昇圧インダクタの電流を制御し、入力側力率を改善する。インダクタの電流は(1)式で示す全波整流状の波形とする。

$$i_L^* = I_{amp} |\sin(\omega t)| \dots\dots\dots (1)$$

ここで、 I_{amp} は電流指令値の振幅である。系統電圧から PLL により入力電圧の位相を取得し、電流指令値を生成する。キャリア比較として、位相シフト三角波キャリアを使用することで、各セルの PFC 部のスイッチングタイミングがシフトするため、入力端から見たときセル総和の等価スイッチング周波数が増加する。

<2.2> 階調制御方式 図 3 にセルコンバータを 3 台使用した時の入力電圧とセルの出力電圧の関係を示す。方形波セルは、系統周波数の 2 倍で同期した方形波電圧を出力する。1 段目セルは全波整流電圧と 2 段目、3 段目セルの出力電圧の差を補償するように出力する。

図 4 に階調制御における入力電流の制御ブロック図を示す。PWM 動作するセルは、方形波セルの出力電圧による高調波成分を補償し、インダクタ電流を全波整流波形に制御することで、入力電力の力率を 1 になるように電流を制御する。PWM 動作するセルの出力電圧指令値 v_{pwm} の関係は以下のように表せる。

$$v_{pwm} = v_{conv} - V_{dc1}S_{11} - V_{dc2}S_{21} \dots\dots\dots (2)$$

ここで、 V_{dc1} は 1 段目の DC リンク電圧を、 V_{dc2} は 2 段目の DC リンク電圧、 S_{n1} はスイッチング関数であり、方形波セルにおける PFC 部の上スイッチがオンの時 $S_{n1} = 1$ 、オフの時 $S_{n1} = 0$ と定義する。(2)式により、方形波セルによる出力電圧をフィードフォワードすることで、PWM セルへの外乱を補償する。方形波セルの制御は全セルの出力する電圧指令値と各セルの DC リンク電圧の大小比較によりゲート信号を決定する。なお、提案する SST の階調制御では各方形波セルの動作モードを切り替えることで、方形波セルの損失を均一化できる⁽⁷⁾。

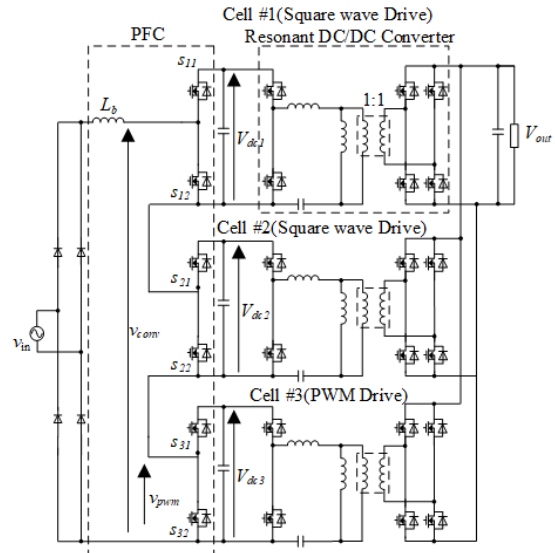


Fig. 1. Circuit configuration of the single-phase SST. Gradationally control is applied into the PFC stage.

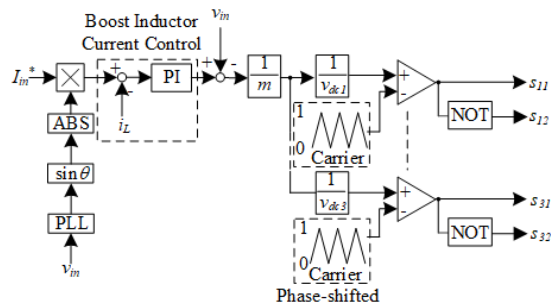


Fig. 2. Conventional control block diagram in single-phase SST.

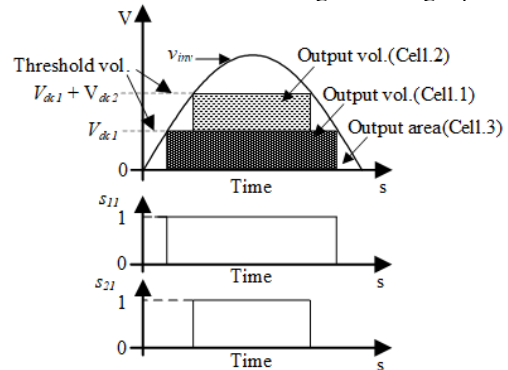


Fig. 3. Operation principle of proposed method. The relationship between the input voltage and output voltage of each cells.

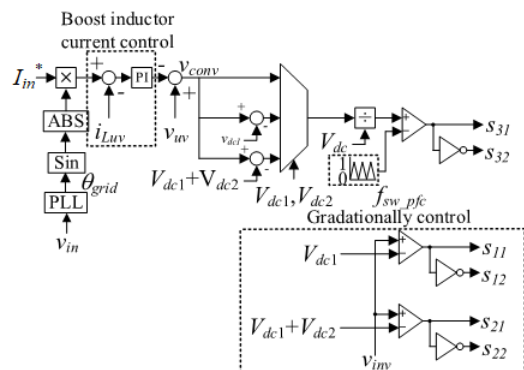


Fig. 4. Control block diagram with Gradationally control ($m = 3$).

3. コモンモード等価回路

<2.1> 回路構成 図5に ISOP 接続した2セル構成の PFC の浮遊容量や寄生インダクタンスを考慮した回路図を示す。従来法および階調制御では、DC/DC 部は同様の動作を行うため、発生する漏れ電流は等しいとし、PFC 部で発生する漏れ電流について考える。また、本回路では、PFC 部におけるデバイスとヒートシンク間の浮遊容量を考慮し、スイッチング時の電圧変動により流れるコモンモード電流経路を模擬する。また、コモンモード等価回路を作成するため回路に対称性を持たせて配置している。

図6に2セル構成の PFC におけるコモンモード等価回路を示す。等価回路では昇圧インダクタが持つ直列抵抗 R_{dc} 、PFC 部と DC/DC 部のヒートシンクと GND 間の浮遊容量 C_{dc_out} のみを考慮し、説明の簡略化のため2セル構成とする。ここで、各セルのコモンモード電圧 V_{com_cell1} 、 V_{com_cell2} は(3)、(4)式で表せる。

$$V_{com_cell1} = sw_{pfc11}V_{dc1}/2 - sw_{pfc12}V_{dc2}/2 \dots\dots\dots (3)$$

$$V_{com_cell2} = sw_{pfc21}V_{dc2}/2 - sw_{pfc22}V_{dc2}/2 \dots\dots\dots (4)$$

なお、 V_{dcn} は各セルの DC リンク電圧である。発生するコモンモード電圧は PFC のスイッチングによりパルス状に変化し、各セルのスイッチング状態によって変化する。図3より、コモンモード電流 I_{com} は(5)式で表せる。

$$I_{com} = (2V_{com_cell1} + V_{com_cell2}) / (2Z_1 + Z_2) \dots\dots\dots (5)$$

なお、 Z_1 は昇圧インダクタ L_b と直流抵抗 R_{dc} 、 Z_2 は DC リンクコンデンサ C_{dc} と浮遊容量 C_{dc_out} の合成インピーダンスである。(5)式より、 V_{com_cell1} は V_{com_cell2} に比べ影響の大きさが2倍になることがわかる。従来駆動法では、各セルを PWM 動作するため、スイッチング周波数の基本波としてコモンモード電圧が発生する。一方、階調制御により、上側1セル目に方形波動作を適用することで、スイッチング周波数は系統周波数の2倍となる。これにより、 V_{com_cell1} 部のコモンモード電圧を低減し、全体のコモンモード電流の低減が可能となる。

図7に回路モデルとコモンモード等価回路における漏れ電流の周波数解析比較を示す。なお、PFC 部はスイッチング周波数 30 kHz にて動作させている。漏れ電流は回路モデルとほぼ一致しており、等価回路は妥当であると言える。このとき、120 kHz にて最大値 93 dB μ A のスペクトラムが確認できる。これは、昇圧インダクタ L_b と寄生成分 C_{s-GND} 、 L_{s-GND} の共振周波数に起因したものである。

図8にシミュレーションモデルと実測での漏れ電流を周波数スペクトラム比較した結果を示す。なお、本比較ではセルコンバータを3段接続し、各セルの PFC 部および DC/DC 部のヒートシンクを GND に設置させた時の漏れ電流を比較する。120kHz 帯域にて 74.4dB μ A、180kHz 帯域にて 87.7dB μ A と PFC のスイッチング周波数 30kHz の周波数成分の倍数に

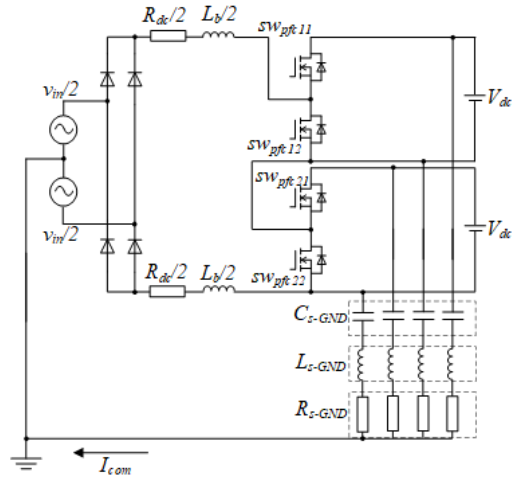


Fig.5. Circuit configuration of PFC stage with EMC components.

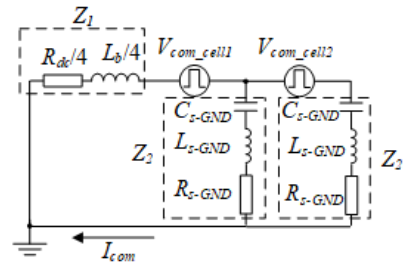


Fig.6. Common-mode equivalent model of STT.

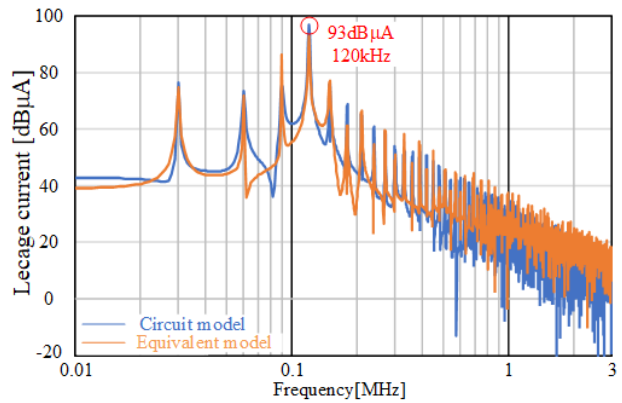


Fig.7. Comparison to of the leakage current with circuit model and equivalent model in PFC.

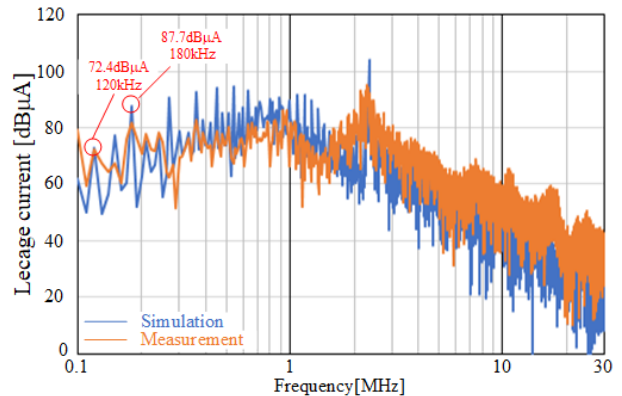


Fig.8. Comparison of the leakage current with simulation model and experimental model in SST.

てスペクトラムが発生しており、100kHz-1MHz 帯域において PFC 部の漏れ電流の影響が大きいことが分かる。また、漏れ電流は実測においてもほぼ一致しており、モデルは妥当であると言える。

4. 実機実験

表 1 に、実験条件を示す。本実験では、セルコンバータを 3 段接続し、入力電圧を 200 V としたミニモデルによる実機実験を行った。また、定格容量を 1.0 kW とし、従来法および階調制御を用いて入力電流制御による動作を行い、コモンモードノイズの比較を行った。

図 9 に、階調制御による動作波形を示す。図 9(a)より、入力率 0.99, 入力電流 THD2.91%となり入力電流制御の動作を確認できる。また、図 9(b)より、方形波セル(Cell.1, Cell.2)は入力電圧に同期して 100 Hz の方形波電圧を出力し、PWM セルは高調波成分を補償するように PWM 電圧を出力していることが確認できる。

図 10 に従来法および階調制御適用時における伝導ノイズの周波数スペクトラムを示す。なお、伝導ノイズは LISN の雑音端子電圧を評価し、スペクトラム・アナライザでは、分解能帯域幅を 10 kHz とし、Average 検波にて評価した。従来法では、スイッチング周波数 30 kHz の倍数にてスペクトラムが発生していることが確認できる。一方、階調制御を適用することで 30kHz の周波数成分が抑制され、200 kHz 帯域で約 11 dB, 1 MHz 帯域で約 7 dB 低減を確認できる。

5. まとめ

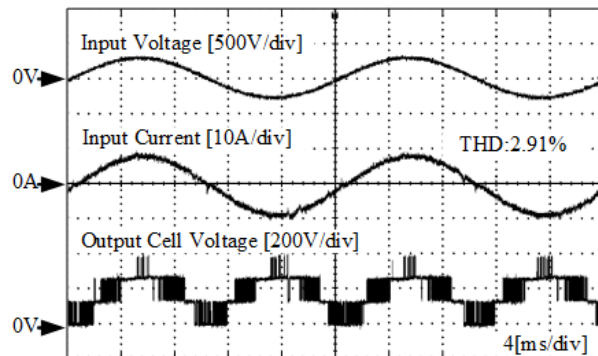
本論文では、ISOP 構成からなる SST のコモンモードノイズの低減を目的として、PWM 駆動と方形波駆動を併用した階調制御による雑音端子電圧の低減効果について検証した。加えて、PFC 部のコモンモード等価回路を示し、階調制御を適用することで、従来方式と比べ PFC 部に起因するコモンモード電圧の低減できることを示した。実機実験により、雑音端子電圧を評価し、階調制御適用時に従来駆動法と比べ、200 kHz 帯域にて約 11 dB, 1MHz 帯域にて 7 dB の低減を確認した。今後は、シールドルームにて伝導ノイズの比較検証を行う。

文 献

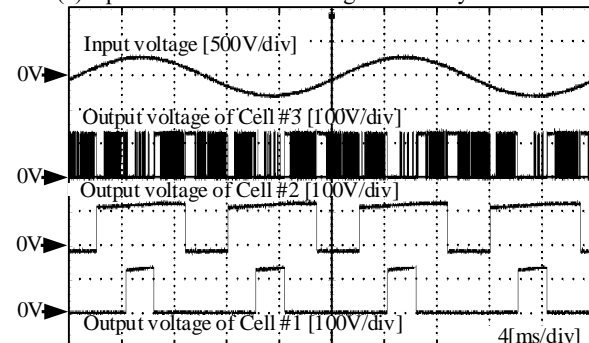
- (1) J. E. Huber and J. W. Kolar: "Applicability of Solid-State Transformers in Today's and Future Distribution Grids", IEEE Transactions on Smart Grid, Vol. 10, No. 1, pp. 317-326, (2019).
- (2) L. Ferreira Costa, G. De Carne, G. Buticchi and M. Liserre: "The Smart Transformer: A solid -state transformer tailored to provide ancillary services to the distribution grid", IEEE Power Electronics Magazine, Vol. 4, No. 2, pp. 56-67,(2017).
- (3) J. E. Huber and J. W. Kolar, "Solid-State Transformers: On the Origins and Evolution of Key Concepts," in IEEE Industrial Electronics Magazine, vol. 10, no. 3, pp. 19-28, Sept. 2016.
- (4) IEC CISPR 11 Edition.5.0:Industrial, Scientific And Medical Equipment - Radio-Frequency Disturbance Characteristics - Limits And Methods Of Measurement, IEC Standard,May,2009.
- (5) S. Ogasawara, H. Ayano and H. Akagi: "An active circuit for cancellation of

Table. 1 Experimental parameter.

| | | |
|----------------------------|--------------|----------------------|
| Input voltage | V_{in} | 200 V _{rms} |
| Rated output power | P_{out} | 1.0 kW |
| Rated output voltage | V_{out} | 50 V |
| Switching Device | | |
| Grid Frequency | f_s | 50 Hz |
| Primary side capacitor | C_1 | 1500 μ F |
| Resonant capacitor | C_r | 204 nF |
| Leakage inductor | L_r | 50 μ H |
| Secondary side capacitor | C_2 | 3600 μ F |
| Trans turns ration | $N_1:N_2$ | 1 : 1 |
| Number of cells | m | 3 |
| Switching frequency of PFC | $f_{sw,pfc}$ | 30 kHz |
| Switching frequency of LLC | $f_{sw,llc}$ | 50 kHz |



(a) Operation waveform with gradationally control.



(b) Output voltage of each cell with gradationally control.

Fig. 9. Experimental result with gradationally control

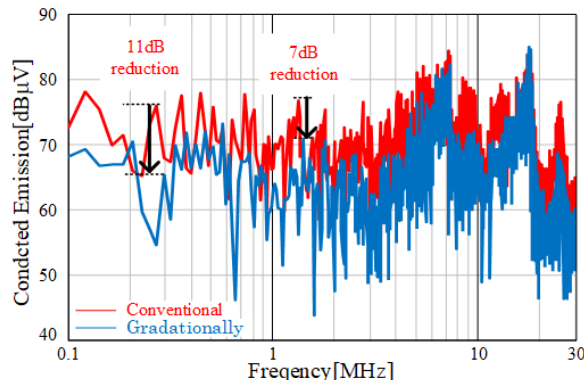


Fig. 10. Frequency spectrum of the Conducted emission with conventional or gradationally control.

common-mode voltage generated by a PWM inverter", IEEE Transactions on Power Electronics, Vol. 13, No. 5, pp. 835-841, (1998).

- (6) H. Peng, B. Narayanasamy, A. I. Emon, Z. Yuan, M. Ul Hassan and F. Luo, "Design and Implementation of Selective Active EMI Filter with Digital Resonant Controller," 2020 IEEE Energy Conversion Congress and Exposition (ECCE), Detroit, MI, USA, 2020, pp. 5855-5861.
- (7) N. Kikuchi, J. -I. Itoh, K. Kusaka and H. N. Le, "Hybrid Multiple Chopper Cells of PWM and Square-wave Operation for Solid-state Transformer," 2020 22nd (EPE'20 ECCE Europe), 2020, pp. P.1-P.10.