

# 追加センサを必要としない MMC のセルキャパシタの 静電容量と ESR のオンライン推定法

学生員 安田 匠 (長岡技術科学大学)      正員 長谷川 一徳 (九州工業大学)  
上級会員 伊東 淳一 (長岡技術科学大学)

## Online Estimation method for Capacitance and ESR of Cell Capacitor in Modular Multilevel Converter without Additional Sensors

Takumi Yasuda, Student Member (Nagaoka University of Technology),  
Kazunori Hasegawa, Member (Kyushu Institute of Technology),  
Jun-ichi Itoh, Senior-member (Nagaoka University of Technology)

This paper proposes an online estimation method for the capacitance and the equivalent series resistance (ESR) of cell capacitor in a modular multilevel converter. The proposed method estimates the cell capacitance and ESR from the sampled capacitor voltage and the current. No additional sensor for the capacitor current is required because the capacitor current is estimated from the switching state of the cell and arm current. The estimation accuracy of ESR is improved by utilizing the impedance of switching frequency of the cell. As the results of experiment, the proposed method estimates the cell capacitance and ESR with the maximum error of 1.39% and 11.0%, respectively.

**キーワード** : モジュラーマルチレベルコンバータ, セルキャパシタ, 静電容量, ESR, 劣化診断

**Keywords** : Modular multilevel converter, Cell capacitor, Capacitance, ESR, Degradation diagnosis

### 1. はじめに

近年, 太陽光発電などの再生可能エネルギーの導入に伴い, 直流による長距離送電システムが盛んに研究されている<sup>(1)(2)</sup>。モジュラーマルチレベル変換器 (以下, MMC) は, 直流系統連系機器として実用化が期待されている<sup>(3)(4)</sup>。MMC は多数のセルを直列接続することで構成されるため, マルチレベル動作によってフィルタを小型化できる。

電力変換器におけるキャパシタは故障の大きな要因の 1 つである<sup>(5)(6)</sup>。MMC はキャパシタを含むセルを多数接続した構成であるため, セル数の増加に伴って故障発生率は増加する<sup>(7)</sup>。一方で, MMC を基幹インフラに適用する場合, メンテナンスのために MMC 全体を停止できない。MMC はセル故障時にも動作を継続することを目的に, セル数に冗長性を持たせられるが, 過剰な冗長セルはシステムコストを増加させる<sup>(7)(8)</sup>。そこで, 動作中にキャパシタの劣化状態の推定を行い, 故障前の交換等のメンテナンスを実施することで, 冗長セルによるコストを抑制できる。

同じ電解コンデンサでも動作条件によって静電容量と等価直列抵抗 (ESR) の変化傾向が異なるため, キャパシタの

劣化診断を行うためには静電容量と ESR の両者を推定する必要がある<sup>(9)</sup>。過去に報告された MMC のセルキャパシタ劣化診断手法は静電容量のみを推定する手法が多く, ESR の推定に関する検討は少ない<sup>(10)-(12)</sup>。文献(11)では, キャパシタ電圧と電流よりキャパシタに発生する損失を算出し, ESR を推定している。しかし, 本手法は低力率で電力を計算するため, キャパシタ電圧および電流の測定タイミングの誤差が ESR の推定精度に大きく影響する。

本論文では, MMC のセルキャパシタの劣化診断を目的として, 静電容量と ESR の両者を同時にオンラインで推定する手法を提案し, 実験検証を行う。提案手法はセルのキャパシタ電圧と電流を周波数解析し, インピーダンスを演算する。キャパシタ電流はセルのスイッチング関数とアーム電流から求められ, 追加の電流センサを必要としない。従来と異なり, 提案手法はキャパシタ電圧と電流測定の同期を必要としない。キャパシタのインピーダンスにおいて ESR が支配的となる高周波領域を推定に用いることで SN 比が向上し, ESR の推定精度が向上する。実験結果より, キャパシタのパラメータ変動時にも静電容量と ESR をそれぞれ誤差 1.39%と 11.0%で推定できることを確認したため, 報告する。

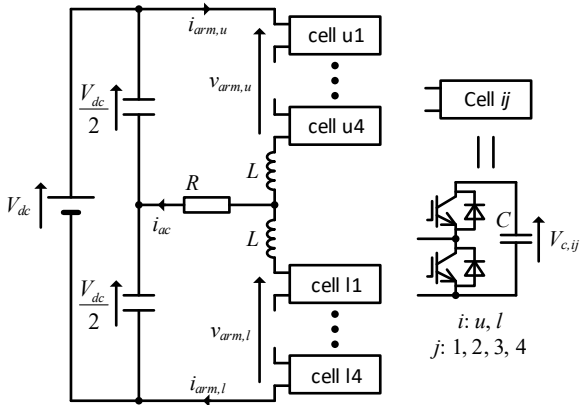


Fig. 1. Experimental circuit diagram of single-phase modular multilevel converter.

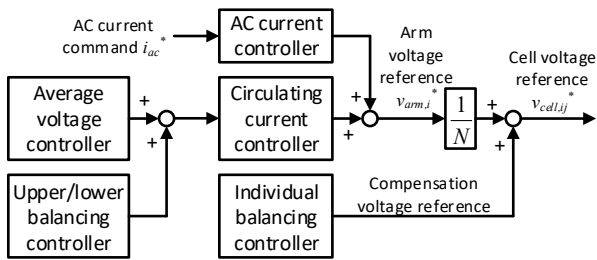


Fig. 2. Block diagram of controller for modular multilevel converter.

## 2. MMC の制御法

図1に本論文で対象とする単相 MMC を示す。単相 MMC の各アームおよびセルの動作は三相 MMC と同様であるため、単相 MMC を用いて提案する静電容量と ESR の推定法を検証できる。MMC では、直流側および交流側の制御に加えて、多数のセルのキャパシタ電圧を等しい値に維持するバランス制御が必要となる。

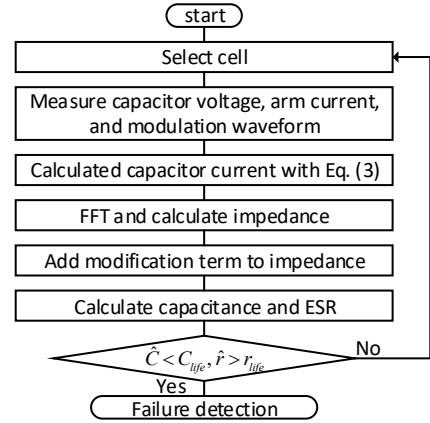
図2に MMC の制御概要図を示す。MMC の制御回路は交流電流制御とキャパシタ電圧バランス制御で構成される。平均電圧制御は全セルの平均キャパシタ電圧を指令値へ制御する。また、上下アームバランス制御は上下アームの平均キャパシタ電圧の偏差をゼロに制御する。個別バランス制御は、同一アーム内のキャパシタ電圧偏差をゼロに制御する<sup>(13)(14)</sup>。本論文では、各制御器を PI 制御で構成している。

本論文では、MMC に位相シフト PWM を適用している。同一アーム内  $N$  セルを有する MMC に位相シフト PWM を適用した場合、アームの等価スイッチング周波数はセルのキャリア周波数  $f_{car}$  の  $N$  倍となる。その結果、MMC の制御周波数は  $Nf_{car}$  とできる<sup>(15)(16)</sup>。その結果、MMC のサンプリング周波数はセルのスイッチング周波数よりも十分に高く、各セルのキャパシタ電圧よりスイッチング周波数成分を取得できる。

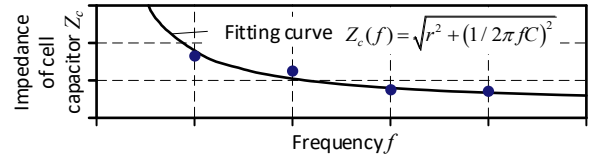
## 3. キャパシタのパラメータ推定手法

### (3.1) キャパシタのインピーダンス

キャパシタは静電容量  $C$ 、等価直列抵抗  $r$  および等価直列



(a) Flowchart of estimating procedure.



(b) Estimation method for cell capacitance and ESR by least squares method.

Fig. 3. Flowchart of proposed capacitor degradation estimation method.

インダクタンス (ESL)  $L$  で(1)式で表現できる<sup>(5)(17)</sup>。

$$Z_c(j\omega) = \frac{1}{j\omega C} + r + j\omega L \quad (1)$$

ただし、 $j$  は虚数単位、 $\omega$  は角周波数である。基本周波数付近の低周波成分では、インピーダンス  $Z_c(j\omega)$  において静電容量  $C$  が支配的となり、理想的な容量性の挙動となる。一方で、スイッチング周波数付近では ESR の影響が大きくなる。自己共振周波数以上では誘導性の挙動となる。本論文では、自己共振周波数よりも十分に低いスイッチング周波数以下の成分を用いてキャパシタのパラメータ推定を行うため、キャパシタの ESL は無視でき、キャパシタのインピーダンスは(2)式に近似できるとする。

$$Z_c(j\omega) \approx \frac{1}{j\omega C} + r \quad (2)$$

本論文では、スイッチング周波数付近の比較的高周波におけるインピーダンスをキャパシタのパラメータ推定に用いることによって、ESR の推定精度を向上させる。

### (3.2) キャパシタのパラメータ推定方式と劣化診断

図3にキャパシタのパラメータ推定手順を示す。まず、推定対象セルのキャパシタ電圧および電流を取得する。MMC では、キャパシタ電圧制御のためにキャパシタ電圧が測定されている。一方で、キャパシタ電流  $i_c$  は直接測定されないため、(3)式を用いて推定する。

$$i_c(t) = s_{cell}(t)i_{arm}(t) \quad (3)$$

ただし、 $s_{cell}$  はセルのスイッチング関数、 $i_{arm}$  はアーム電流であり、電流制御のために測定されている。(3)式を用いることによって、直接測定することなくセルのキャパシタに流入する電流を推定できる。次に、キャパシタ電圧と電流をフー

Table I. Experimental conditions.

Parameter	Symbol	Value
Rated power	$P_{rate}$	2.0 kW
Rated ac current	$I_{ac}$	13 A (RMS)
AC frequency	$f_{ac}$	50 Hz
AC resistance	$R$	6.0 $\Omega$
Rated capacitor voltage	$V_c$	150 V
Arm inductance	$L$	5.0 mH (6.6%)
Cell capacitance	$C$	1.54 mF (69.3 mJ/VA)
Carrier frequency	$f_{car}$	5 kHz
Sampling frequency	$f_{samp}$	200 kHz

リエ変換することによって、各周波数成分を得る。キャパシタ電圧と電流の各周波数成分の比がインピーダンスの測定値  $Z_{c,meas}(f)$  となる。なお本論文ではインピーダンスの導出に電圧および電流の振幅を用い、これらの位相は考慮しない。その結果、測定タイミングの遅れがキャパシタパラメータ推定結果へ影響を与えることを防止できる。その後、センサの誤差を低減する目的で、導出したインピーダンスに補正項  $\Delta Z_{c,mod}(f)$  を加えている。

$$\hat{Z}_c(f) = Z_{c,meas}(f) + \Delta Z_{c,mod}(f) \quad (4)$$

$\hat{Z}_c(f)$  はインピーダンスの推定値である。補正項は、実装前にあらかじめ LCR メータ等で測定したキャパシタのインピーダンスと実装後に初めて推定した値との偏差とする。最後に、図 3(b) に示すように最小二乗法によってインピーダンスのフィッティングカーブを生成し、静電容量と ESR を求める<sup>(18)(19)</sup>。静電容量および ESR の推定値が閾値  $C_{life}$ ,  $r_{life}$  を超えた場合には、寿命と判断する。なお、推定に用いる周波数は基本周波数成分  $f_{ac}$ 、スイッチング周波数成分  $f_{car}$  とその側帯波 ( $f_{car} \pm f_{ac}$ ) としている。一般に、キャパシタの劣化スピードは低速であるため、キャパシタパラメータの推定速度は低速でよい。そのため、システム内のセルキャパシタは 1 つずつ順番に推定する。つまり、提案するキャパシタパラメータ推定手法は高速大容量の通信を必要としない。

上記の演算では ESR を定数と仮定したが、実際のキャパシタの ESR は周波数依存性を有する<sup>(17)</sup>。一方で、(5)式によって得られた ESR の推定値  $\hat{r}$  は定数である。つまり、 $\hat{r}$  は実際のキャパシタの ESR ではなく、各周波数成分の平均的な ESR となる。

#### 4. 実機検証

表 1 に実験条件を示す。負荷  $R$  は純抵抗であり、力率 1 動作においてパラメータ推定を行う。表中のセルキャパシタ  $C$  は公称値であり、後述する真値とは異なる。サンプリング周波数は、キャリア周波数の 40 倍に相当する 200 kHz とする。これは、同一アーム内のセルが 40 であるフルモデルの MMC を想定しており、このときの等価スイッチング周波数に等しい。本検証では、10 秒間の測定結果を用いて 1 回のパラメータ推定を行う。本論文でセルキャパシタとして用いた電解コンデンサ (ALA7D681DF450, KEMET) の寿命は、データシートより、静電容量が初期値の 80% もしくは ESR が

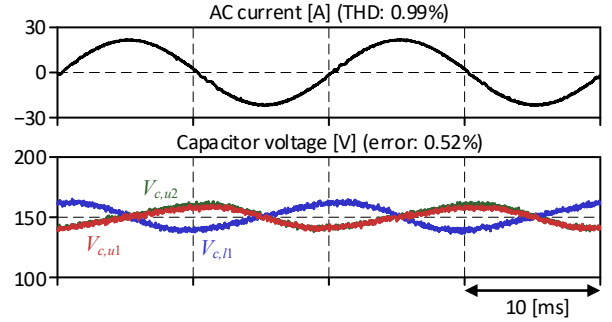


Fig. 4. Experimental result of steady-state operation. Capacitor parameter of cell u1 is estimated.

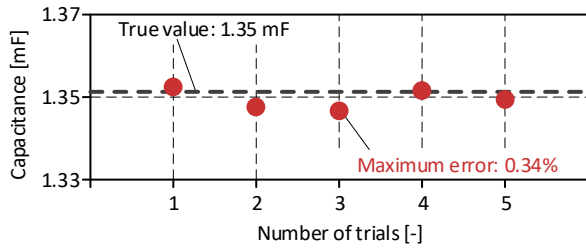
初期値の 3 倍となるまでとされている。

本論文では、セルキャパシタに並列に抵抗  $r_{add}$  およびキャパシタ  $C_{add}$  を接続することでパラメータ変動を模擬する。まず、セルキャパシタに並列に 180  $\mu$ F のキャパシタ  $C_{add}$  を接続した状態において測定を行い、(4)式に示す補正項を決定する。その後、 $r_{add}$  および  $C_{add}$  の有無によるパラメータ推定精度を検証する。なお、以下の検証における真値は、LCR メータで測定したセルキャパシタのインピーダンスに対して(5)式を適用して得られた  $\hat{C}$  および  $\hat{r}$  を意味している。セルキャパシタに並列に抵抗  $r_{add}$  を挿入することによって、 $\hat{r}$  を変化させ、ESR の変化を模擬できる。

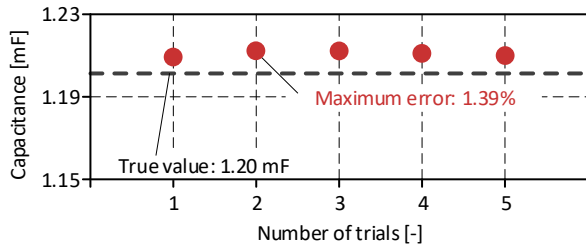
図 4 に定常動作波形を示す。交流電流は平衡しており、電流ひずみ率 (THD) は 0.99% である。図 4 は、推定対象としたセルのキャパシタ電圧  $V_{c,u1}$ 、と推定対象セルと同一アーム内にあるセルのキャパシタ電圧  $V_{c,u2}$ 、推定対象セルの対向アームにあるセルのキャパシタ電圧  $V_{c,l1}$  を示している。各セルのキャパシタ電圧がそれぞれ指令値である 150 V に対して最大誤差 0.52% で追従している。

図 5 に静電容量の推定結果を示している。図中に示した真値は LCR メータで測定したインピーダンスの周波数特性より図 3(a)の手順を用いて求めた値である。図 5(a)は、キャパシタ  $C_{add}$  を接続し、静電容量がノミナル値に一致している場合である。5 回の推定動作の結果、最大の推定誤差は 0.34% である。図 5(b)は  $C_{add}$  を取り除くことによって、静電容量を 11.1% 減少させ、キャパシタの劣化を模擬した場合の推定結果である。推定誤差の最大値は 1.39% である。

図 6 は ESR の推定結果である。図 6(a)は、キャパシタ  $C_{add}$  のみを接続した場合である。5 回の推定の結果、推定誤差の最大値は 5.1% である。図 6(b)は、 $C_{add}$  に直列に 5.5  $\Omega$  の抵抗  $r_{add}$  を接続することによって、ESR を 15.6% 増加させた場合の推定結果である。推定誤差の最大値は 11.0% である。静電容量の推定誤差と比較して、ESR の推定誤差は大きい。キャパシタのインピーダンスにおいて、ESR は高周波域で支配的となるため、高周波域のインピーダンスの計算結果が ESR の推定精度に大きく影響する。一方で、高周波になりサンプリング周波数に近づくと、相対的に電圧および電流の 1 周期当たりのサンプリング数が減少するため、高周波域のインピーダンスは精度が悪化する。その結果、ESR の推定精度が静電容量の推定精度より悪化すると考えられる。し



(a) Nominal value of capacitance (1.35 mF).



(b) Decreased capacitance assuming degradation (1.20 mF).

Fig. 5. Experimental estimation result of capacitance of cell capacitor.

かし、ESR は劣化によって初期値から 200~300%変動し、これを検出すればよいための、10%程度の誤差を許容できる。

これらの結果より、提案手法によって MMC のセルキャパシタの静電容量と ESR の両者を推定でき、劣化診断が可能であることを実験的に明らかにした。

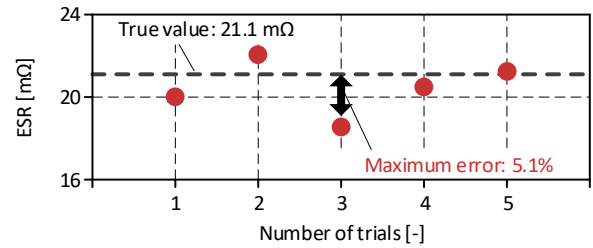
## 5. まとめ

本論文では、MMC のセルキャパシタの劣化診断を目的として、ESR と静電容量の両者をオンラインで推定する手法を実験的に検証した。提案手法は、取得したキャパシタ電圧と電流からインピーダンスの周波数特性を求め、最小二乗法によるフィッティングを用いて静電容量と ESR を推定する。キャパシタ電流はセルのスイッチング状態とアーム電流から推定するため、追加の電流センサを必要としない。比較的高周波であるスイッチング周波数成分を演算に利用することで、ESR の推定精度が向上する。実験検証の結果、提案手法ではキャパシタの静電容量と ESR をそれぞれ最大 1.39% と 11.0% の誤差で推定することを確認した。

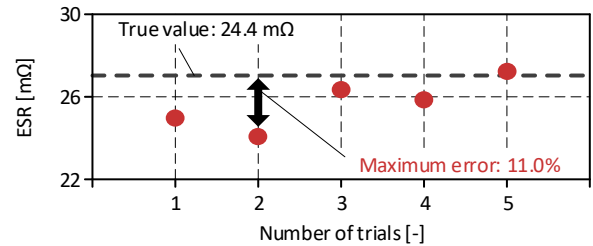
今後は、力率変動時の推定動作を検証する。

## 文 献

- (1) A. Alassi, S. Banales, O. Ellabban, G. Adam, and C. Maclver: "HVDC Transmission: Technology Review, Market Trends and Future Outlook", *Renew. Sustain. Energy Rev.*, Vol. 112, pp. 530-554 (2019)
- (2) N. R. Watson and J. D. Watson: "An Overview of HVDC Technology", *Energies*, Vol. 13, No. 17, p. 4342 (2020)
- (3) L. Zhang et al.: "Modeling, control, and protection of modular multilevel converter-based multi-terminal HVDC systems: A review", *CSEE J. Power Energy Syst.*, Vol. 3, No. 4, pp. 340-352 (2017)
- (4) J. A. Ansari, C. Liu and S. A. Khan: "MMC Based MTDC Grids: A Detailed Review on Issues and Challenges for Operation, Control and Protection Schemes", *IEEE Access*, Vol. 8, pp. 168154-168165 (2020)
- (5) P. Venet, F. Perisse, M. H. El-Husseini, and G. Rojat: "Realization of a smart electrolytic capacitor circuit", *IEEE Ind. Appl. Mag.*, Vol. 8, No. 1, pp. 16-20 (2002)
- (6) J. Falck, C. Felgemacher, A. Rojko, M. Liserre and P. Zacharias: "Reliability of Power Electronic Systems: An Industry Perspective", *IEEE Ind. Appl.*



(a) Nominal value of ESR (21.1 mΩ).



(b) Increased ESR assuming degradation (24.4 mΩ).

Fig. 6. Experimental estimation result of ESR of cell capacitor.

Mag., Vol. 12, No. 2, pp. 24-35 (2018)

- (7) P. Tu, S. Yang, and P. Wang, "Reliability- and Cost-Based Redundancy Design for Modular Multilevel Converter," in *IEEE Trans. Ind. Electron.*, vol. 66, no. 3, pp. 2333-2342 (2019)
- (8) J. V. M. Farias, A. F. Cupertino, V. de Nazareth Ferreira, H. A. Pereira, and S. I. Seleme Jr.: "Redundancy design for modular multilevel converter based STATCOMs", *Microelectron. Reliab.*, p. 113471 (2019)
- (9) K. Hasegawa, K. Tsuzaki, and S. Nishizawa: "DC-Bias-Voltage Dependence of Degradation of Aluminum Electrolytic Capacitor", *Microelectron. Reliab.*, Vol. 83, pp. 115-118 (2018)
- (10) F. Deng, Q. Wang, D. Liu, Y. Wang, M. Cheng and Z. Chen: "Reference Submodule Based Capacitor Monitoring Strategy for Modular Multilevel Converters", *IEEE Trans. Power Electron.*, Vol. 34, No. 5, pp. 4711-4721 (2019)
- (11) F. Deng et al.: "Capacitor ESR and C Monitoring in Modular Multilevel Converters", *IEEE Transactions on Power Electronics*, Vol. 35, No. 4, pp. 4063-4075 (2020)
- (12) I. Polanco and D. Dujić: "Condition Health Monitoring of Modular Multilevel Converter Submodule Capacitors", *IEEE Transactions on Power Electronics*, vol. 37, no. 3, pp. 3544-3554 (2022)
- (13) 新村直人・赤木泰文:「三相モジュラー・マルチレベル・カスケード変換器(MMCC-DSCC)の非干渉制御」, *電気学会論文誌 D*, Vol. 132, No. 11, pp. 1055-1064 (2012)
- (14) N. Thitichaiworakorn, M. Hagiwara, and H. Akagi: "Experimental Verification of a Modular Multilevel Cascade Inverter Based on Double-Star Bridge Cells," in *IEEE Transactions on Industry Applications*, Vol. 50, No. 1, pp. 509-519 (2014)
- (15) 吉井剣・井上重徳・赤木泰文:「6.6kV トランスレス・カスケード PWM STATCOM -三相 200V 10kVA ミニモデルによる動作検証-」, *電気学会論文誌 D*, Vol. 127, No. 8, pp. 781-788 (2007)
- (16) M. Hagiwara, R. Maeda, and H. Akagi: "Control and Analysis of the Modular Multilevel Cascade Converter Based on Double-Star Chopper-Cells (MMCC-DSCC)", *IEEE Transactions on Power Electronics*, Vol. 26, No. 6, pp. 1649-1658 (2011)
- (17) P. Krein, *Elements of Power Electronics*. London, U.K.: Oxford Univ. Press, 1997.
- (18) K. Hasegawa, S. Nishizawa, and I. Omura: "A Condition-Monitoring Method of DC-Link Capacitors Used in a High-Power Three-Phase PWM Inverter with an Evaluation Circuit", *IEEE Journal of Industry Applications*, Vol. 8, No. 3, pp. 480-487 (2019)
- (19) K. Hasegawa, T. Kubo, and Y. Hirose, "Condition Monitoring of a DC-Link Capacitor Used in a PWM Inverter with a Six-Pulse Diode Rectifier without Current Sensors," in *The 2022 International Power Electronics Conference (IPEC-Himeji 2022 -ECCE Asia-)*, 2022, pp. 2557-2561.