

電流不連続モードで動作するアクティブバッファ回路を適用した 単相昇降圧 PFC 回路

宮田 湧気* 大畠 慶太 渡辺 大貴 伊東 淳一 (長岡技術科学大学)

Single-phase Buck-Boost PFC Converter with Active Power Decoupling Capability Operated in Discontinuous Current Mode

Yuuki Miyada*, Keita Ohata, Hiroki Watanabe, Jun-ichi Itoh, (Nagaoka University of Technology)

Buck-boost PFC converter has a wider output voltage range than a typical boost PFC converter. Active power decoupling method is effective for downsizing a single-phase buck-boost PFC converter, whereas an additional inductor is required. This paper proposes a buck-boost PFC converter with an active power decoupling that utilizes the inductor of the PFC circuit. The proposed circuit simultaneously achieves high power density, buck-boost operating, and active power decoupling, through discontinuous current mode.

キーワード：単相昇降圧 PFC 回路，アクティブバッファ回路，アクティブパワーデカップリング，電流不連続モード (Single-phase Buck-Boost PFC converter, Active buffer circuit, Active power decoupling, Discontinuous Current Mode)

1. はじめに

近年、環境負荷低減のために、民生用小容量モータの広い速度範囲での高効率駆動の要求が高まっている。モータ駆動回路として、力率改善(PFC)回路後段にインバータを接続し、インバータでモータを制御する方法が広く用いられている。モータの駆動効率を向上させる方法として、モータの高速回転時に印加電圧を高くし、低速回転時に印加電圧を低くし、モータの回転速度に応じてモータに印加する電圧を最適な電圧に変化させる方法がある⁽¹⁾⁻⁽²⁾。この方法では、広い速度範囲で高効率駆動を行うために PFC 回路が広い出力電圧範囲を有する必要がある。

また、PFC 回路の出力瞬時電力は系統周波数の二倍の周波数で脈動するため、従来の PFC 回路では出力に大容量の直流中間コンデンサを接続し、電力脈動を吸収する方法が用いられている⁽³⁾。しかし、大容量のコンデンサとして用いられる電解コンデンサは環境温度に寿命が大きく依存する。また、体積が大きいため回路の大型化につながる⁽³⁾⁻⁽⁵⁾。この問題に対し、大容量コンデンサの代わりに、小容量のコンデンサで単相電力脈動を補償するアクティブバッファ回路が提案されている^{(3),(6)-(7)}。しかし、これらのアクティブバッファ回路ではコンデンサ電力を制御するためにインダクタと追加素子を追加する必要があり、回路体積の大型化につながる。

本論文ではこれらの課題を解決する、電流不連続モード

(DCM)で動作するアクティブバッファ回路を適用した単相昇降圧 PFC 回路を提案する。提案回路では、CLC 型の昇降圧型 PFC 回路を採用することで、広い出力電圧範囲を実現する。また、DCM で PFC 回路とアクティブバッファ回路の動作を時分割することで、PFC 動作とアクティブパワーデカップリング動作の制御の干渉を防ぎ、PFC のインダクタをバッファコンデンサの充放電に利用できる。これにより、追加インダクタおよび追加素子が削減できる。本提案法の有効性をシミュレーションにより確認したため報告する。

2. 提案する単相昇降圧 PFC 回路構成

図 1 に提案する単相昇降圧 PFC 回路を示す。CLC 構成の昇降圧 PFC のダイオード整流器後段に、 SW_3 とバッファコンデンサ C_{buf} からなるアクティブバッファ回路を追加している。

本回路は、ダイオード整流器出力電圧 V_{dc} と出力電圧 V_{out} の大小関係とバッファコンデンサ C_{buf} の充放電動作の組み合わせにより、以下 4 種類の動作に分類できる。

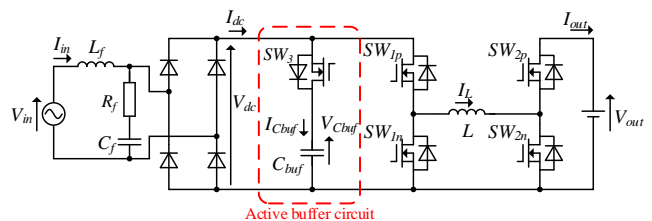


Fig. 1. Proposed Circuit Configuration

- 1) 昇圧・充電動作 ($V_{dc} < V_{out}$)
- 2) 昇圧・放電動作 ($V_{dc} < V_{out}$)
- 3) 降圧・充電動作 ($V_{dc} > V_{out}$)
- 4) 降圧・放電動作 ($V_{dc} > V_{out}$)

ここでは、1) 昇圧・充電動作と 4) 降圧・放電動作についてそれぞれ説明する。

図 2 に 1) 昇圧・充電動作時の動作モードを示す。図 2(a), (b) は昇圧 PFC 動作時の電流経路を示している。昇圧動作時は SW_3 をオフにすることによって、バッファコンデンサ C_{buf} を PFC 回路から切断する。このとき、バッファコンデンサ電圧 V_{Cbuf} は入力電圧ピーク値よりも高い電圧となるように制御されているため、 SW_3 のボディダイオードは導通しない。

図 2(c), (d) はバッファコンデンサ C_{buf} の充電動作時の電流経路を示している。充電時は出力から C_{buf} の方向にインダクタ電流が流れることによって、バッファコンデンサ C_{buf} を充電する。バッファコンデンサ C_{buf} の充電動作時は SW_3 をオンにし、PFC 回路の SW_{1p} と SW_{1n} 、インダクタ L を利用して昇圧チョップのように動作する。バッファコンデンサ C_{buf} の電圧 V_{Cbuf} を制御することによってバッファコンデンサ C_{buf} の電力を脈動させ、出力電力脈動を補償する。

図 3 は 1) 昇圧・充電動作時のインダクタ電流波形とスイッチングパターンを示している。モード 1~4 それぞれのデューティを $d_1 \sim d_4$ と定義している。PFC 動作とアクティブパワーデカップリング動作はそれぞれインダクタ電流が DCM となるよう動作している。PFC 動作後のゼロ電流期間中は、バッファコンデンサの充放電電流を任意に設定できる。そのため、PFC 動作とアクティブパワーデカップリング動作が干渉せずに独立して制御できる。

図 4 に 4) 降圧・放電動作時の動作モードを示す。図 4(a), (b) は降圧 PFC 動作時の電流経路を示している。降圧動作時も同様に SW_3 をオフにすることによって、バッファコンデンサ C_{buf} を PFC 回路から切断する。

図 4(c), (d) はバッファコンデンサ C_{buf} の放電動作時の電流経路を示している。放電時は C_{buf} から出力の方向にインダクタ電流が流れることによって、バッファコンデンサ C_{buf} を放電する。バッファコンデンサ C_{buf} の放電動作時は SW_3 をオンにし、PFC 回路の SW_{1p} と SW_{1n} 、インダクタ L を利用して降圧チョップのように動作する。

図 5 は 4) 降圧・放電動作時のインダクタ電流波形とスイッチングパターンを示している。降圧・放電動作時も同様に DCM で動作している。ゼロ電流期間中に時分割することで PFC 動作とアクティブパワーデカップリング動作が干渉せずに独立して制御することができる。

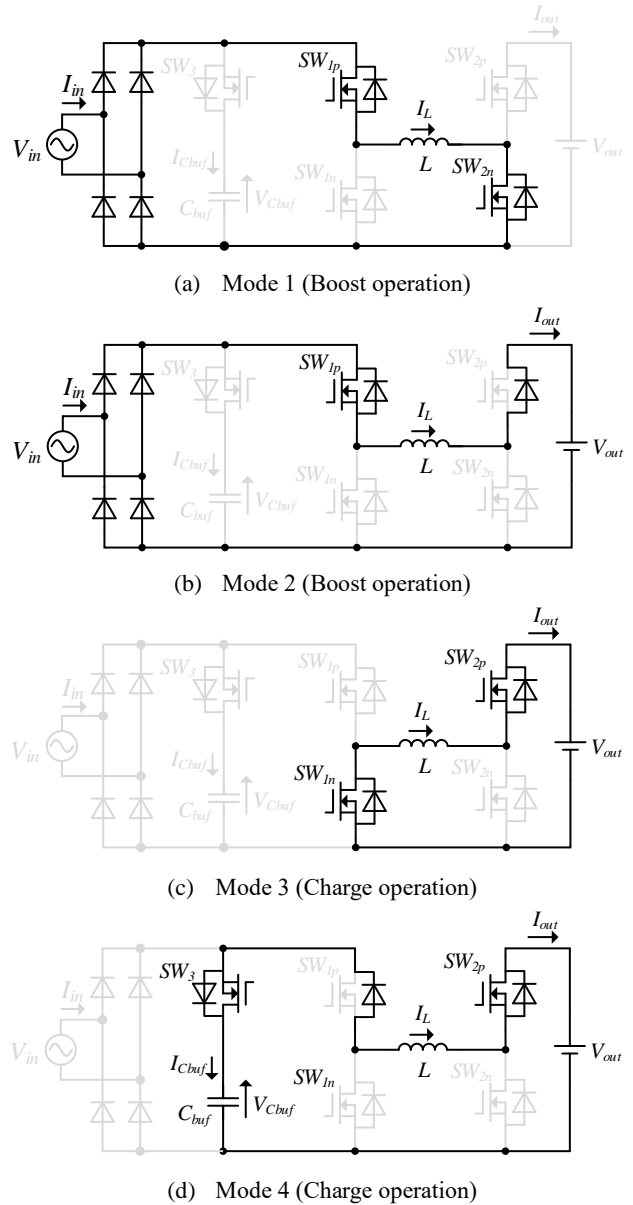


Fig. 2. Operating mode at boost and charge operation

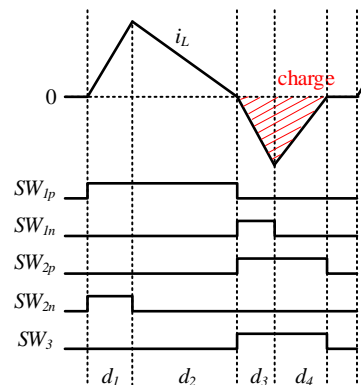


Fig. 3. Inductor current waveform and switching pattern at boost and charge operation

3. 制御方式

〈3・1〉 単相電力脈動の補償原理

図 6 に入力電流の力率を 1 とし、電力脈動補償を行った場合の入力瞬時電力 p_{in} と出力瞬時電力 p_{out} 、およびバッファコンデンサの瞬時電力 p_{Cbuf} (入力電力と出力電力の差分電力) の関係図を示す。入力瞬時電力 p_{in} は式(1)で表される。

$$p_{in} = V_m I_m \sin^2(\omega t) \\ = \frac{V_m I_m}{2} \{1 - \cos(2\omega t)\} \dots\dots\dots (1)$$

ここで、 V_m と I_m はそれぞれ単相系統の電圧と電流の最大値、 ω は系統角周波数である。式(1)の第 2 項より、入力瞬時電力が系統周波数の二倍の周波数で脈動することが分かる。出力瞬時電力を一定にするためには、バッファコンデンサの瞬時電力 p_{Cbuf} が式(2)となるように制御し、式(1)の第 2 項を打ち消す必要がある。

$$p_{Cbuf} = \frac{V_m I_m}{2} \cos(2\omega t) \dots\dots\dots (2)$$

〈3・2〉 昇降圧 PFC 動作の電流制御

DCM では、図 3 におけるモード 1 のデューティ比 d_1 によって、一意に電流平均値が決定する。DCM で動作する際のデューティ比 d_1 、 d_2 はインダクタ電流指令値 i_L^* 、入出力電圧、インダクタのインダクタンス L 、スイッチング周期 T を用いて、昇圧動作時は式(3)、降圧動作時は式(4)で算出できる。

$$d_1 = \sqrt{\frac{2L(V_{out} - V_{dc})}{V_{dc} V_{out} T}} i_L^* \dots\dots\dots (3)$$

$$d_2 = d_1 \frac{V_{dc}}{V_{out} - V_{dc}}$$

$$d_1 = \sqrt{\frac{2LV_{out}}{(V_{dc} - V_{out})V_{dc}T}} i_L^* \dots\dots\dots (4)$$

$$d_2 = d_1 \frac{V_{dc} - V_{out}}{V_{out}}$$

図 7 に昇降圧 PFC の電流制御系を示す。提案回路の電流制御系では、式(3)、式(4)を用いて入力電流指令 i_{in}^* から各デューティを算出するオープンループの構成となる。また、昇圧動作と降圧動作の切替は、入力電圧の絶対値となる V_{dc} と出力電圧 V_{out} の大きさを比較して行い、 $V_{dc} < V_{out}$ となる場合は昇圧動作、 $V_{dc} > V_{out}$ となる場合は降圧動作を行う。

〈3・3〉 アクティブバッファ回路の電圧制御

アクティブバッファ回路の電圧制御では、昇降圧 PFC と同様の電流制御系をマイナーループとし、PI 制御器でバッファコンデンサの電圧制御を行う。図 8 にバッファコンデンサの電圧制御系を示す。電力脈動を補償するためには、アクティブバッファ回路の電力が式(2)となるように C_{buf} の電

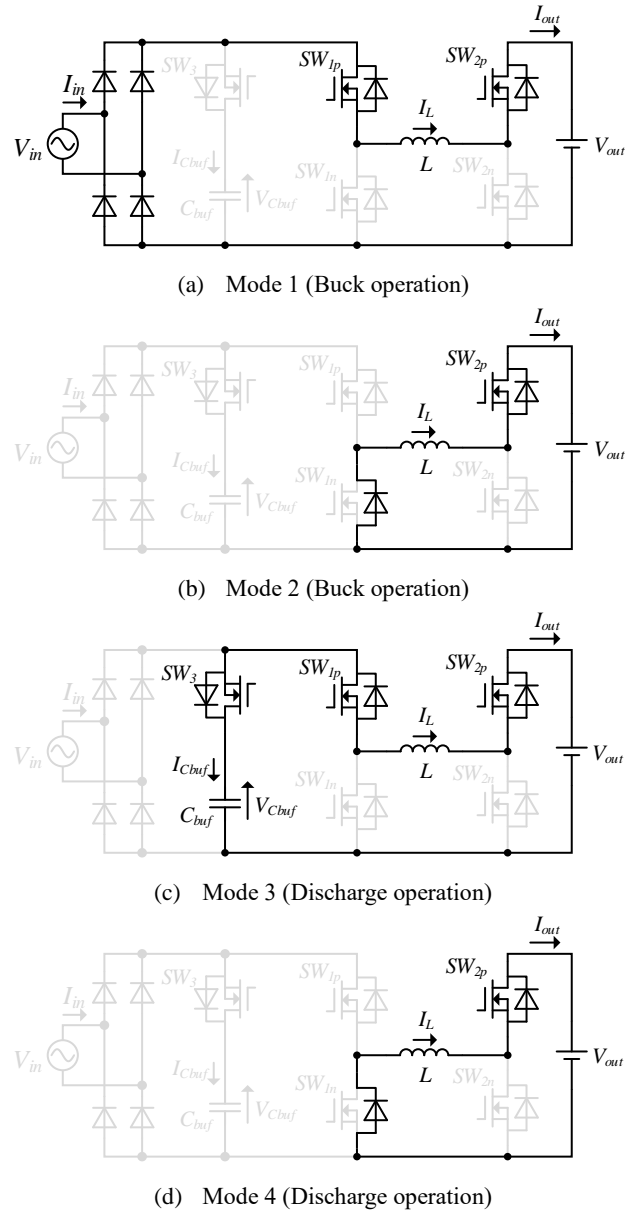


Fig. 4. Operating mode at buck and discharge operation

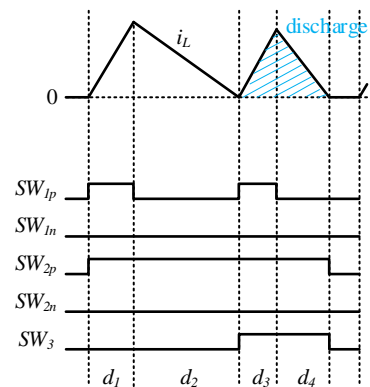


Fig. 5. Inductor current waveform and switching pattern at buck and discharge operation

圧を系統周波数の 2 倍の周波数で脈動させる必要がある。提案制御法では、インダクタ平均電流指令値 $i_{L,ave}^*$ に式(5)に示す充放電電流指令 $i_{L,buf}^*$ を加算することでバッファコンデンサの電圧を脈動させる。

$$i_{L,buf}^* = \frac{P_n}{V_{out}} \cos(2\omega t) \dots\dots\dots (5)$$

これによって電圧制御系はバッファコンデンサの平均電圧値のみを制御するだけでよいため、PI 制御器の制御応答は十分遅く設計することが可能である。

また、充電動作と放電動作の切替はインダクタ電流指令値 i_L^* の正負の極性を判定し、正となる場合は充電動作、負となる場合は放電動作を行う。

4. シミュレーション

表 1 にシミュレーション条件を示す。今回は高速回転時と低速回転時を想定した以下の二つの条件でシミュレーションを実施した。

- 1) 出力電圧 $V_{out} = 200V$, 出力電力 $P_{out} = 330W$
(高速回転時)
- 2) 出力電圧 $V_{out} = 70V$, 出力電力 $P_{out} = 70W$
(低速回転時)

また、バッファコンデンサ電圧平均値は 350V とした。図 9 に条件 1) のシミュレーション結果を示す。波形は上から、入力電圧 v_{in} , 出力電圧 V_{out} , バッファコンデンサ電圧 V_{Cbuf} , 入力電流 i_{in} , インダクタ電流 i_L , 出力電流をスイッチング周期で平均した平均電流値 $I_{out,ave}$, バッファコンデンサ電流をスイッチング周期で平均した平均電流値 $I_{Cbuf,ave}$ である。条件 2) では、出力電圧 V_{out} が入力電圧 V_{in} の最大値よりも常に大きいため、PFC 動作時は昇圧モードのみで動作する。シミュレーション結果より、入力電流が力率 1 の正弦波となり、出力はリップルのない直流電流が出力されていることから、昇圧 PFC 動作とアクティブパワーデカップリング動作が両立できていることが確認できる。また、入力電流の力率は 0.99, THD は 3%以下を達成した。図 10 に条件 1) の出力電流の高調波解析結果を示す。出力電流の 100Hz 成分

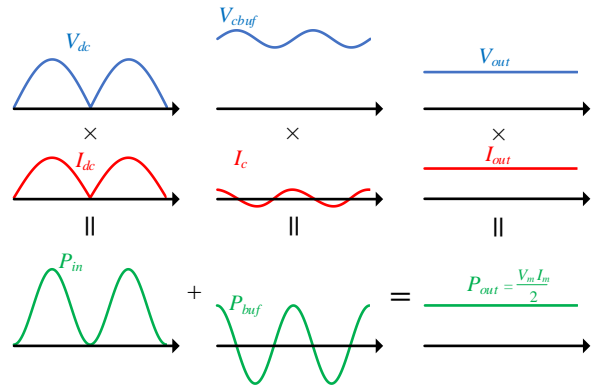


Fig. 6. Compensation principle of power pulsation

Table. 1. Simulation parameters

Items	Value
Input voltage V_{in}	100V _{rms}
Input frequency	50Hz
Rated power P_n	330W
Inductor L	33μH (%Z:0.034)
Buffer capacitor C_{buf}	47μF(H:8.72ms@ $V_{cbuf} = 350V$)
Input filter inductor L_f	155μH (%Z:0.161)
Input filter capacitor C_f	5μF
Switching frequency	50kHz
Voltage control natural frequency ω_n	100rad/s
Voltage control damping factor ζ	0.707

がパワーデカップリングを適用しない場合と比較し 93%低減できていることを確認した。

図 11 に条件 2) のシミュレーション結果を示す。条件 2) では、出力電圧 V_{out} が入力電圧 V_{in} の最大値よりも小さくなるため、系統 1 周期内に昇圧動作と降圧動作が切り替わる。

シミュレーション結果より、条件 2) も同様に昇降圧 PFC 動作とアクティブパワーデカップリング動作が両立できていることが確認できる。昇圧動作と降圧動作が切り替わる際に入力電流に歪が生じているが、これは式(3), (4)からも分かる通り、入力電圧 V_{in} と出力電圧 V_{out} の値がほぼ同じ値になる際、DCM で動作することができない領域が生じることが原因である。

また、入力電流の力率は 0.97, THD は 8%以下と昇圧動作

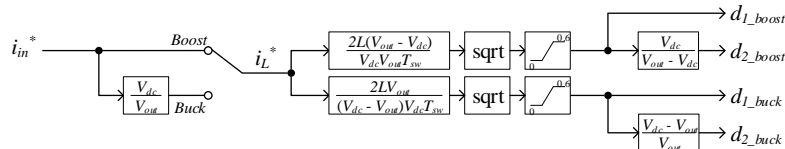


Fig. 7. Current control block for buck-boost PFC circuit

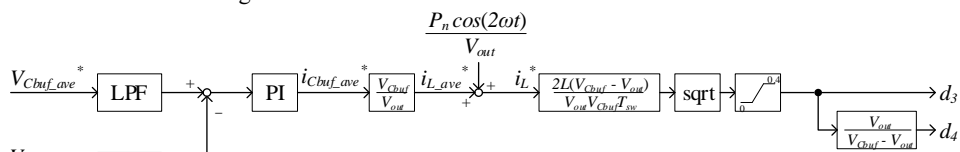


Fig. 8. Voltage control block for Active buffer circuit

と降圧動作が切り替わる際の電流の歪の影響がみられた。
 図 12 に条件 2) の出力電流の高調波解析結果を示す。出力

電流の 100Hz 成分がパワーデカップリングを適用しない場合
 と比較し 94%低減できていることを確認した。

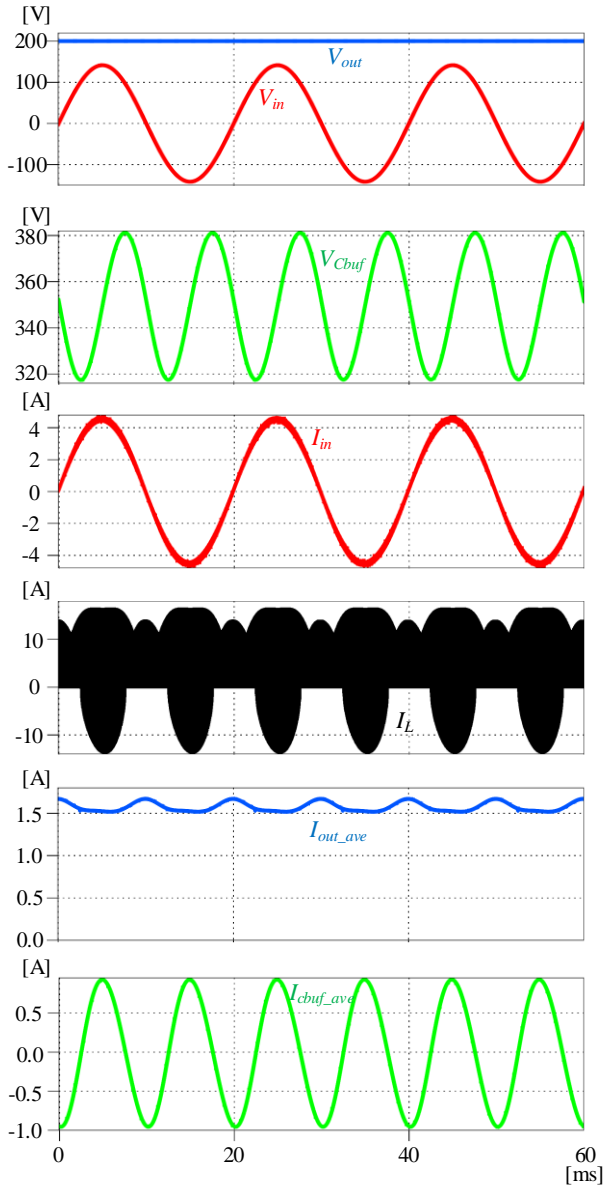


Fig. 9. Simulation results at $V_{out} = 200V$, $P_{out} = 330W$ (boost operation)

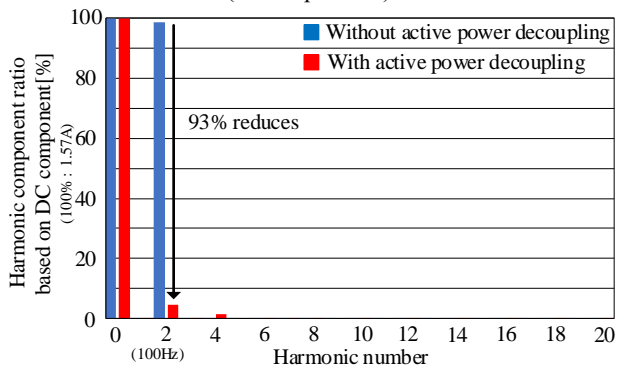


Fig. 10. Harmonic analysis results at $V_{out} = 200V$, $P_{out} = 330W$

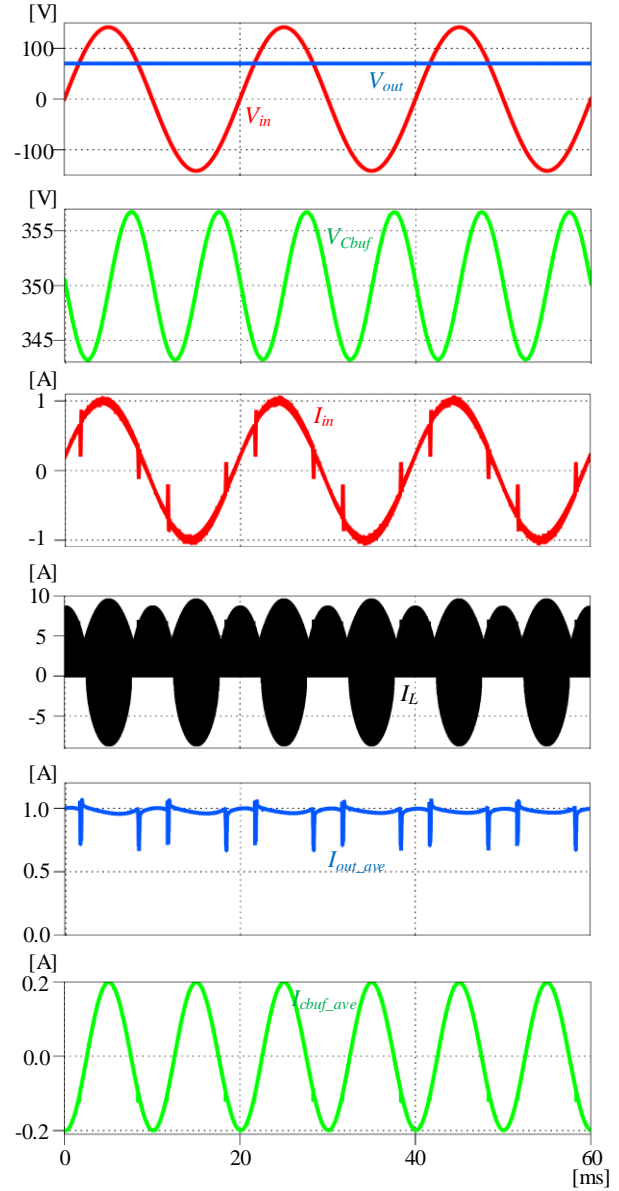


Fig. 11. Simulation results at $V_{out} = 70V$, $P_{out} = 70W$ (buck-boost operation)

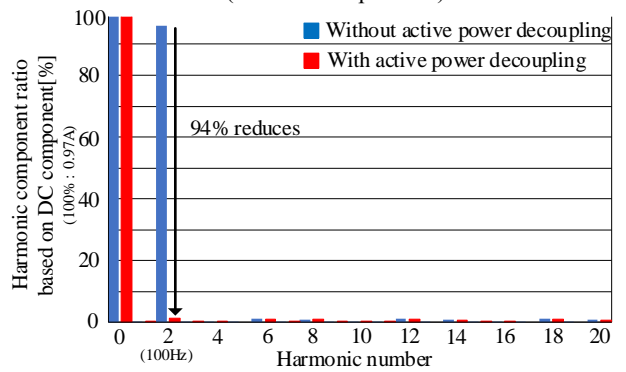


Fig. 12. Harmonic analysis results at $V_{out} = 70V$, $P_{out} = 70W$

5. まとめ

本論文では、DCMで動作するアクティブバッファ回路を適用した単相昇降圧PFC回路を提案し、シミュレーションによる動作の検証を行った。提案回路は広い出力電圧範囲を実現し、DCMでPFC回路とアクティブバッファ回路の動作を時分割することで、制御の干渉を防ぎ、追加インダクタおよび追加素子を削減することができる。

今後は、実機実験による提案回路の動作検証を行い、インダクタのインダクタンス値やバッファコンデンサ電圧設定値の最適化を行うことで効率の向上を目指す。

文 献

- (1) (1) A.m. EL-Refaie and T.M. Jahns: "Comparison of synchronous PM machine types for wide constant-power speed operation: converter performance", IET Electric Power Applications, Vol.1, No.2, pp.217-222 (2007)
- (2) 石垣卓也・叶田玲彦・大橋敬典・渡部興久・杉浦正樹: 「大容量モータドライブのインバータ直流バス電圧制御法とコンデンサ容量低減法の提案」, 電学論 D, Vol.134, No.3, pp.344-349 (2014)
- (3) D. Neumayr, G. C. Knabben, E. Varescon, D. Bortis and J. W. Kolar, "Comparative Evaluation of a Full- and Partial-Power Processing Active Power Buffer for Ultracompact Single-Phase DC/AC Converter Systems", IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 9, no. 2, pp. 1994-2013 (2021)
- (4) H. Wang, M. Liserre and F. Blaabjerg, "Toward Reliable Power Electronics: Challenges, Design Tools, and Opportunities," IEEE Industrial Electronics Magazine, vol. 7, no. 2, pp. 17-26 (2013)
- (5) Z. Zhao, P. Davari, W. Lu, H. Wang and F. Blaabjerg, "An Overview of Condition Monitoring Techniques for Capacitors in DC-Link Applications", IEEE Transactions on Power Electronics, vol. 36, no. 4, pp. 3692-3716 (2021)
- (6) 外山佳祐, 清水敏久: 「パワーデカップリング機能を持つ高効率単相系統連系インバータとその制御法」, 電気学会論文誌 D, Vol. 135, No. 2, pp. 147-154 (2015)
- (7) S. Qin, Y. Lei, C. Barth, W. -C. Liu and R. C. N. Pilawa-Podgurski, "A high-efficiency high energy density buffer architecture for power pulsation decoupling in grid-interfaced converters," 2015 IEEE Energy Conversion Congress and Exposition (ECCE), pp. 149-157 (2015)