

GaN デバイスを適用した MHz 駆動インバータの 主回路損失解析

山口 正通* 日下 佳祐 伊東 淳一 (長岡技術科学大学)

Loss Analysis of Inverter Circuit using GaN devices in Megahertz Operation
Masamichi Yamaguchi*, Keisuke Kusaka, Jun-ichi Itoh, (Nagaoka University of Technology)

This paper discusses a power loss, which occurs in a resonant load inverter with megahertz operation for a Wireless Power Transfer (WPT) system. The main contribution of this paper is accurate loss analysis of GaN-devices by experiment. The loss is measured accurately by a calorimetric method in the megahertz operation. The conduction loss of the GaN devices with skin effect is measured by calorimetric measurement and the On-resistance characteristic of GaN-devices are measured by a network analyzer. In addition, the loss with charging and discharging of the parasitic capacitance (C_{oss}) is measured with the same condition in the experiment. Furthermore, the total loss of the inverter circuit in the 6.78MHz operation is analyzed by each measurement result.

キーワード : 高周波インバータ, カロリー法, GaN デバイス
(High frequency inverter, calorimetric power loss measurement, GaN device)

1. はじめに

近年, 非接触給電(WPT: Wireless Power Transfer)システム⁽¹⁻²⁾では, 伝送コイルの小型軽量化を目的として MHz 帯を用いたシステムへの期待が高まっている⁽³⁾。MHz 帯を適用した WPT システムでは, 高周波動作に適した電力変換回路の主素子として GaN デバイスが広く用いられている⁽⁴⁾。GaN デバイスには, 寄生インダクタンス低減等の点から表面実装デバイス(SMD: Surface Mounted Device)のパッケージが採用されることが主流であるが, SMD は放熱用サーマルパッドの面積が小さいため放熱設計が重要となる。特に, WPT システムでは急速充電に向けて大容量化が求められるため基板の放熱設計が重要であり, 主素子の接合部温度を定格値内に収めるために冷却対策に工夫が必要となる。

放熱設計は, 損失量の正確な評価が重要である。しかし, MHz 帯での回路動作においてはデバイスの寄生インダクタンスや寄生容量, また使用される基板の配線インダクタンスや容量成分の影響が顕著に表れるため, 実機で発生する損失を理論計算やシミュレーションを用いて正確に評価することは難しい。また実機で観測される電圧や電流波形にはデバイスや基板の寄生成分の影響が大きく表れるため, 電圧や電流の測定値に基づいた損失解析も難易度が高い。

電圧や電流に基づかない損失測定手法の一つとして, カロリー法がある。カロリー法は, 温度測定に基づき損失を計測するため, MHz 帯のシステムにおいても素子や回路の寄

生成分の影響を受けずに損失を評価可能である。

これまで著者らは, 主回路に GaN デバイスを使用した MHz 駆動負荷共振インバータを対象としてカロリー法による損失評価を行い⁽⁵⁾⁽⁶⁾, 主回路全体から発生する損失の内, 駆動回路, 基板パターン自体での導通損失の損失分離を実施した。その結果, 基板パターン自体の導通損失は表皮効果の影響により全体の損失に占める割合が高く, MHz 帯動作を行う主回路の高効率化には基板パターンでの損失を考慮した配線設計が必要であることを明らかにした。

一方, 主回路の放熱設計においては, 半導体デバイスの発生損失の測定と原因の分離が重要となる。デバイスでの損失要因が明らかとなれば, 運転条件から損失値を推定することが可能となるため, 正確な放熱設計が可能となる。

本論文では, 放熱設計において特に重要となるデバイスでの損失に着目し, MHz 動作時に発生する損失をカロリー法に基づき測定し考察を行う。デバイスで発生する損失を正確に評価するため, インバータの主回路動作時にデバイスに印加される電圧や通流電流を同条件にした測定を行う。特に, MHz 帯でのインバータ方形波駆動では, デバイスの ZVS 動作実現のためデッドタイム期間が 1 周期中に占める割合が比較的高い。そのため, デッドタイムにあたる期間での損失の有無を測定より検証する。また, インバータ主回路動作時の電流経路と通流する時比率に基づき, インバータ主回路動作時の損失解析を行う。

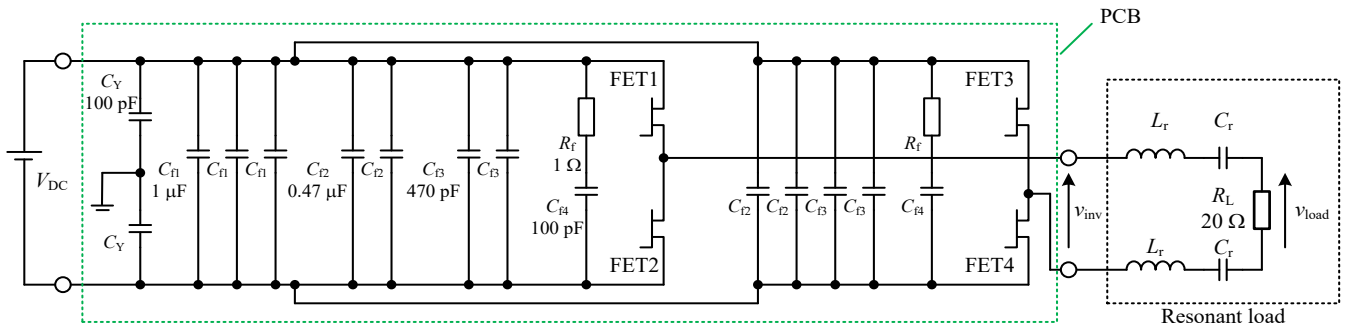


Fig. 1. Megahertz resonant inverter.

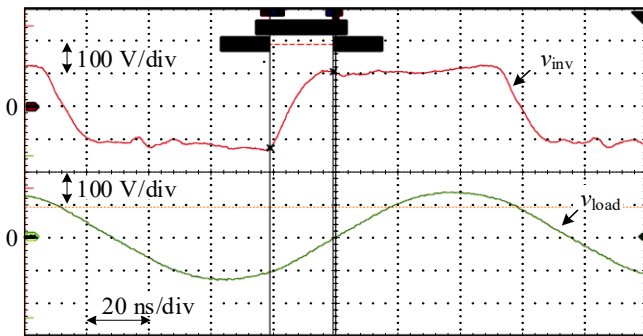


Fig. 2. Output voltage and current of inverter.

2. 測定対象

〈2・1〉対象回路 図1に、本稿で測定対象とする負荷共振インバータの回路図を示す。フルブリッジインバータの出力に、RLC共振負荷を接続した構成をとる。損失測定対象は、図1において点線で囲われた主回路基板上での損失であり、共振負荷での損失は含まない。

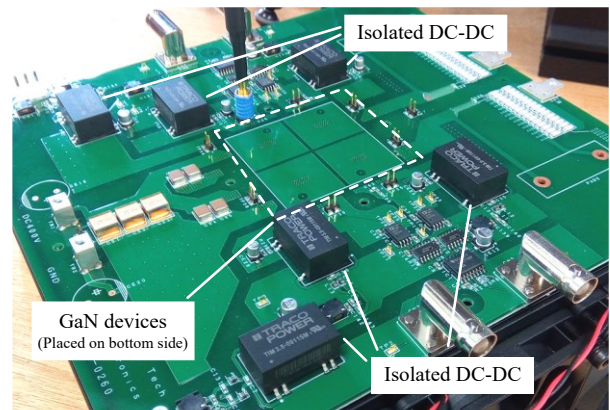
図2に実機でのインバータ出力電圧と負荷抵抗の端子電圧を示す。出力電圧に対し出力電流が遅れ位相となるよう負荷を設定し、方形波駆動を行う各スイッチ(FET1-FET4)の C_{oss} をデッドタイム期間中に充放電することでターンオン時のZVS動作を達成する。スイッチにはGaNデバイス(PGA26E07BA, 650V, 26A: Panasonic)を使用し、6.78 MHz帯でのスイッチング動作を行う。

図3(a)に主回路実機を、(b)にDCリンク電圧75Vで動作時の主回路表面温度を示す。基板中央の熱が集中している箇所は基板裏面にGaNデバイスが実装されている箇所であり、基板表面とはサーマルビアで接続されている。また、ゲート駆動用の絶縁DC/DCコンバータICも同じく発熱源であると確認できる。

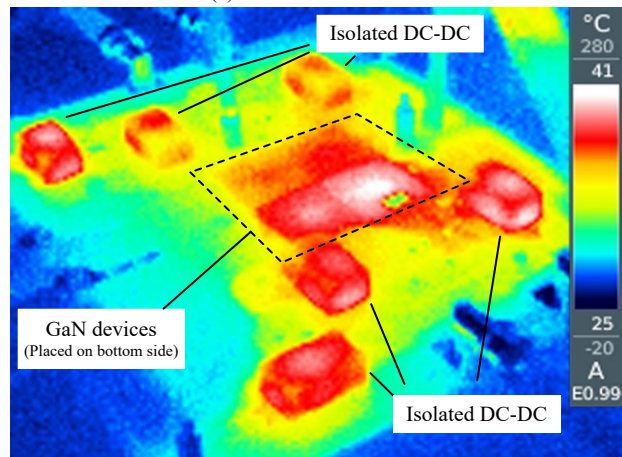
〈2・2〉損失発生の種類 主回路での損失源は、次の各項目に大別できる。

- ・半導体デバイス
- ・半導体デバイス駆動回路
- ・基板パターン
- ・主回路受動部品(抵抗, インダクタ, キャパシタ)
- ・ターンオン時 (スイッチング損失)
- ・ターンオフ時 (スイッチング損失)
- ・デバイス通流時 (導通損失, デバイス ON)
- ・デバイス寄生容量(C_{oss})充放電時 (デッドタイム期間, デバイス OFF)
- ・寄生ダイオード通流時 (負電流通流時, デバイス OFF)

このうち、本稿では特に放熱設計において重要であるデバ



(a) Outlook of circuit.



(b) Thermal photo.

Fig. 3. Experimental circuit.

イスでの発生損失について検討を行う。デバイスでの損失は、デバイスの駆動状態により電流経路が異なるため、次の電流経路別に損失原因を考える。

〈2・2・1〉ターンオン・ターンオフ時 デバイスのターンオン、ターンオフ時は、それぞれハードスイッチングによるスイッチング損失が発生する。しかし、本稿で対象とする回路では、図2に示したように各デバイスのターンオン時、ターンオフ時ともZVS動作を行う。そのため、スイッチング損失は無視できるものとして考える。

〈2・2・2〉デバイス通流時 デバイス通流時は、オン抵抗による導通損失が生じる。一般的に、高周波電流通流時には表皮効果により抵抗値の増加が生じる。抵抗値の増加により導通損失も増大するため、デバイスにMHz帯電流が通流した際のオン抵抗と導通損失について検証を行う必要がある。

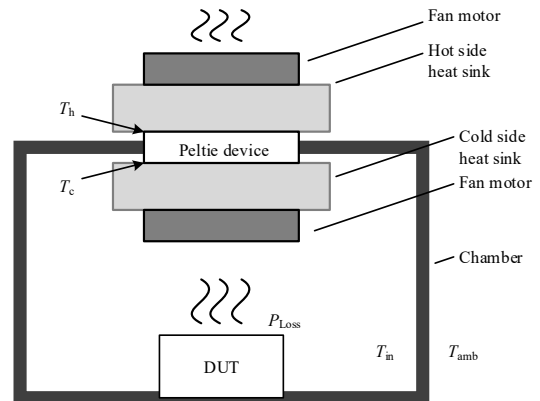
〈2・2・3〉デバイス寄生容量(C_{oss})充放電時 デバイス寄生容量に電流が通流する期間は、ドレイン-ソース間の寄生容量を充放電する動作である。デバイス自体はオフ状態であるため、オン抵抗による導通損失は発生しない。一般的なキャパシタの充放電時ではキャパシタの等価直列抵抗(ESR)が損失要因となるものの、デバイスのドレイン-ソース間の特性には電圧依存性があるため、ESRで損失が生じる考え方を直接デバイスの C_{oss} に適用することの妥当性は不明である。そのため、 C_{oss} 充放電時に発生する損失について実機での損失測定が必要である。

〈2・2・4〉寄生ダイオード通流時 寄生ダイオード通流時は、寄生ダイオードの順方向電圧 V_F と通流する電流の積により損失が発生する。本稿での回路構成においては、デッドタイム期間に C_{oss} の電荷が完全に引き抜かれた後、なお電流方向が負である場合に寄生ダイオードが導通する。しかし、 C_{oss} の電荷引き抜きが終了したタイミングでスイッチがオンするようデッドタイム期間を設定する他、デッドタイムの設定が長く寄生ダイオードに通流した場合においても電流はゼロクロス付近であるため、本稿では寄生ダイオードに通流する条件での検討は行わない。

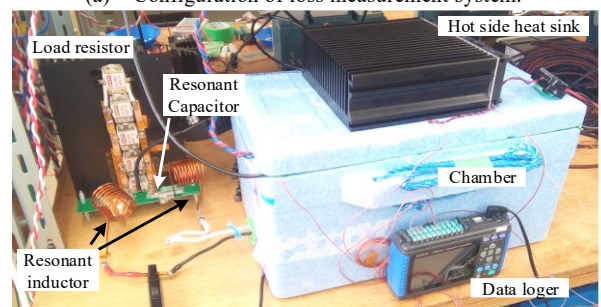
〈2・3〉損失測定環境 図4(a)に測定に使用する損失測定構成図(8)を、(b)に実機での測定環境を示す。損失測定対象を恒温槽(Chamber)内にて運転し、ペルチェ素子により恒温槽の内部温度 T_{in} を一定に保つよう温度制御を行う。測定対象から発生する損失量 P_{Loss} は、恒温槽内の熱交換器が吸熱する熱量より算出する。ペルチェ素子により恒温槽内の温度制御を行った場合、測定対象で発生する損失 P_{loss} は(1)式で表される(7)。

$$P_{loss} = S_p T_c I_p - \frac{T_h - T_c}{R_p} - \frac{1}{2} r_p I_p^2 - P_{FC} \dots\dots\dots (1).$$

ここで、 S_p はペルチェ素子のゼーベック係数、 T_c はペルチェ素子吸熱面の絶対温度、 T_h は発熱面の絶対温度、 I_p はペルチェ素子に流れる電流、 R_p はペルチェ素子の熱抵抗を表す。



(a) Configuration of loss measurement system.



(b) Prototype of loss measurement site.

Fig. 4. Calorimetric power loss measurement.

Table 1. Parameter of measurement site.

Peltier device		
Thermopower	S_p	0.0564 V/K
Thermal resistance of Peltier device	R_p	1.58 K/W
Resistance of Peltier device	r_p	3 Ω

(1)式において、第1項は吸熱面での熱起電力と電流の積による吸熱量、第2項はペルチェ素子自体を介して恒温槽内部から外部へ放出される熱量、第3項は素子に流れる電流により吸熱面に発生する熱量を表す。第4項は、恒温槽の内部温度を均一にするために設置するファンにおいて発生する損失 P_{FC} である。表1に、使用するペルチェ素子の各定数を示す。

カロリー法での損失測定にあたり、本測定環境で既知の損失を測定した際の損失値を元に算出した損失値の補正を行う。図5に、既知の入力電力 P_{in} を恒温槽内に与えた際に(1)式より得られた損失 P_{raw} と、 P_{raw} が P_{in} と一致するよう補正を行った後の $P_{modified}$ を示す。 P_{raw} から $P_{modified}$ へ補正を行う補正式には、 P_{in} を変数として P_{raw} を線形近似した際のy切片と傾きを用いる。 P_{raw} 補正後のy切片が0、傾きが1となるよう補正式を設定する。本測定環境における補正式は(2)式で表される。

$$P_{modified} = \frac{(P_{raw} + 0.176)}{0.873} \dots\dots\dots (2).$$

図5より、補正後の $P_{modified}$ は入力電力 P_{in} と一致しており、補正により測定精度が確保されることが確認できる。

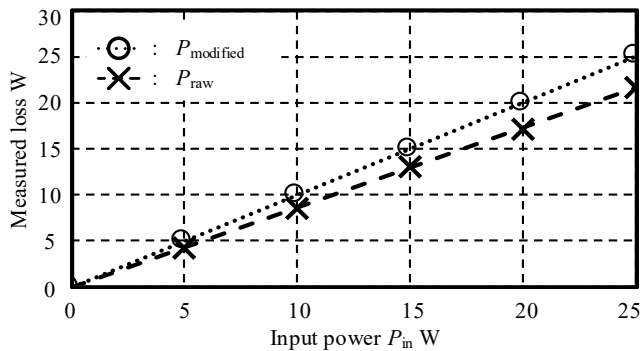


Fig. 5. Loss measurement result with calorimetric method.

3. 測定手順

〈3・1〉デバイス導通損失 デバイス導通時に MHz 帯の電流が通流した際の導通損失の測定を行う。図 6 に測定時の接続図を示す。測定用デバイスである GaN-FET をインバータ出力に接続し、測定用デバイスを常時オンした状態でインバータを動作させる。恒温槽内には測定用のデバイスのみを接続する。

図 7 に、測定に使用するデバイス単体測定用基板を示す。デバイス以外の基板パターン部や接続される配線の影響を除くため、GaN-FET のパッケージ大に切り出した銅板を実装した同一基板を用意する。デバイス単体測定用基板での測定結果より銅板実装基板での測定結果を差し引くことで、デバイスにおける導通損失の評価を行う。

また、測定結果の妥当性検証のため、MHz 帯でのデバイスオン抵抗を測定する。測定にはネットワークアナライザ (E6071B: Keysight) を使用し、1 Ω 以下の低インピーダンスを高精度で測定可能な 2 ポートシャントスルー法により測定を行う。

〈3・2〉デバイス C_{oss} 充放電時の損失 デバイス C_{oss} を充放電際する際の損失測定を行う。図 8 に、 C_{oss} 充放電時の損失測定の構成を示す。本稿で測定対象とする回路では、デッドタイム期間中にデバイスのドレイン-ソース間電圧を 0-V から V_{DC} まで充放電する動作を行う。そのため、デバイスのドレイン-ソース間にハーフブリッジを接続し、0 V から V_{DC} までの充放電動作を模擬する。図 9 に、 V_{DC} 150 V 時の動作波形を示す。測定対象であるデバイスの両端電圧 v_{coss} が、0V から V_{DC} までの充放電を繰り返していることが確認できる。 v_{gs1} 及び v_{ds1} はハーフブリッジ上側スイッチのゲート-ソース間電圧とドレイン-ソース間電圧である。ここで、測定対象と並列に接続したインダクタとキャパシタは、測定に使用するハーフブリッジにおいてソフトスイッチングを達成するために接続され、 C_{oss} の充放電には寄与しない。

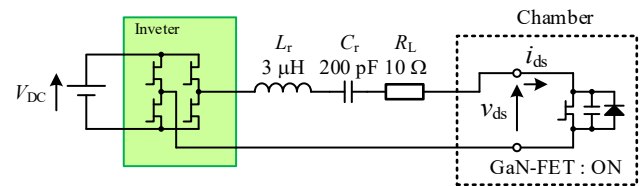


Fig. 6. Configuration of conduction loss measurement.

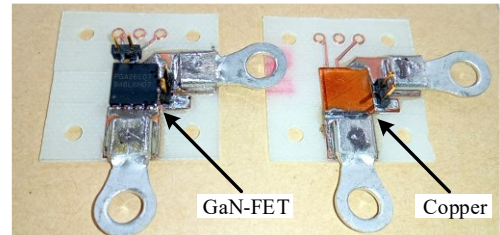


Fig. 7. Test circuit board of device.

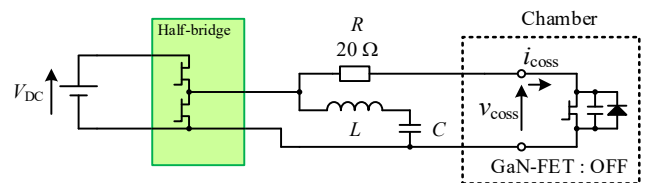


Fig. 8. Configuration of C_{oss} loss measurement.

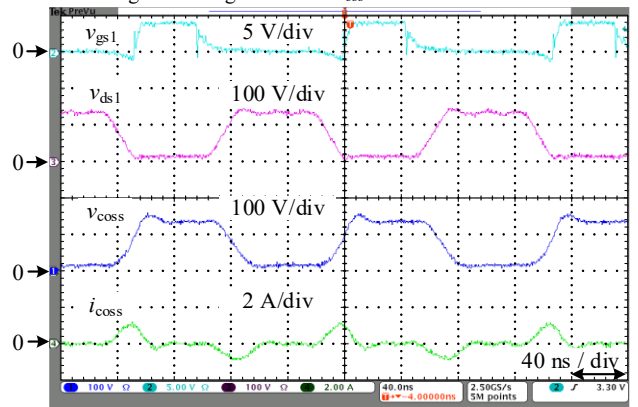


Fig. 9. Voltage and current waveform in loss measurement.

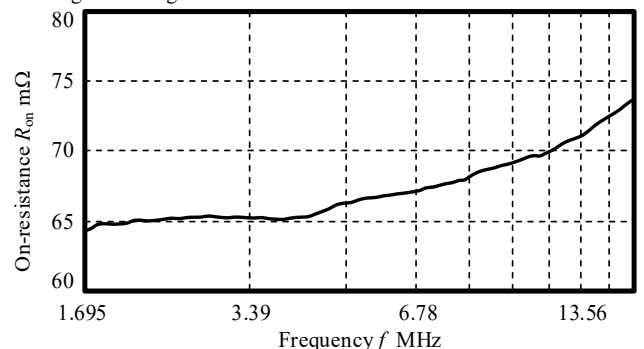


Fig. 10. Characteristic of on-resistance.

4. 測定結果

〈4・1〉デバイス導通損失 図 10 に、ネットワークアナライザで取得したオン抵抗の周波数特性を示す。6.78 MHz でのオン抵抗値は約 67 mΩ である。データシートでのオン

抵抗標準値は 56 mΩ(at.25°C) であり, 6,78 MHz においては約 20 % オン抵抗が増大している。図 10 より, オン抵抗は周波数とともに増大する傾向が確認できるため, オン抵抗増大の要因の一つとしては表皮効果の影響が挙げられる。

図 11 に, GaN-FET を実装した測定用基板を用いた際の導通損失 P_{total} , GaN-FET を銅板に置き換えた基板を用いた際の導通損失 P_{copper} をそれぞれ示す。デバイスに通流する電流の実効値を変数とした 2 次の多項式近似を行うと, P_{total} , P_{copper} はそれぞれ(3)式, (4)式で表される。

$$P_{total}(I_{rms}) = 0.182 \times I_{rms}^2 + 0.0676 \times I_{rms} \dots\dots\dots(3),$$

$$P_{copper}(I_{rms}) = 0.123 \times I_{rms}^2 - 0.0347 \times I_{rms} \dots\dots\dots(4).$$

多項式近似において, 電流 0 A 時は導通損失が発生しないことが自明であるため, 切片はそれぞれ 0 とした。配線等を含めた全体の損失 P_{total} , 配線と基板での損失 P_{copper} ともに電流実効値に対して 2 次項の係数が支配的であり, 抵抗特性であることが確認できる。

GaN-FET 自体で発生する導通損失 P_{device} は, GaN-FET を実装した測定用基板での損失 P_{total} から P_{copper} を差し引くことで算出する。図 12 に, P_{total} から P_{copper} を差し引いたデバイスでの損失 P_{device} と, オン抵抗が 67 mΩ の場合に発生する導通損失の理論値を示す。デバイスでの損失 P_{device} は, オン抵抗 67 mΩ の場合の損失理論値に近い特性を示す。損失理論値を真値とした場合, 4.6 A における P_{device} の誤差は 14.9%である。損失の絶対値が 2W 程度と小さな領域において 15%程の誤差で一致していることから, カロリー法での MHz 帯での導通損失測定結果は妥当であるといえる。

なお, 電流実効値を変数とした 2 次の多項式近似を行うと, P_{device} は(5)式で表される。

$$P_{device}(I_{rms}) = 0.0594 \times I_{rms}^2 + 0.102 \times I_{rms} \dots\dots\dots(5).$$

P_{device} の近似曲線は 1 次項が支配的である。これは, 算出に用いた P_{total} , P_{copper} がそれぞれ 5 W 以下であり, 損失の絶対値が小さい領域であったため, 相対的に測定誤差が増大したことが原因として挙げられる。

以上より, MHz 帯の通流電流に対するデバイスでの導通損失は, オン抵抗の増大が影響することが確認された。しかし, 図 10 に示したように, 周波数の増加に対するオン抵抗の増加量の割合は比較的小さい。特に大電流用途ではない限りにおいて, オン抵抗増大の影響は限定的といえる。

〈4・2〉デバイス C_{oss} 充放電時の損失 図 13 に, 6.78-MHz でデバイス C_{oss} 充放電時の損失測定結果を示す。直流電圧 V_{DC} を変数とした 2 次の多項式近似を行うと, デバイス C_{oss} 通流時の損失 P_{coss} は(6)式で表される。

$$P_{coss}(V_{DC}) = 0.00005 \times V_{DC}^2 \dots\dots\dots(6).$$

損失 P_{coss} は直流電圧 V_{DC} に対する 2 次関数として表される。さらに, 寄生容量 C_{oss} を一定と考えた場合, C_{oss} に蓄積される電荷量 Q_{oss} の 2 乗に比例しているともいえる。2 乗項の係

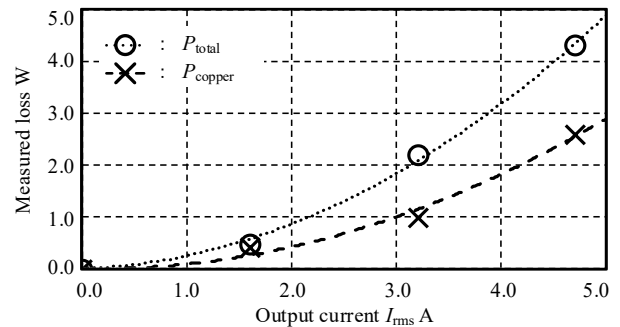


Fig. 11. Measurement result of conduction loss.

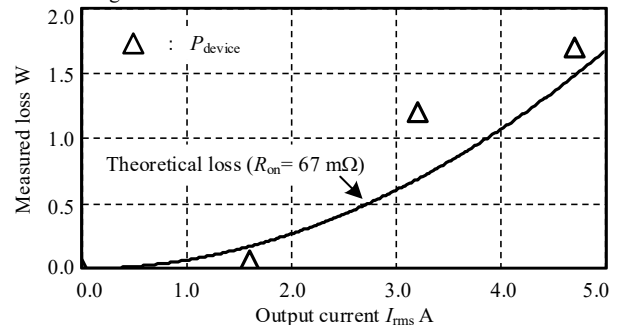


Fig. 12. Conduction loss of GaN-device.

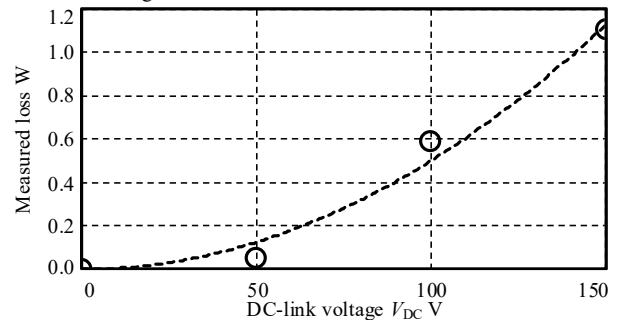


Fig. 13. Loss of C_{oss} charging and discharging.

数がどのパラメータに依存するかについては, より詳細な検討が必要である。

なお, デバイス C_{oss} 充放電における V_{DC} 150 V 時の電流実効値は約 0.5 A である。この時, 測定に使用する基板や配線での損失 P_{copper} は図 10 よりゼロとみなせることから, 銅板実装基板での測定結果を用いた損失値の補正は行わない。

〈4・3〉主回路損失解析 デバイス通流時の導通損失, デバイス C_{oss} 充放電時の損失, また各動作時の時比率を元に, インバータとして運転中のデバイス損失量を算出する。図 14 に, インバータ動作中に通流するデバイス箇所と時比率の概略を示す。フルブリッジを構成する 4 つの GaN デバイスは, 1 周期中に時比率 D の期間それぞれオンする。そのため, 導通損失 $P_{conduct}$ を, デバイスでの導通損失 P_{device} と時比率 D を用いて, (7)式で表す。

$$P_{conduct}(I_{rms}) = 4 \times P_{device}(I_{rms}) \times D \dots\dots\dots(7).$$

ここで, 時比率 D はインバータが ZVS 動作に必要なとする時間に応じて決定される。厳密には, デバイス C_{oss} に電圧依存性があることから V_{DC} に応じて時比率 D の調整を行うが,

調整範囲は時比率にして数パーセント以内であるため本稿では時比率 D を 0.35 固定として損失計算を行う。

また, C_{oss} 充放電による全損失 P_{coss_all} は, 1 周期中に各デバイスの C_{oss} 全てが充放電を行うため, 次の(8)式で表される。

$$P_{coss_all}(V_{DC}) = 4 \times P_{coss}(V_{DC}) \dots\dots\dots(8).$$

図 15 に, 図 3 に示すインバータを 6.78 MHz で動作させた際に主回路で発生する損失の内訳を示す。ここで出力電流実効値は, 直流電圧 V_{DC} 50 V 時が 1.6 A, 100V 時が 3.2-A, 150 V 時が 4.6 A であり, 損失計算は対応する電流値を用いて計算を行う。駆動回路での損失, 基板パターン自体での損失, 主回路運転時の全体の損失は, 同条件にて回路を動作させた際の損失値をそれぞれ用いる⁽⁶⁾。

図 15 より, 寄生容量 C_{oss} 充放電損失が損失全体に占める割合が, デバイス導通損失と比較して高いことが確認できる。これは, デバイス放熱設計の面では, 素子に通流する電流よりも電圧を考慮する必要があることを示唆している。しかし, C_{oss} 充放電時の損失が電圧値以外のパラメータに依存するかどうかについては, 追加の検証が必要といえる。損失原因が不明であるその他の損失要因としては, 主回路中に使用する DC リンクキャパシタやスナバキャパシタ等の, 受動部品での損失が挙げられる。

5. まとめ

本論文では, MHz 帯駆動負荷共振インバータにおける正確な損失解析を目的として, MHz 帯での動作におけるデバイスでの損失について実機での測定に基づく検討を行った。損失測定にはカロリー法に基づく測定を適用し, 事前に測定した既知の損失値を用いた校正を行うことにより正確な損失測定環境を構築した。

構築した測定環境を使用し, GaN デバイスに MHz 帯電流が流通した際の導通損失測定を実施した。ネットワークアナライザによる 6.78 MHz でのデバイスオン抵抗から換算した導通損失量と測定結果との比較の結果, 14.9%の誤差で損失量が一致したことから測定結果の妥当性を確認した。MHz 帯での動作ではオン抵抗が増大し, 導通損失に影響を及ぼすものの, 損失全体に対する影響は限定的であることが判明した。

一方, GaN デバイスがオフ状態において, 寄生容量 C_{oss} 充放電時に生じる損失測定を実施した結果, ドレイン-ソース間に印加される電圧値の二乗に比例した損失が発生することが確認された。さらに, 測定したデバイス導通損失と C_{oss} 充放電時の損失とを用いて主回路動作時の損失解析を実施した結果, デバイスで発生する損失では導通損失よりも C_{oss} 充放電による損失の方が高い可能性があることが明らかとなった。しかし, C_{oss} 充放電時の損失が生じる原因について

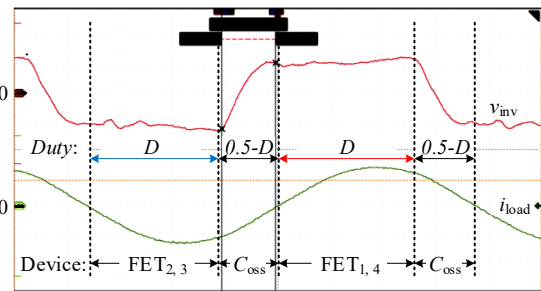


Fig. 14. Operation mode of inverter circuit.

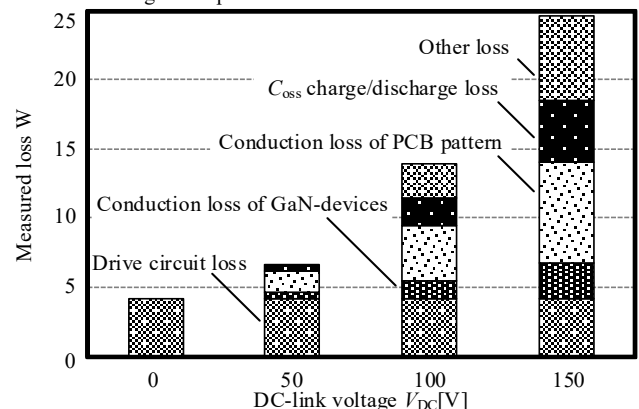


Fig. 15. Total loss of inverter circuit with 6.78MHz working.

は, 詳細な検証が必要である。

今後, C_{oss} 充放電時に生じる損失について, 周波数や電圧を可変させた条件下での測定を行うことにより発生原因の詳細な検討を行う。

文 献

- (1) D. Patil, M. K. McDonough, J. M. Miller, B. Fahimi and P. T. Balsara, "Wireless Power Transfer for Vehicular Applications: Overview and Challenges", in IEEE Transactions on Transportation Electrification, vol. 4, no. 1, pp. 3-37(2018)
- (2) K. Kusaka and J. Itoh: "Development Trends of Inductive Power Transfer Systems Utilizing Electromagnetic Induction with Focus on Transmission Frequency and Transmission Power", IEEJ Journal of I. A., Vol. 137, No.5, pp. 328-339(2017)
- (3) L. Jiang and D. Costinett, "Comprehensive Design for 6.78 MHz Wireless Power Transfer Systems", 2018 IEEE Energy Conversion Congress and Exposition (ECCE), Portland, OR, pp. 906-913(2018)
- (4) L. Jiang and D. Costinett, "A High-Efficiency GaN-Based Single-Stage 6.78 MHz Transmitter for Wireless Power Transfer Applications," in IEEE Transactions on Power Electronics, vol. 34, no. 8, pp. 7677-7692(2019)
- (5) 山口正通・日下佳祐・伊東淳一, "カロリー法による WPT 向け MHz 駆動インバータでの発生損失の実験的検証", 2021 年電気学会産業応用部門大会, (2021)
- (6) M. Yamaguchi, K. Kusaka, J. Itoh: "Experimental Loss Separation of Megahertz Inverter for WPT System using Calorimetric Power Loss Measurement", IEEE International Future Energy Electronics Conference, (2021)
- (7) K. Mitsugi, Y. Noge and M. Deng, "Simple Calorimetric Power Loss Measurement System Using Single Chamber and Peltier Device with Ambient Temperature Tracking Control," 2020 IEEE Applied Power Electronics Conference and Exposition (APEC), pp. 393-398(2020)