

分散制御形 Solid-State Transformer における 一線開放フォルトトレラント制御

大畠 慶太*, 伊東 淳一 (長岡技術科学大学)

Single-Wire Open-Phase Fault-Tolerant Control Strategy for Distributed Controlled Solid-State Transformer
Keita Ohata, Jun-ichi Itoh (Nagaoka University of Technology)

1. はじめに

近年, DC 配電システムを実現するための要素技術として, Solid-State Transformer (SST) が盛んに研究されており, 実用化に向けて, 電圧不平衡, 瞬時電圧低下などの系統異常および SST を構成するセルの故障に対するフォルトトレラント性能を向上させる検討が行われている⁽¹⁾。しかし, 今後増加すると予測される高経年化による配電線の断線⁽²⁾時のフォルトトレラント動作については著者の知る限りこれまでに検討されていない。

本論文では, 一線開放が発生しても継続運転可能な SST 向け分散制御法を提案する。分散制御されたセル間で生じる電流制御系の干渉を抑制することで, 実機実験において入力電圧波高値のアンバランス量を 85% 低減し, 一線開放時のスイッチング素子のストレスを均一化したため報告する。

2. システム構成

図 1 に提案する SST のシステム構成を示す。入力の中圧配電系統(6.6kV)に接続し, 各セルの出力は並列接続した上で DC バスと接続する。

図 2 に各セルの回路図を示す。各セルは昇圧形力率改善 (PFC) コンバータと直列共振形 DC-DC コンバータで構成される。高周波トランスに直列に接続したキャパシタ C_s およびインダクタ L_s による直列共振現象を利用してソフトスイッチングを行うことで高効率化を図る。また, 単相の電力脈動を二次側に伝達し, 並列接続された他相のセルの単相電力脈動と相殺することを前提とする。本設計により, 直流中間キャパシタ C_{dc} は小さく設計でき, 長寿命なフィルムキャパシタ等を使用できる。

3. 提案制御法

図 3 に一線開放に対するフォルトトレラント性能を持つ分散制御法を示す。本提案法は各相のセルを制御するローカルコントローラとそれらを統括するホストコントローラの 2 階層で構成される。ローカルコントローラはそれぞれ独立して入力電流および出力電圧を PI 制御器によって制御する。すべてのセルの出力端は並列接続されているが, 各ローカルコントローラがそれぞれ独立して出力端の電圧を制御している。そのため, 電圧制御系間の干渉を目的として電

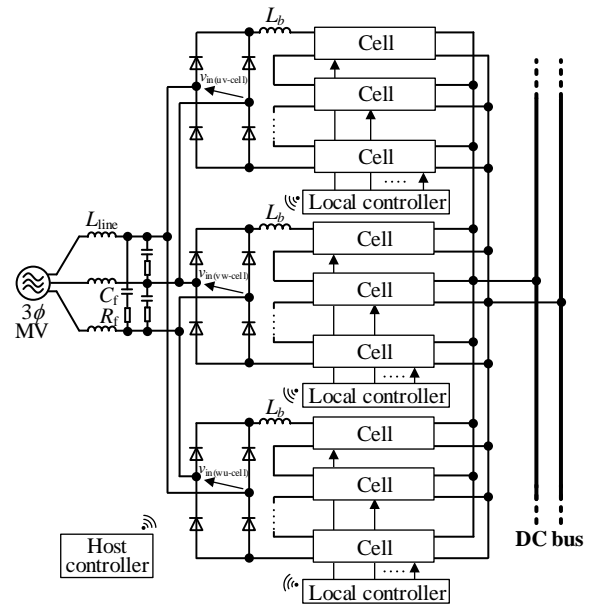


Fig. 1. Proposed three-phase three-wire solid-state transformers.

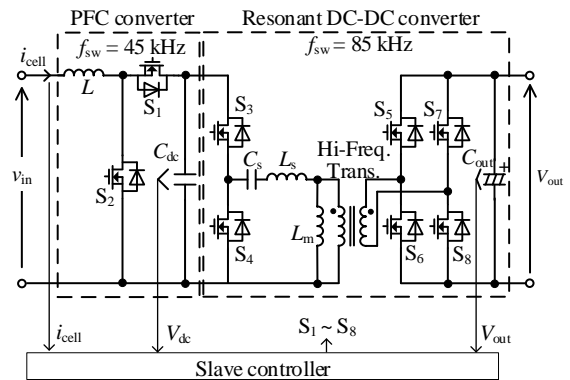


Fig. 2. Cell converter.

圧ドレーブ制御を付加している。本制御法は以上の動作に加え, 赤で示した一線開放検出回路と電流ドレーブ制御を付加することで, 一線開放時に発生する直列セル間の電圧アンバランスを解消する。

図 4(a) に三相運転時の入力電流の経路を示す。三相運転時は各々のインダクタ電流が他のインダクタ電流の経路と独立している。そのため, 電流制御系の干渉は発生せず, 一般的な PI 制御をそのまま適用できる。

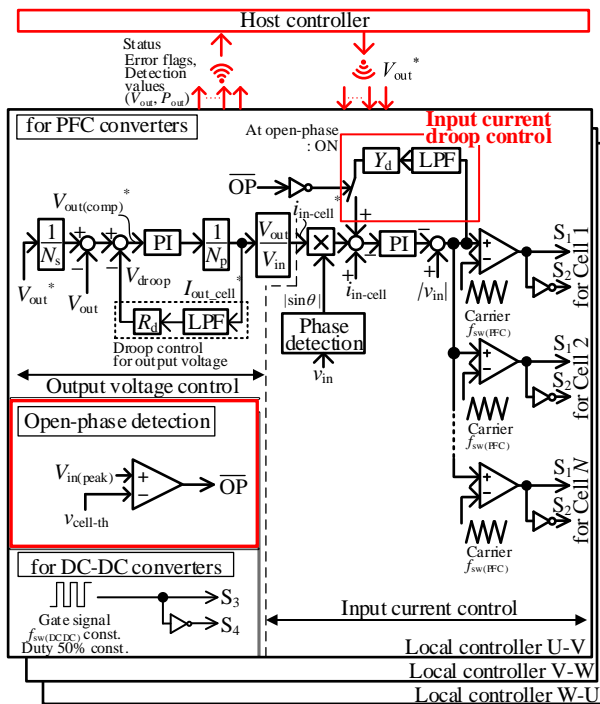


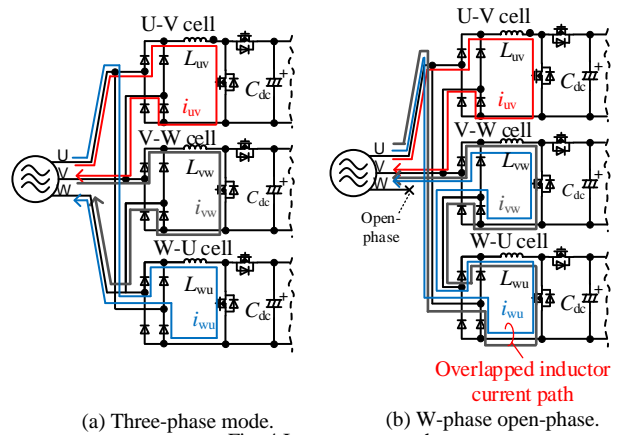
Fig. 3 Proposed wireless distributed control for SSTs.

図 4(b)に W 相開放時の電流経路を示す。V-W 相間に接続されたセル(V-W セル)と W-U 相間に接続されたセル(W-U セル)が U-V 相間に対して直列接続され、 L_{vw} と L_{wu} の電流経路が同一となる。この時、 L_{vw} に流れる電流と L_{wu} に流れる電流はそれぞれ独立したコントローラによって制御されているため、電流制御系に干渉が発生する。そこで、電流ドループ制御を適用し、電流制御の非干渉化を実現する。電流ドループ制御は入力電流 PI 制御器と並列に挿入され、電流操作量の増加に伴って電流指令値を低下させることで他の電流制御系と制御量を一致させる働きを持つ。電流ドループゲインは許容する入力電流の検出誤差によって決定される。本検討においては暫定的に各セルの定格アドミタンスの 10%である 3.0 mS に設定している。

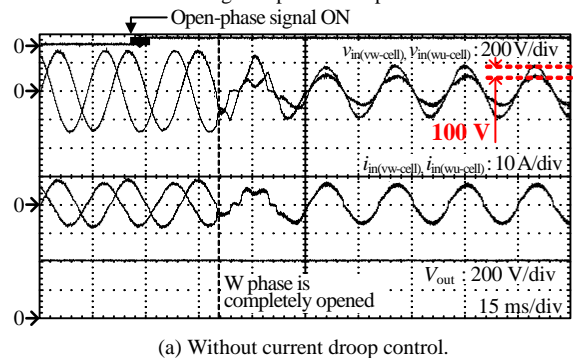
4. 実験結果

図 5 に W 相をマグネットコンタクタ(MC)によって意図的に一線開放させた場合の入力電流波形と出力電圧波形を示す。本実験では基本動作の検証を目的として、各相のセル数を 1、線間電圧を 200 V とした。V 相の電流検出値は受動部品のパラメータ誤差や温度ドリフト特性による誤差として +1%加算している。図の視認性向上のため、一線開放フォルトトレラント動作に直接影響のない U-V セルの入力電圧および入力電流は表示していない。接点開放信号入力から 20 ms ほど経過後に MC の接点が完全に開き、V-W セルと W-U セルが U-V 相間に対して直列接続される。したがって、線間電圧 200 V が V-W セルと W-U セルの負荷比率に応じて入力電圧が分圧される。

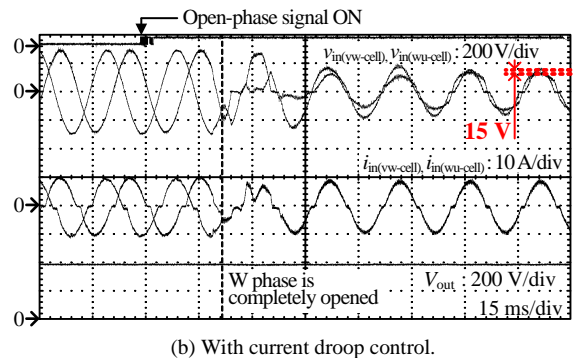
図 5(a)は電流ドループ制御未適用時の入力電流及び出力



(a) Three-phase mode. (b) W-phase open-phase. Fig. 4 Input current path.



(a) Without current droop control.



(b) With current droop control.

Fig. 5 Transient response from three-phase mode to single-wire open-phase fault mode.

電圧である。W 相開放発生後に V-W セルと W-U セルの入力電圧 $v_{in}(vw-cell)$ と $v_{in}(wu-cell)$ の波高値が 100 V 異なり、セルの負荷分担が均一でない。一方、図(b)は電流ドループ制御を適用している。W 相開放発生後、5 周期で $v_{in}(vw-cell)$ と $v_{in}(wu-cell)$ 間の波高値の差異が 15 V にまで抑制され、電流ドループ制御適用前と比較して、入力電圧波高値のアンバランス量を 85%低減し、一線開放時にも素子ストレスを均一化している。今後は電流ドループ適用時に生じる入力電流波形のゼロクロス歪みの改善と本フォルトトレラント制御に最適な電流ドループゲインの設計方法について検討を行う。

文献

- (1) F. Deng, et al., IEEE Trans. on Power Electronics, vol. 30, no. 5, pp. 2721-2732 (2015)
- (2) 配電設備の高経年化に対応した技術動向と課題調査専門委員会, 電気学会技術報告, No.1469 (2019)