

電流不連続モードで動作する単相昇降圧 PFC 回路 の昇降圧動作時における入力電流ひずみの低減

宮田 湧気*, 山ノ口 皓喜, 渡辺 大貴, 伊東 淳一 (長岡技術科学大学)

Input Current THD Reduction of Single-phase Buck-Boost PFC Converter Operated in Discontinuous Current Mode
Yuuki Miyada, Koki Yamanokuchi, Hiroki Watanabe, Jun-ichi Itoh (Nagaoka University of Technology)

1. はじめに

広い電源電圧範囲に対応する昇降圧可能な単相 PFC 回路の高パワー密度化を目的として、筆者らは電流不連続モード(DCM)で動作するアクティブパワージェカップリング(APD)回路を適用した単相昇降圧 PFC 回路を提案している⁽¹⁾。しかし、昇圧動作と降圧動作の切替時に入力電流にひずみが生じる課題があった。

本論文では、昇圧と降圧動作の切替時に新たに 4 つのアームをスイッチングする昇降圧動作を適用することを提案する。実機実験を行い、提案方式によって入力電流の高調波成分を 37%低減し、有用性を確認したので報告する。

2. DCM で動作する単相昇降圧 PFC 回路構成

図 1 に提案する APD 付き単相昇降圧 PFC 回路を示す。CLC 構成の昇降圧 PFC に、SW3 とバッファコンデンサ C_{buf} からなるアクティブバッファ回路を追加している。

図 2(a)に C_{buf} 充電時のスイッチング周期 1 周期のインダクタ電流波形、図 2(b)に C_{buf} 放電時のインダクタ電流波形を示す。提案回路では、PFC 機能と APD 機能を DCM で時分割することにより両立させる。また、PFC 動作では、入出力電圧の大小関係によって、昇圧と降圧動作を切り替えて動作する。しかし、昇圧と降圧動作の切替時にはダイオード整流器出力電圧 V_{dc} と出力電圧 V_{out} がおおよそ等しい値となるため、インダクタ電圧 V_L が小さくなる。DCM での昇圧及び降圧動作では、 V_L が小さいと di_L/dt が小さくなるため、スイッチング周期内に i_L を所望の値にするには長いオン時間が必要となる。その結果、変調率が 1 を超え、過変調が発生する。また、提案回路では APD 機能と時分割を行うため、さらにデューティの上限値が制限される。以上から、従来手法では昇圧と降圧動作の切替時に入力電流が指令値よりも小さくなり、電流波形がひずむ課題がある。

3. 提案制御法

(3-1) 4 つのアームをスイッチングする昇降圧動作

本論文では切替時の入力電流ひずみの課題を解決するために、昇圧と降圧動作の切替時に、新たに 4 つのアームを全てスイッチングする昇降圧動作を適用する。昇降圧動作では、図 2 の Mode1(d_1T_{sw})の期間では SW_{1p} と SW_{2n} を同時に

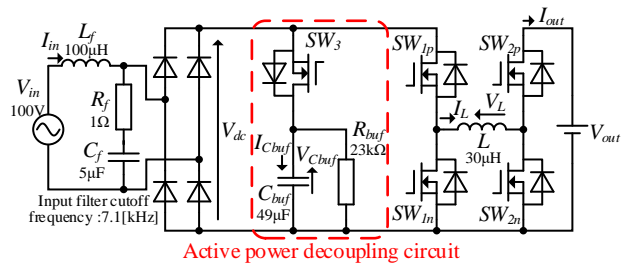


Fig. 1. Proposed Circuit Configuration

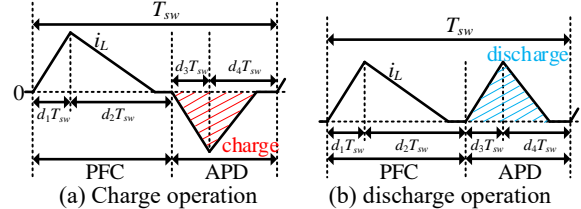


Fig. 2. Inductor current waveform PFC and APD operation

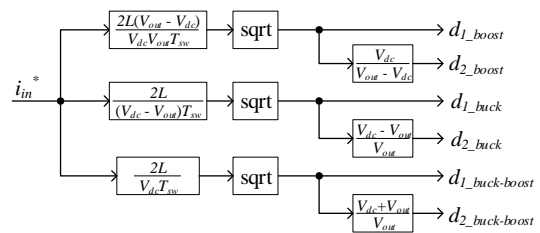


Fig. 3. Current control block for buck-boost PFC circuit

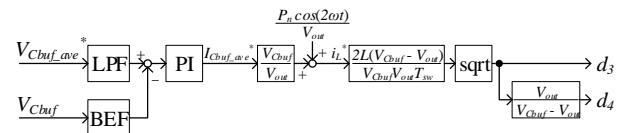


Fig. 4. Voltage control block for Active power decoupling circuit

スイッチングし、Mode2 (d_2T_{sw})の期間で SW_{1n} と SW_{2p} を同時にスイッチングする。この時の V_L は、Mode1 では $V_L = V_{dc}$ となり、Mode2 では $V_L = -V_{out}$ となる。そのため、昇降圧動作では $V_{dc} \approx V_{out}$ となる時でも V_L が小さくならないため過変調が発生しない。このとき、電流が増加するが昇圧及び降圧動作で過変調が発生する条件の時のみに昇降圧動作を適用することによって、最低限の電流増加でひずみのない電流波形を実現できる。

(3-2) 昇降圧 PFC 動作の電流制御

図 3 に検討回路の電流制御系を示す。昇圧、降圧及び昇降

昇動作の Mode1 のデューティ比 d_1 は V_{dc} , V_{out} , 入力電流指令値 i_{in}^* , インダクタのインダクタンス L , スwitchング周期 T_{sw} を用いて算出する。式(1)に昇降圧動作時のデューティ $d_{1_buck-boost}$ を示す。また, 昇降圧動作は V_{dc} と V_{out} の差分によって判定し, 差分が一定値以下になった場合に昇降圧動作に切り替えを行う。

$$d_{1_buck-boost} = \sqrt{\frac{2L}{V_{dc}T_{sw}} i_{in}^*} \dots\dots\dots(1)$$

〈3.3〉 APD 回路の電圧制御

図 3 に APD 回路の電圧制御系を示す。APD 回路の電圧制御では, 昇降圧 PFC と同様の電流制御系をマイナーループとし, PI 制御器でバッファコンデンサの電圧制御を行う。電力脈動を補償するためには, APD 回路の電力を系統周波数の 2 倍の周波数で脈動させる必要がある。電圧制御系では, インダクタ平均電流指令値 $i_{L_ave}^*$ に式(2)で表す充放電電流指令 i_{Lbuf}^* を加算することで, バッファコンデンサ電圧 V_{Cbuf} を脈動させ, 電力脈動を補償する。

$$i_{Lbuf}^* = \frac{P_n}{V_{out}} \cos(2\omega t) \dots\dots\dots(3)$$

4. 実機検証

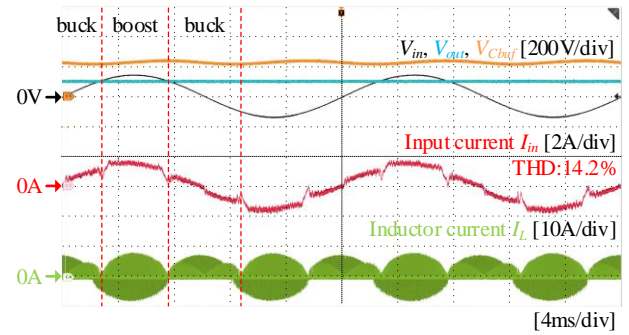
提案手法を用いた検討回路の有用性を確認するために, 実機検証を実施した。各回路条件を図 1 に示し, スwitchング周波数は 50kHz とした。また, 今回昇降圧動作は V_{dc} と V_{out} の差分が 20V 以下になる時に適用した。

図 5 に昇降圧動作時($V_{out}=100V, P_n=100W$)の条件で, 昇圧動作と降圧動作のみを用いる従来手法と, 切替時に昇降圧動作を適用する提案手法の動作波形を示す。また, どちらの手法もアクティブパワーデカップリングを適用し, V_{Cbuf} の平均値は 230V に設定した。図 5 より, 従来法では切替時に入力電流波形がひずんでいるが, 提案法により高調波成分が 37%低減している。また, 入力電流力率は 0.98 となり, 良好な PFC 動作を確認した。

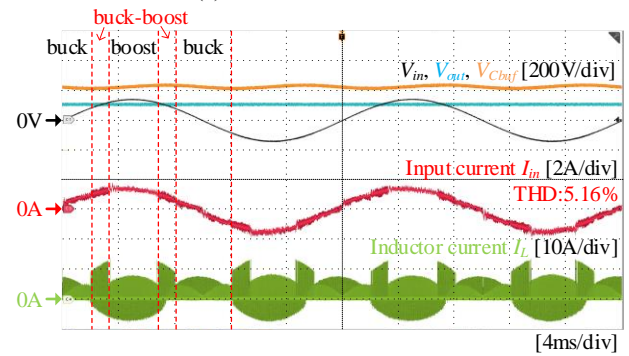
図 6 に昇圧動作時($V_{out}=200V, P_n=200W$)の条件の実験結果を示す。また, アクティブパワーデカップリングを適用し, V_{Cbuf} の平均値は 300V に設定した。図 6 より, 入力電流力率 0.99, 入力電流 THD5.3%を達成し, 良好な PFC 動作を確認した。

図 7(a)に昇圧条件, 図 7(b)に昇降圧条件の出力電流周波数解析結果を示す。図 7 より, 両条件で APD を適用することにより, 出力電流 2 次成分(100Hz)が 61%低減している。

以上の結果より, 4 アームスウィッチングによる昇降圧動作を適用することにより入力電流 THD を改善できることを確認した。また, 検討回路及び提案制御法によって PFC 動作と APD 動作を両立可能であることを確認した。今後は



(a) Conventional method



(b) Proposed method

Fig. 5. Experimental results at $V_{out} = 100V, P_n = 100W$

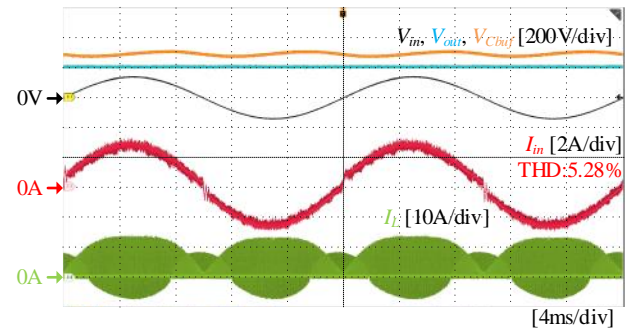


Fig. 6. Experimental results at $V_{out} = 200V, P_n = 200W$

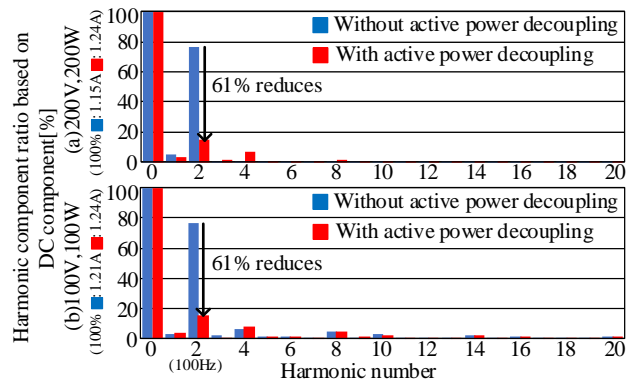


Fig. 7. Harmonic analysis results

インダクタンス値や SW 周波数などの回路の最適化をし, 効率の評価を行う予定である。

文 献

(1)宮田湧気・大島慶太・渡辺大貴・伊東淳一：SPC-22-146, MD-22-081, 2022