

マトリクスコンバータを用いた三相 DAB 型 AC-DC コンバータの同期 PWM 制御

山ノ口 皓喜*, 伊東 淳一(長岡技術科学大学)

A Synchronous PWM Control Strategy of Three-Phase DAB Type AC-DC Converters with Matrix Converter
Koki Yamanokuchi, Jun-ichi Itoh (Nagaoka University of Technology)

1. はじめに

近年、電気自動車(EV)等の充電器や交流-直流系統間の電力変換器などにおいて、高パワー密度化の観点から PWM 整流器と三相 Dual Active Bridge (DAB)コンバータ(1)(2)で構成した電力変換器が研究されている。本電力変換器は PWM 整流器の昇圧インダクタや平滑キャパシタにより大型化するため、著者らは三相 DAB コンバータの 1 次側をマトリクスコンバータ(MC)とした三相 DAB 型 AC-DC コンバータを提案している(3)。しかし、仮想 AC/DC/AC 変換方式の変調では、低い入力電流ひずみ率(THD)や直流重畳抑制の観点からスイッチング周波数を伝送周波数の 3 倍以上とする必要があり、スイッチング損失が増加する。

本論文では、伝送周波数と同じスイッチング周波数を達成する MC の同期 PWM(4)を三相 DAB 型 AC-DC コンバータに適用することを提案する。定格 5kW のシステムにおいて、スイッチング回数を最大 44%に低減したため報告する。

2. 回路構成

図 1 に三相 DAB 型 AC-DC コンバータを示す。本回路は三相-三相 MC と三相の高周波トランス、三相 DAB コンバータの 2 次側として動作する PWM 整流器で構成される。トランス構造は ZVS 範囲の拡大、出力電流リップルの低減等の観点から Y-Δ トランスとする(2)。

3. 変調方式

図 2 に従来手法として仮想 AC/DC/AC 変換方式を用いた場合における出力 1 相分のゲートパルス波形を示す。なお、S の添え字は入力相電圧の大小関係を表し、ゲートパルスの 1 はオン、0 はオフを示している。この方式は仮想整流器と仮想インバータに分けて変調し、合成することでスイッチングするため、従来の高周波インバータの変調法がそのまま適用できる。しかし、出力高周波用途では、仮想整流器と仮想インバータのスイッチング合成により三相对称なスイッチング波形の生成が困難となり、入出力三相平衡および電圧時間積一定の条件を満足できなくなる。そのため、スイッチング周波数を伝送周波数と同程度にすることができない。そこで、従来手法のスイッチング周波数は入出力三相平衡を満足する最低限度である伝送周波数の 3 倍とし

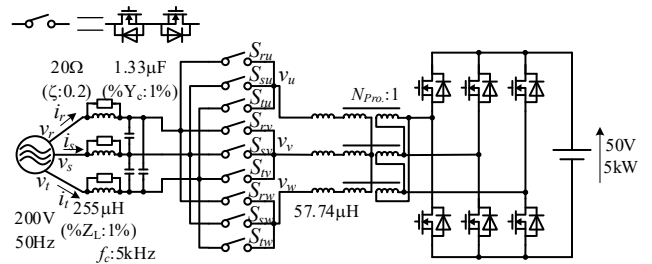


Fig.1. Three-phase DAB type AC-DC converter.

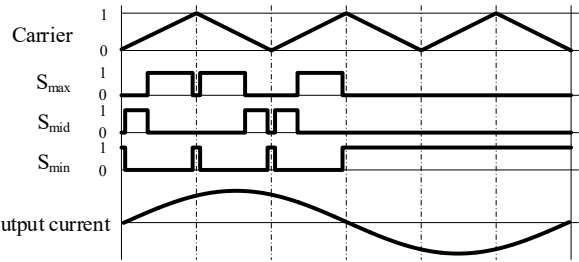


Fig.2. Gate pulse waveform of conventional method.

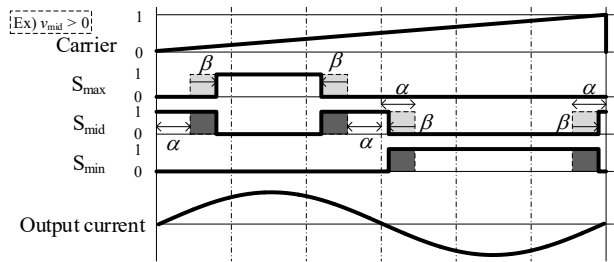


Fig.3. Gate pulse waveform of synchronous PWM strategy.

文献(3)の変調法を用いる。本手法での伝送 1 周期当たりの転流回数は出力 1 相分で最大 9 回となる。

図 3 に MC の同期 PWM を用いた場合における出力 1 相分のゲートパルス波形を示す。本方式は 3 レベルインバータの同期 PWM 制御を基とし、 α は 3 レベルインバータの 1 パルス動作におけるゼロ電圧期間、 β は電圧レベルの違いによる電圧時間積の誤差を補償する期間を示している。MC の同期 PWM 制御では出力電流の直流重畳抑制と入力電流制御を両立するために α と β を以下で与える。

$$\alpha = \frac{1}{6}\pi \quad (1)$$

$$\beta = \tan^{-1} \left(\frac{v_{mid}}{v_{max} - v_{min}} \frac{1}{\tan \alpha} \right) \quad (2)$$

ここで、 v_{max} , v_{mid} , v_{min} は入力相電圧を大小関係で示している。(1)および(2)式で動作することで入力電流を力率1の正弦波で制御し、かつ直流重量を抑制することができる。本方式での伝送1周期当たりの転流回数は出力1相分で4回であり、従来法に対してスイッチング回数を最大44%(=4/9)に低減できる。

図4に同期PWM制御における入力相電圧の大小関係切り替わり時のゲートパルス波形例を示す。同期PWM制御において、各ゲートパルスはU相キャリアリセットに同期してパルス幅や入力電圧大小関係を更新している。そのため、入力相電圧の最大相が切り替わる場合はU相とW相、最小相が切り替わる場合はV相のスイッチングが不連続となり、各相の接続時間に誤差が発生するため、入力電流がひずむ。そこで、切り替わりが発生する相で1周期のみ同じ電流が流れるようゲートパルスを同じ長さにする事で、入力電流ひずみを低減する。なお、スイッチングは切り替わり時のゲートパルスを保持するように設定している。

4. シミュレーション結果

図5に従来方式と同期PWMにおける定格電力動作波形を示す。転流手法は理想転流としている。図5において、入力電流THDは従来方式で0.93%、同期PWMで1.30%となり、5%以下に制御できている。この誤差の要因は入力フィルタによる入力電圧の変化およびスイッチングによる2次側電流高調波の影響である。

図6に電圧大小関係切り替わり時に実装するゲートパルス変更の有無による比較結果を示す。ゲートパルスを変更しない場合、電圧大小関係切り替わり時の入力電流ひずみが大きくなるが、入力電流THDは1.40%と図5とほぼ同等の結果が得られたため、問題とはならない。なお、実機では転流の遅延や転流誤差によってさらに大きなひずみが発生する可能性があるため、今後実機にて確認を行う。

図7に入力フィルタのキャパシタ容量をパーセントアドミタンス $\%Y_c$ で1.0%から0.33%に小さくした場合の動作波形比較を示す。なお、入力フィルタのインダクタを調整してカットオフ周波数を一定にしている。図7では入力電流のピーク付近のひずみ増加により入力電流THDが2.37%となり、図5(b)の結果に対して1.07%悪化している。これは入力フィルタのキャパシタ電圧がスイッチング周期で一定に保てず、それに伴って1次側トランス電圧が増減して出力電力が変化したためである。そのため、入力フィルタのキャパシタンスはある程度大きく設計する必要がある。ただし、キャパシタンスの増加は電圧転流失敗時の短絡電流や無負荷時の循環電流を増加させるため、極端に大きくすることは望ましくない。

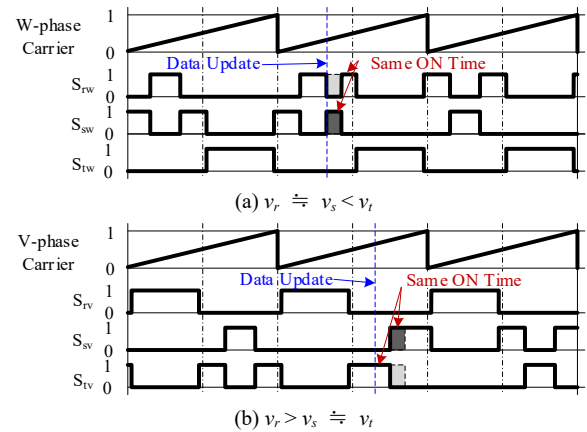


Fig.4. Gate pulse waveform at voltage relationship change.

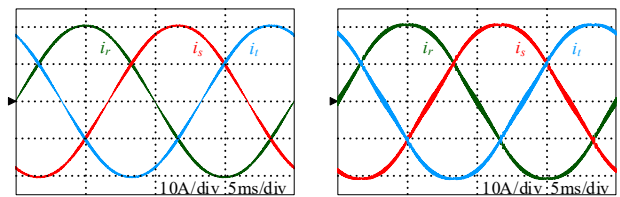


Fig.5. Operating waveforms of conventional method and synchronous PWM strategy.

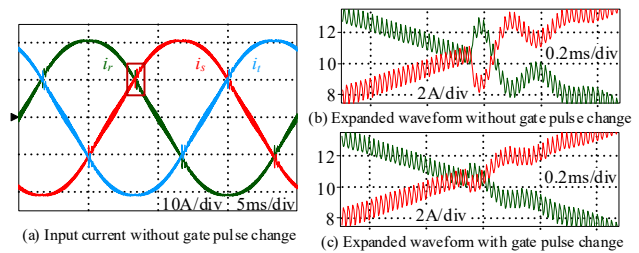


Fig.6. Comparison with/without gate pulse change.

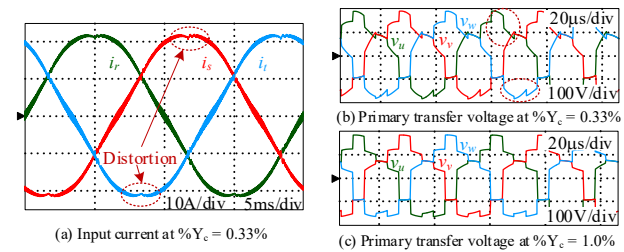


Fig.7. Comparison of operating waveforms for input filter capacitance $\%Y_c = 1.0\%$ and 0.33% .

以上より、三相DAB型AC-DCコンバータに同期PWM制御を適用することで従来手法と同等の特性を達成しつつ、スイッチング回数を最大44%に低減することが明らかとなった。今後は転流手法やソフトスイッチングに関する検討し、実機評価を行う。

文献

- (1) J. Hu, et al.: IEEE Trans. Power Electron., vol. 36, no. 8, pp. 9609-9622 (2021)
- (2) 周藤龍 他, 電気学会 D 部門大会, No.1-49 (2010)
- (3) 山ノ口皓喜 他, 電気学会 D 部門大会, No.1-83 (2022)
- (4) 真木康次 他: SPC 宇都宮, No. SPC-08-163 (2008)