

キャパシタ絶縁を適用したフライングキャパシタ形 マルチポートコンバータの変調法

池内 丈人* 渡辺 大貴 伊東 淳一 (長岡技術科学大学)

Modulation Method for Flying Capacitor-Type Multiport Converter with Capacitive Power Transfer
Taketo Ikeuchi, Hiroki Watanabe, Jun-ichi Itoh (Nagaoka University of Technology)

This paper proposes a novel multiport converter with capacitive power transfer and numerically verifies its operation. This circuit achieved eliminates the isolation transformer due to the capacitive power transfer. However, to output low voltage relative to the input voltage, the LLC converter is intentionally operated off the resonant frequency. Therefore, the output voltage fluctuates depending on the load. For this purpose, the authors proposed a method to regulate the output voltage constant by controlling the voltage of the flying capacitor according to the output power. Furthermore, the validity of the principle is verified by simulation. The results indicate that the proposed circuit achieves the desired operation.

キーワード：マルチポートコンバータ, キャパシタ絶縁, パルス幅変調, AC-DC コンバータ, フライングキャパシタ (Multiport Converter, Capacitive Power Transfer, Pulse Width Modulation (PWM), AC-DC Converter, Flying Capacitor)

1. はじめに

近年, SDGs やパリ協定の採択により, 地球環境の保全に対する意識が高まり, 太陽光発電や風力発電の導入による分散型電源システムの普及が活発化している^{(1)~(3)}。加えて, 2050年脱炭素社会の実現に向けて電気自動車の新車販売割合も年々増加している。このような背景から, 電圧の異なる複数のバッテリーを有する多電源システムの需要が高まっている。しかし, 多電源システムは電源と同数の電力変換回路が必要であり, システムの大型化・重量化が懸念される。そこで, 類似部の共有によるマルチポート化について従来から活発に議論されている^{(4)~(6)}。

入出力の絶縁方法には絶縁トランスが一般的に使用される⁽⁷⁾。絶縁トランスは一次側と二次側の絶縁に加えて, 巻数比に応じた入出力電圧比が得られる利点がある。しかし, システム体積が大型化する難点がある。広禁制帯幅を有する新型半導体素子の研究開発が活発化しており⁽⁸⁾⁽⁹⁾, 受動素子体積の小型化を目的としてスイッチング周波数が高周波化する傾向にあるが, 変換器に対するトランス等の受動部品の体積割合が大きくなるため, 抜本的な解決が必要である。そこで, トランスに比べて小型化が期待できるキャパシタ絶縁が検討されている。

キャパシタ絶縁回路は, 鉄心や巻線などの重量物が不要であり, 電源システムの効果的な小型化に貢献できる⁽¹⁰⁾。さらに, 磁性材料に起因する鉄損などの損失増大に伴う放熱対策が不要である。そこで, キャパシタ絶縁を適用したフライバックコンバータが提案されている⁽¹¹⁾。これはトラ

ンスレスかつスイッチに並列に接続するスナバ回路が不要という特徴がある。さらに, キャパシタの最小化を目的とした臨界条件での動作結果も報告されている⁽¹²⁾。しかし, マルチポートコンバータへのキャパシタ絶縁の適用については議論されていない。

本論文では, キャパシタ絶縁を適用したマルチポートコンバータを提案する。本回路は低圧側出力と高圧側出力の2つの出力ポートを有する AC-DC コンバータであり, 低圧出力側の LLC コンバータ回路にキャパシタ絶縁を適用している。素子耐圧を低減し, 高性能なスイッチングデバイスを使用することを目的として, フライングキャパシタ形のトポロジーを採用する。また, フライングキャパシタ電圧が高圧側出力の半分になる特性を活かし, フライングキャパシタと並列に低圧出力側の補助コンバータを接続する。まず, 第二章では変調原理を説明する。次に, 第三章でフライングキャパシタコンバータの入力電流制御およびフライングキャパシタ電圧制御について説明する。そして, 第四章では, 入力電流の制御とフライングキャパシタ電圧の制御を両立でき, 出力電力に応じて補助コンバータの出力

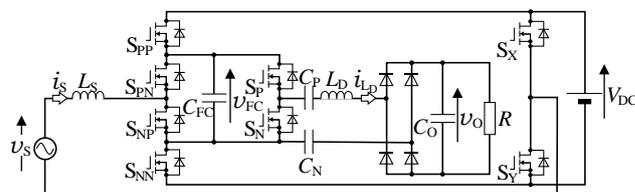


Fig. 1. Multiport converter with capacitive power transfer.

電圧を制御可能であることをシミュレーションにより確認する。

2. 変調原理

図1に提案するマルチポートコンバータの主回路図を示す。本回路は、フライイングキャパシタコンバータを基本とした回路構成であり、フライイングキャパシタ部に、キャパシタ絶縁を適用した LLC コンバータ (以下、補助コンバータと称す) を接続する。本回路は、入力電圧 v_s に対して十分に低い出力電圧 v_o を得るために補助コンバータの動作周波数 f_o を共振周波数 f_r から意図的に外して動作させている。そのため、補助コンバータの負荷によって出力電圧 v_o が変動する難点がある。したがって、フライイングキャパシタ電圧 v_{FC} を制御することで、出力電圧 v_o の変動を抑制する方法について本論文で説明する。

本提案回路はフライイングキャパシタコンバータ部と補助コンバータ部に分割できるため、両者の変調原理について本章で説明する。

〈2・1〉 フライイングキャパシタコンバータ

表1に各動作モードのスイッチング状態とフライイングキャパシタ電圧 v_{FC} および入力電流 i_s の増減方向を示す。図2にフライイングキャパシタコンバータ部の変調信号およびモデル波形を示す。なお、本論文では、 S_{PP} または S_{PN} の ON 状態を“1”，OFF 状態を“0”と表記する。表1に示すように、提案回路は入力電流 i_s が正方向時に「01」, 「11」, 「10」

Table 1. Operation mode of the flying capacitor convertor.

$i_s > 0$				$i_s < 0$			
Modes	u_{conv}	u_{FC}	i_s	Modes	u_{conv}	u_{FC}	i_s
00	$-\frac{V_{DC}}{2}$	\rightarrow	\nearrow	00	$-\frac{V_{DC}}{2}$	\rightarrow	\searrow
01	$u_{FC} - \frac{V_{DC}}{2}$	\nearrow	\nearrow	01	$u_{FC} - \frac{V_{DC}}{2}$	\rightarrow	\searrow
10	$\frac{V_{DC}}{2} - u_{FC}$	\searrow	\searrow	10	$\frac{V_{DC}}{2} - u_{FC}$	\rightarrow	\searrow
11	$\frac{V_{DC}}{2}$	\rightarrow	\searrow	11	$\frac{V_{DC}}{2}$	\rightarrow	\searrow

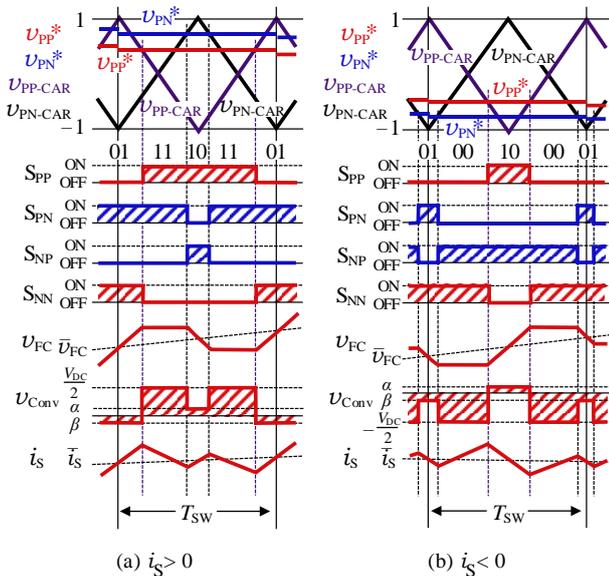


Fig. 2. Model waveforms of proposed circuit.

の3状態, 入力電流 i_s が負方向時に「10」, 「00」, 「01」の3状態を遷移する。図3に各動作モードの電流経路を示す。図3は提案回路の原理図のため、入力側交流電源、入力側インダクタ、補助コンバータ部を省略し、ハーフブリッジ構成の回路図で説明する。

(1) **Mode I (図3(a))** Mode Iはキャパシタ C_{FC} を充電するモードである。入力電流 i_s が正方向時は「01」, 入力電流 i_s が負方向時は「10」に各スイッチの状態が遷移することで Mode I が開始する。この時、入力側端子間の変換器電圧 v_{Conv} は(1)式, (2)式に示される。

$$\begin{cases} v_{Conv} = \beta = u_{FC} - \frac{V_{DC}}{2} & (\text{when } i_s > 0) \dots\dots\dots (1) \\ v_{Conv} = \alpha = \frac{V_{DC}}{2} - u_{FC} & (\text{when } i_s < 0) \dots\dots\dots (2) \end{cases}$$

(2) **Mode II (図3(b))** Mode IIはキャパシタ C_{FC} を経由せず、入力側交流電源から出力側直流電源へ直接電力を供給するモードである。入力電流 i_s が正方向時は「11」, 入力電流 i_s が負方向時は「00」に各スイッチの状態が遷移することで Mode II が開始する。この時、フライイングキャパシタコンバータの入力側端子間の変換器電圧 v_{Conv} は(3)式, (4)式に示される。

$$\begin{cases} v_{Conv} = +\frac{V_{DC}}{2} & (\text{when } i_s > 0) \dots\dots\dots (3) \\ v_{Conv} = -\frac{V_{DC}}{2} & (\text{when } i_s < 0) \dots\dots\dots (4) \end{cases}$$

(3) **Mode III (図3(c))** Mode IIIはキャパシタ C_{FC} を放

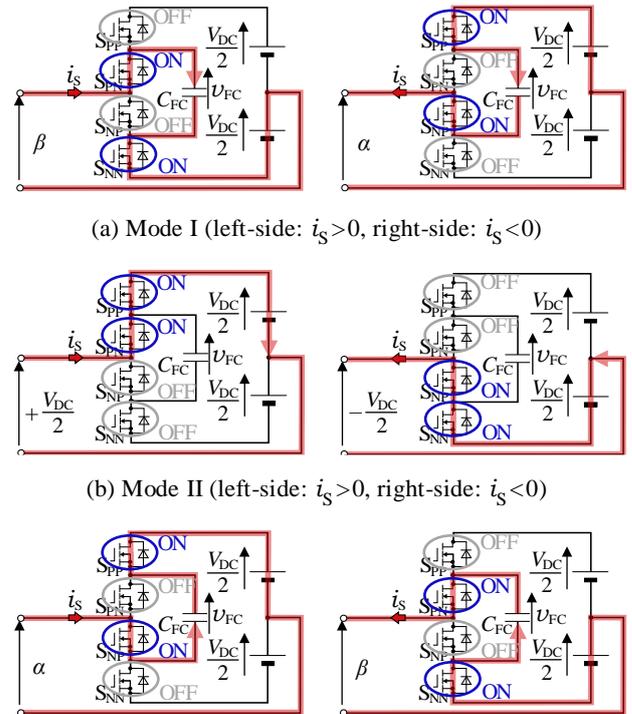


Fig. 3. Operation modes of proposed circuit.

電するモードである。入力電流 i_s が正方向時は「10」、入力電流 i_s が負方向時は「01」に各スイッチの状態が遷移することで Mode III が開始する。この時、フライングキャパシタコンバータの入力側端子間の変換器電圧 v_{Conv} は(5)式、(6)式に示される。

$$\begin{cases} v_{Conv} = \alpha = \frac{V_{DC}}{2} - v_{FC} & (\text{when } i_s > 0) \dots\dots\dots (5) \\ v_{Conv} = \beta = v_{FC} - \frac{V_{DC}}{2} & (\text{when } i_s < 0) \dots\dots\dots (6) \end{cases}$$

これらの Mode I~III が 1 変調周期内で遷移することで、本回路は AC-DC コンバータとして動作する。フライングキャパシタ電圧を $V_{DC}/2$ に保持するために、相電圧指令値 v_{PP}^* と v_{PN}^* を一致させ、Mode I と Mode III の期間が等しくなるように変調するのが一般的である。しかし、本回路はフライングキャパシタと並列に補助コンバータが接続されるため、補助コンバータに電荷が流入し、電圧が低下する。したがって、Mode I と Mode III の期間が異なるように変調することで、フライングキャパシタの充放電バランスを調整し、フライングキャパシタ電圧を制御する必要がある。

〈2・2〉 補助コンバータ 図 4 に補助コンバータ部の主回路図を、図 5 に補助コンバータにおける動作周波数 f_0 を変化させた際の出力電圧 V_0 の特性を示す。なお、 V_0 は出力電圧 v_0 の周期平均値を示す。本提案回路では、入力電圧に対して十分に低い出力電圧を得るために補助コンバータの動作周波数 f_0 を共振周波数 f_r から意図的に外して動作させている。そのため、負荷に依存して出力電圧 v_0 が変動する。したがって、出力電圧 v_0 を一定に保持するためには、フライングキャパシタ電圧 v_{FC} の制御が不可欠で

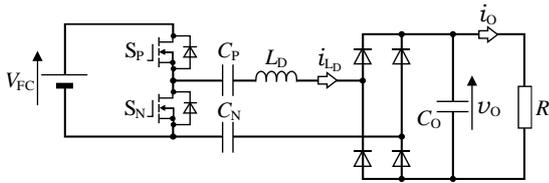


Fig. 4. Main circuit of the LLC converter with capacitive power transfer.

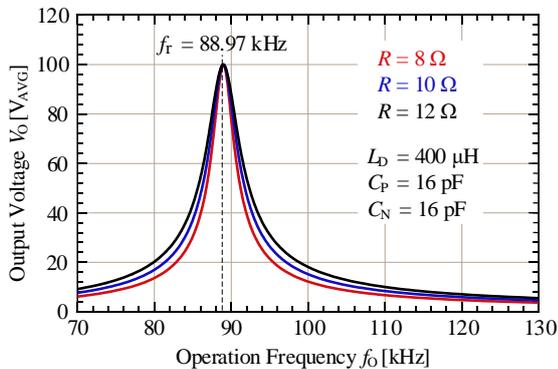


Fig. 5. Dependence of output voltage v_0 on operation frequency f_0 and load resistor R .

ある。なお、補助コンバータは、上下アームをデューティ比 0.5 で相補的にスイッチングさせる⁽¹⁴⁾。

図 4 に示す回路において、負荷抵抗 R に加わる出力電圧 V_0 と出力電力 P_0 の関係は、出力電流 I_0 を用いて(7)式で表される。なお、 I_0 は出力電流 i_0 の周期平均値を示す。

$$V_0 = \frac{P_0}{I_0} \dots\dots\dots (7)$$

ここで、出力電流 I_0 、インダクタ電流 I_{LD} 、フライングキャパシタ電圧 V_{CF} には以下の関係がある。

$$\begin{cases} I_0 \propto I_{LD} \dots\dots\dots (8) \\ I_{LD} \propto V_{CF} \end{cases}$$

したがって、出力電流 I_0 はフライングキャパシタ電圧 V_{CF} に比例するため、(7)式および(8)式より、以下の(9)式に示す関係が得られる。

$$V_0 = \frac{P_0}{kV_{FC}} \dots\dots\dots (9)$$

ここで、 k は比例定数であり、動作周波数 f_0 および LC タンクのパラメータ C_P 、 C_N 、 L_D によって変動する。(9)式を展開して V_{FC} について整理すると(10)式が得られる。

$$V_{FC} = \frac{P_0}{kV_0} \dots\dots\dots (10)$$

(10)式より、所望の出力電圧 v_0 、出力電力 P_0 に応じたフライングキャパシタ電圧指令値を生成する。

3. 提案回路の制御法

まず、図 6 に提案回路の制御ブロック図を示す。本回路の制御ブロックはフライングキャパシタコンバータの入力電流制御、フライングキャパシタ電圧制御、両制御の非干渉化制御の 3 つに分けられる。

〈3・1〉 入力電流の制御

第二章で説明したように、フライングキャパシタコンバータの入力電流 i_s は、入力電流指令 i_s^* に則ってパルス幅変調により制御される。図 2 に示したように、 S_{PP} のオン時間 d_1 を決定するためのキャリア信号 v_{PP-CAR} と、 S_{PN} のオン時間 d_2 を決定するためのキャリア信号 v_{PN-CAR} に 180 度の位相差を与える⁽¹³⁾。

図 6 に示すように、本回路ではゲート信号を生成する比較器に与えられるデューティの演算をスイッチ S_{PP} とスイッチ

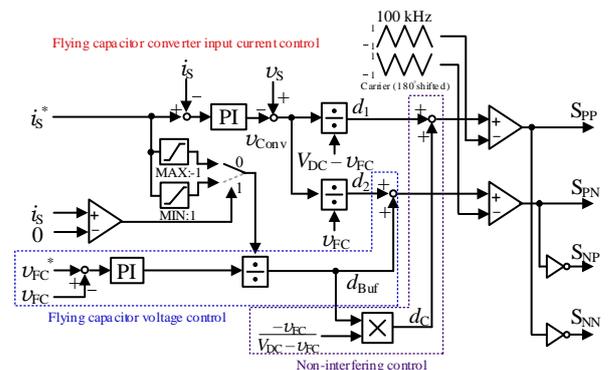


Fig. 6. Control block diagram of the proposed circuit.

S_{PN} で変える必要がある⁽¹⁵⁾。これは一般的なフライングキャパシタコンバータでは入力側端子間に印加される変換器電圧 v_{Conv} が 0, $V_{DC}/2$ の 2 レベルであるのに対し、本回路ではフライングキャパシタ電圧を変動させることに起因して $V_{DC}/2, v_{FC}-V_{DC}/2, V_{DC}/2+v_{FC}$ の 3 レベルとなるためである。

〈3・2〉 フライングキャパシタの電圧制御 フライングキャパシタ電圧指令 v_{FC}^* に追従するよう、PI 制御によりフライングキャパシタ電圧 v_{FC} を制御する。フライングキャパシタ電圧指令 v_{FC}^* は(10)式を用いて演算する。フライングキャパシタの電圧制御は電流制御用デューティ d_2 に、フライングキャパシタ電圧の制御用デューティ d_{Buf} を加算することで制御する。これにより、フライングキャパシタを介して入力電流が流れる期間が増減するため、フライングキャパシタ電圧を制御できる。

〈3・3〉 入力電流制御とフライングキャパシタ電圧制御の非干渉化 前節で導入したフライングキャパシタの電圧

制御は、フライングキャパシタコンバータの入力電流制御系からみて外乱となり、入力電流の制御性を悪化させる原因となるため非干渉化を行う必要がある。

$$d_c = \frac{-v_{FC}}{V_{DC} - v_{FC}} d_{Buf} \dots\dots\dots (11)$$

(11)式で得られる補償分デューティ d_c を d_1 に加算することでフライングキャパシタコンバータの電流とフライングキャパシタの電圧を独立に制御できる⁽¹⁵⁾。

4. シミュレーション結果

〈4・1〉 シミュレーション条件 表 2 にシミュレーション条件を示す。提案回路では、図 6 に示したように、入力電流制御ループ内に $V_{DC}-v_{FC}$ および v_{FC} での除算がある。したがって、フライングキャパシタ電圧 v_{FC} の値が $V_{DC}/2$ から大きく外れた場合、過変調に転じて入力電流制御の精度が下がり、入力電流の力率および歪み率が悪化する。そのため、相電圧指令値がキャリア信号の振幅に対して余裕を持つように、フライングキャパシタ電圧 v_{FC} を 250V までの範囲に限定する。したがって、出力電圧 $V_O = 15V$ およびフライングキャパシタ電圧 $v_{FC} = 250V$ 未満の条件から、(10)式を用いて、28W を定格出力電力に定める。

Table 2. Simulation conditions.

Simulation conditions	Value
AC-source voltage V_S	100 V _{RMS}
High-side DC voltage V_{DC}	400 V
Input frequency f_s	50 Hz
Switching frequency f_{sw}	100 kHz
Operation frequency f_o	100 kHz
Output voltage V_O	15 V
Rated output power P_O	28 W
AC-side inductor L_S	300 μ H
LLC-side inductor L_D	400 μ H
AC-side capacitor C_P, C_N	16 nF
DC-side capacitor C_{FC}, C_O	330 μ F

Table 3. Major measurement static characteristics.

Conditions			Characteristics		
P_O [p.u.]	V_O [V _{AVG}]	f_o [kHz]	V_{FC} [V _{AVG}]	TPF [%]	THD [%]
0.6	15.0	100	140.5	98.71	6.56
0.8	15.0	100	193.6	98.83	4.13
1.0	15.0	100	244.8	98.78	5.29

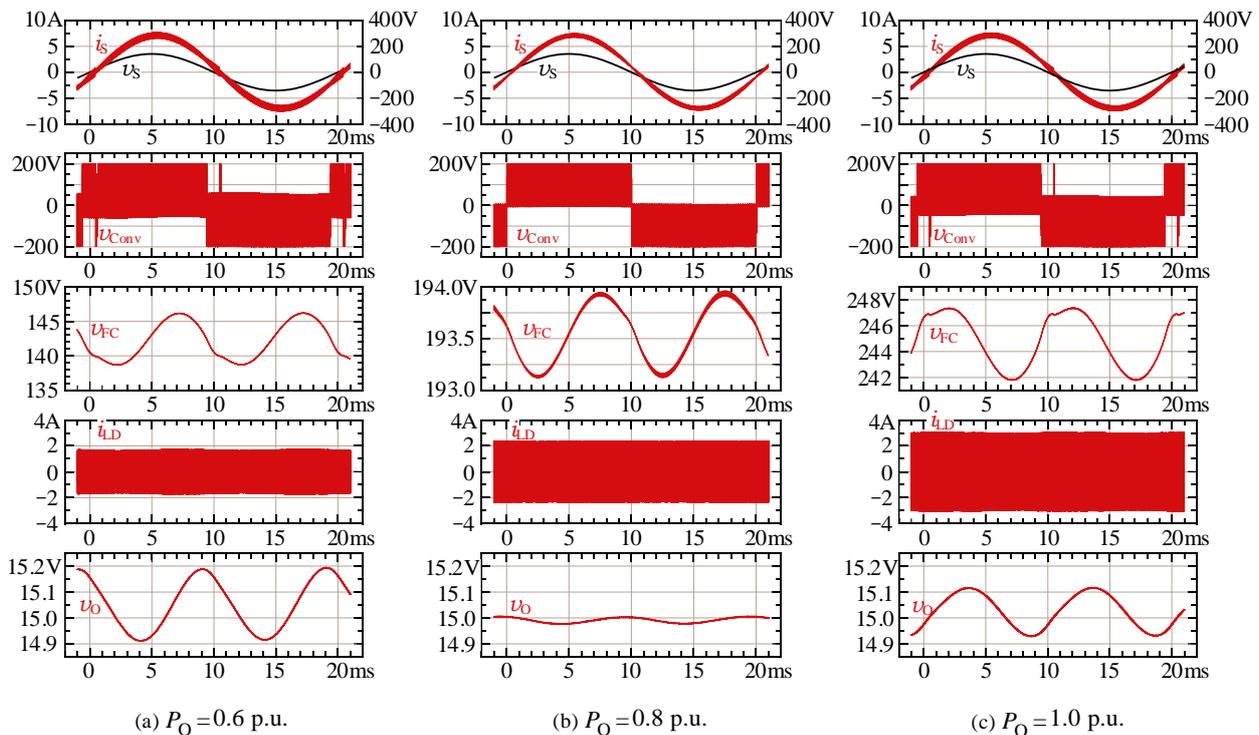


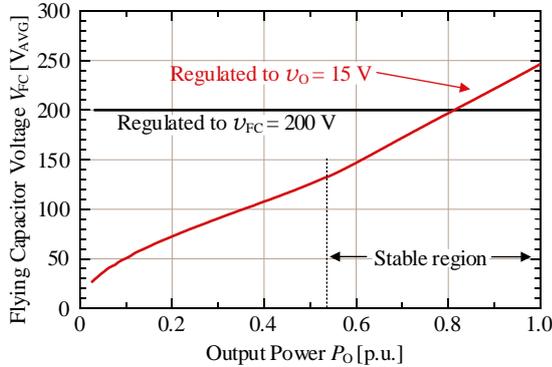
Fig. 7. Simulations results on each output power P_O .

〈4・2〉 動作波形 図7に補助コンバータの出力電力 P_O が 0.6p.u., 0.8p.u., 1.0p.u.時の入力電流 i_S , 入力電圧 v_S , 変換器電圧 v_{Conv} , フライイングキャパシタ電圧 v_{FC} , 出力電圧 v_O の各波形を示す。交流側入力電流波形は総合力率 TPF (Total Power Factor), 総合歪み率 THD (Total Harmonic Distortion)を用いて評価する。なお, 総合力率 TPF および 総合歪み率 THD は下式により算出する⁽¹⁶⁾。

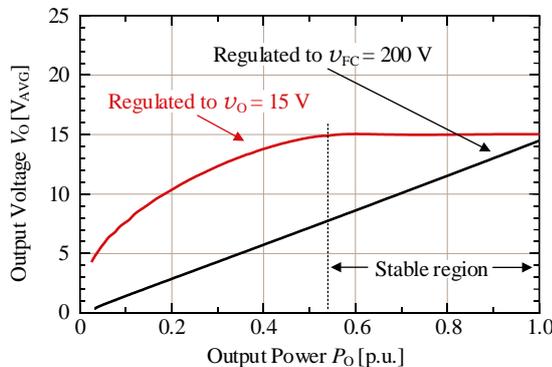
$$TPF = \frac{v_S \times i_S}{V_{RMS} \times I_{RMS}} \times 100\% \quad \dots\dots\dots(12)$$

$$THD = \frac{\sqrt{I_{RMS}^2 - I_{1st}^2}}{I_{1st}} \times 100\% \quad \dots\dots\dots(13)$$

ただし, V_{RMS} は入力電圧 v_S の全実効値, I_{RMS} は入力電流 i_S の全実効値, I_{1st} は入力電流 i_S の基本波実効値とする。表3に各条件での総合力率 TPF, 総合歪み率 THDを示す。表3および図7より, 入力電流 i_S の力率改善動作が確認できる。出力電力 $P_O = 0.8p.u.$ 時は, フライイングキャパシタ電圧が $200V (=V_{DC}/2)$ に近づくため, 総合力率 TPFが 98.83%, 総合歪み率 THDが 4.13%と良好な結果が得られる。一方, 出力電力 $P_O = 0.6p.u.$ 時および $1.0p.u.$ 時は, フライイングキャパシタ電圧が $200V$ から増加もしくは減少するため, $v_{FC} - V_{DC}/2$ および $V_{DC}/2 - v_{FC}$ の値がゼロから外れ, 入力側端子間の変換器電圧 v_{Conv} が一般的な3レベル波形とならない。



(a) $V_{FC} - P_O$



(b) $V_O - P_O$

Fig. 8. Dependence of flying capacitor voltage V_{FC} and output voltage V_O on output power P_O .

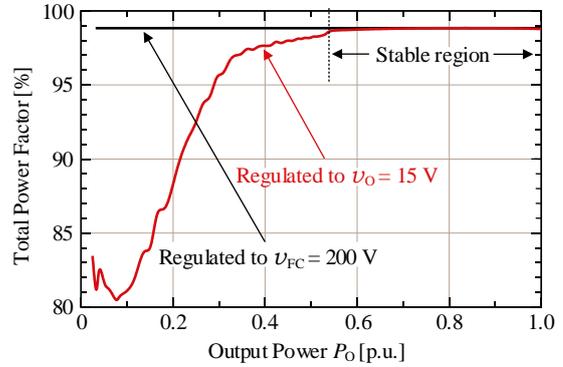
したがって, $P_O = 0.6p.u.$ 時は $TPF = 98.71\%$, $THD = 6.56\%$, $P_O = 1.0p.u.$ 時は $TPF = 98.78\%$, $THD = 5.29\%$ 程度に悪化する。

また, フライイングキャパシタ電圧の脈動は, 出力電力 $P_O = 0.6p.u.$ 時は $9V_{p-p}$ 程度, $P_O = 1.0p.u.$ 時は $7V_{p-p}$ 程度である。一方, フライイングキャパシタ電圧が $200V (=V_{DC}/2)$ に近づく出力電力 $P_O = 0.8p.u.$ 時は, フライイングキャパシタ電圧の脈動を $1.0V_{p-p}$ 未満に抑制できることが確認できる。

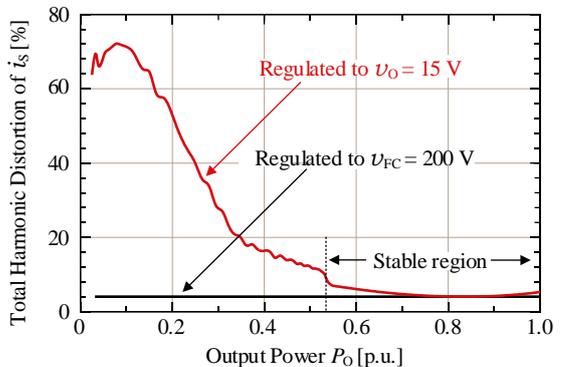
〈4・3〉 静特性 本節では, 提案回路の定常動作を確認する。図8に出力電圧 v_O が $15V$ 一定の条件下で出力電力 P_O を $0.0p.u.$ から $1.0p.u.$ まで変化させた際のフライイングキャパシタ電圧 v_{FC} および出力電圧 v_O の出力電力特性を, 図9に総合力率 TPF および総合歪み率 THD の静特性を示す。

(1) フライイングキャパシタ電圧 v_{FC} 図8(a)にフライイングキャパシタ電圧 v_{FC} -出力電力 P_O 特性を示す。(10)式に示した特性に従って, 出力電力 P_O が変動しても出力電圧 v_O が $15V$ 一定となるように, フライイングキャパシタ電圧 v_{FC} を制御できていることが図8(a)より確認できる。

(2) 出力電圧 v_O 図8(b)に出力電圧 v_O -出力電力 P_O 特性を示す。図8(b)より, 安定動作領域内において, フライイングキャパシタ電圧を $15V$ 一定に制御できていることが確認できる。 v_{FC} が $130V$ 以下の領域では, v_{FC} での除算に起因して過変調に転じ, 入力電流制御とフライイングキャパ



(a) $TPF - P_O$



(b) $THD - P_O$

Fig. 9. Dependence of Total Power Factor TPF and Total Harmonic Distortion THD on output power P_O .

シタ電圧制御の両立が不可能となる。(12)式で求められる安定動作領域内の電圧変動率 ε は-0.10%となる。

$$\varepsilon = \frac{V_o(1.0\text{p.u.}) - V_o(0.6\text{p.u.})}{V_o(0.6\text{p.u.})} \times 100\% \quad \dots\dots\dots (12)$$

(3) 総合力率 TPF および総合歪み率 THD 図 9(a) に総合力率 TPF-出力電力 P_o 特性を、図 9(b)に総合歪み率 THD-出力電力 P_o 特性をそれぞれ示す。前節で考察したように、フライングキャパシタ電圧 $v_{FC}=200\text{V}(=V_{DC}/2)$ 付近で総合力率 TPF が最大となり、総合歪み率 THD が最小となることが図 8(a)および図 9 より確認できる。また、出力電力が 0.55p.u.以上の負荷領域において、総合力率が 98.7%以上を達成できることが図 9(a)より確認できる。出力電力が 0.67p.u.から 0.98p.u.の負荷領域では総合歪み率が 5%未満になることも図 9(b)より確認できる。以上の結果より、本回路の静特性はフライングキャパシタ電圧 v_{FC} および、その制御に大きく依存することが確認できる。

5. まとめ

本論文では、キャパシタ絶縁を適用したフライングキャパシタ形マルチポートコンバータを提案し、その変調・制御法を説明した。そして、シミュレーションにより各部の電圧・電流波形および定常動作を確認した。その結果、入力電流の制御とフライングキャパシタ電圧の制御を両立でき、出力電力に応じて補助コンバータの出力電圧を制御可能であることを明らかにした。

今後は、安定動作範囲の拡大、高電圧出力側の特性や大容量化に関する検討を行う。

文 献

- (1) Stanley R. Bull: "Renewable energy today and tomorrow," *Proc. of the IEEE*, Vol. 89, No. 8, pp. 1216-1226 (2001)
- (2) Investigating R&D Committee on Power Conversion Circuit for Utility Power Line Interface: "Application Technologies of Interface-Converters for AC Power Sources," *IEEJ Tech. Report*, No. 1205 (2010) (in Japanese)
- (3) 蓮沼正彦: 「分散電源システムと EV 急速充電技術」, パワーエレクトロニクス学会, 第 27 回専門講習会テキスト, pp.71-85 (2012)
- (4) T. Takahara, Y. Takahashi, R. Kondo, S. Murakami, and M. Yamada: "Development of Isolated Multi-Port Converter with AC and DC Ports," *IEEJ Trans. IA*, 136-D, No. 6, pp.410-417 (2016) (in Japanese)
- (5) T. Shioi, M. Miyashita, S. Nagai, K. Kusaka, J. Itoh, T. Nakanishi, and K. Kobayashi: "Load Fluctuation Compensation of Multi-Port Converter based on Flying Capacitor Topology for Battery Management System," *IEE. Japan*, PE-20-004/PSE-20-009/SPC-20-058, pp.13-18 (2019) (in Japanese)
- (6) S. Sato, M. Uno, and Y. Tada: "Multiport Converter Integrating Automatic Current Balancing Interleaved PWM Converter and DAB Converter with Improved Transformer Utilization for Electric Vehicles," *IEE. Japan*, Vol. 141-D, No. 11, pp.903-911 (2021) (in Japanese)
- (7) D. Watanabe and J. Itoh: "Single-phase Power decoupling Method using flyback converter with discontinuous current mode," *IEEJ Trans. IA*, Vol. 138-D, No. 4, pp.376-377 (2018) (in Japanese)
- (8) 四戸 孝: 「SiC/GaN パワーデバイスの最新動向」, パワーエレクトロニクス学会, 第 23 回専門講習会テキスト, pp.39-60 (2008)
- (9) 大井健史: 「SiC デバイス開発の現状と展望」, パワーエレクトロニクス学会, 第 33 回専門講習会テキスト, pp.3-21 (2018)
- (10) Y. Sayama, H. Nakano, and A. Nabae: "Switching Power Supply Using Isolation," *IEEJ Trans. IA*, Vol. 114-D, No. 9, pp.931-932 (1994) (in Japanese)
- (11) S. Kurihara, H. Nakano, and A. Nabae: "Capacitive Isolation Method for Switching Power Supplies with one Main Switching Element," *IEEJ Trans. IA*, Vol. 114-D, No. 11, pp.931-932 (1994) (in Japanese)
- (12) K. Kondo, S. Takuma, and J. Itoh: "Driving Method for Flyback Converter with Capacitive Isolation under Critical Conditions," *IEE. Japan*, JHES2020 (2020) (in Japanese)
- (13) K. Matsuura and J. Itoh: "Fundamental Investigation of a DC-DC Converter with Small Inductance for High Boost Ratio," *IEE. Japan*, SPC-10-104 (2010) (in Japanese)
- (14) 平地克也: 「ソフトスイッチングの基礎から応用まで」, 電気学会, ISBN-13: 978-4-88686-316-4
- (15) K. Kusaka, H. Watanabe, K. Furukawa, and J. Itoh: "Power Decoupling Circuit with Flying Capacitor DC-DC Converter," *IEE. of Japan JIASC 2022*, 1-78, 2015 (in Japanese)
- (16) D. Shmilovitz: "Frequency characteristics of leakage current waveforms of a string of suspension insulators", *IEEE Trans. on PD*, Vol. 20, No. 1, pp.481-487 (2005)