

高圧パルス電圧を印加する成膜装置における負荷モデルのパラメータ同定法

◎山本 晃生, 大野 貴志, 渡辺 大貴, 伊東 淳一(長岡技術科学大学)

1. はじめに

近年, 切削工具などに耐摩耗特性を付与できる薄膜コーティング技術が開発されており, コーティングに用いる成膜装置には高圧パルス電圧を出力する電力変換器が必要となる⁽¹⁾。パルス電圧は成膜品質の観点からリングングを含まない交流波形が望ましい。しかし, 成膜装置はプラズマを利用する観点から非線形性がある。高圧パルス電圧波形を正確に出力するためには負荷モデルを明らかにする必要があるが, そのパラメータの同定手法については十分に検討されていない。そこで本論文では共振現象に着目した成膜負荷のパラメータ同定法を提案する。実験結果との比較より妥当性を確認できたので報告する。

2. 負荷モデル推定法

図1に高圧パルス電源生成回路を示す。本回路は方形波電圧を出力する方形波インバータと直流電圧を出力するDC/DCコンバータから構成される。成膜装置側には直流バイアスを含む高周波パルス電圧を印加する。

図2に高圧パルス生成回路から見た成膜装置の等価回路を示す。図2(a)はプラズマ生成前の真空引き状態時を示しており, キャパシタ C_{out1} が接続された容量性負荷としてみなせる。一方, 図2(b)は実際に成膜を行う際のプラズマ状態を示しており, この時の等価回路は漏れインダクタンス L_{le1} 含めた RLC 回路で表現される。ここでダイオード D_1, D_2 は装置内部の正電荷層(イオンシース)の特性を模擬している。本論文では実際にパルス電源を接続して取得した実験波形をもとに, これらの等価回路のパラメータ同定する手法を提案する。

まず図2(a)の真空状態において, 負荷は直列共振回路となる。そのため, 共振周波数 f_{rin} と漏れインダクタンス L_{le1} の関係から, C_{out1} は(1)式より導出できる。

$$C_{out1} = \frac{1}{4\pi^2 f_{rin}^2 L_{le1}} \dots \dots \dots (1)$$

なおプラズマ生成状態における C_{out1} についても(1)式より算出できる。 D_1 が導通しているとき, R_{out1} と C_{out1} には電流が流れないため電圧降下が発生せず C_{out2} 電圧と負荷電圧が等価である。蓄えられるキャパシタエネルギーの式と合わせて C_{out2} は(2)式から導出できる。

$$C_{out2} = \frac{2\Delta V_{out2} I_{bot} \Delta T}{V_{out}^2} \dots \dots \dots (2)$$

ここで, ΔV_{out2} は V_{out} の立ち下がり振幅, ΔT は V_{out} から $0V$ の立ち下がり時間, I_{bot} は $0A$ から L_{le1} 電流ボトム値までの電流値である。 V_{out} は負荷電圧である。負荷に負の電流が流れる場合 D_{out2} を通って R_{out1} と C_{out1} の RC 並列負荷と L_{le1} の直列回路となる。RC 並列と L 直列回路の伝達関数から導出した減衰係数と電圧リングング周期から導出した減衰係数とより R_{out1} は(3)式で導出できる。

$$R_{out1} = \frac{1}{2\xi} \sqrt{\frac{L_{le1}}{C_{out1}}} \dots \dots \dots (3)$$

減衰係数 ξ は(4)式より導出できる。

$$\xi = \frac{\ln(a_1/a_2)}{\sqrt{4\pi^2 + \ln(a_1/a_2)}} \dots \dots \dots (4)$$

また, 負荷に正の電流が流れる場合 D_{out1} を通って R_{out2} と

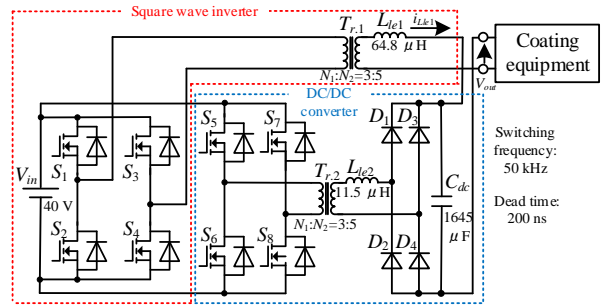
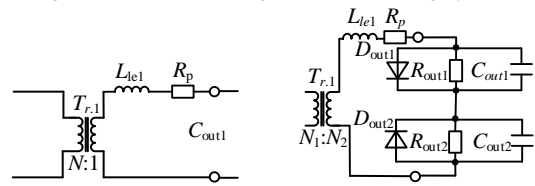


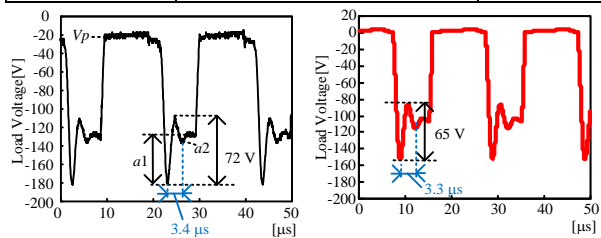
Fig.1. Bias circuit configuration of coating system



(a) Vacuum state (b) Plasma generation state
Fig.2. Equivalent circuit of coating system

Table 1 Parameters of the estimated load model

Symbol	Quantity	Value
C_{out} (Fig.2. (a))	Ion sheath capacitance1	1.0[nF]
C_{out1} (Fig.2. (b))	Ion sheath capacitance1	4.0[nF]
C_{out2}	Ion sheath capacitance2	153[μF]
R_{out1}	Ion sheath DC resistance1	249[Ω]
R_{out2}	Ion sheath DC resistance2	0.26[Ω]



(a) Experimental result (b) Equivalent circuit
Fig.3. Comparison of load voltage waveforms

C_{out2} の RC 並列負荷とみなせるため C_{out2} に充電される時定数との関係より R_{out2} は(5)式で求められる。

$$R_{out2} = \frac{\tau_{vcout2}}{C_{out2}} \dots \dots \dots (5)$$

ここで, τ_{vcout2} は C_{out2} 電圧の時定数である。

3. 推定結果

表1に(1)から(3)式を用いて同定した真空状態及びプラズマ発生状態時におけるパラメータを示す。図3に実際に成膜装置を接続した際の負荷電圧波形と, 提案等価回路の比較結果を示す。リングング周期の誤差が2.9%, リングング振幅の誤差が9.7%と誤差10%以内で一致した。なお, 図3(a)より V_p は負荷抵抗 R_{out2} が小さいためリングングが発生していない。電圧立下り時は負荷抵抗 R_{out1} が大きく C_{out1} に電流が多く流れるためリングングが生じている。

今後の検討として, 今回検討した負荷モデルを用いた高圧パルス生成回路の設計法を検討する。

参考文献

- (1) J. Salamania etc.:Influence of pulsed-substrate bias duty cycle on the microstructure and defects of cathodic arc-deposited Ti1-xAlxN coatings, Vol.419(2021)
- (2) 岡本幸雄:プロセスプラズマの基礎, Vol..59, No.7(2016)