

# モジュラーマルチレベル変換器における キャパシタの劣化に基づくキャパシタ電流制御

安田 匠\*, 伊東 淳一(長岡技術科学大学), 長谷川一徳 (九州工業大学)

Capacitor Current Control for Modular Multilevel Converter Based on Capacitor Degradation  
Takumi Yasuda, Jun-ichi Itoh (Nagaoka University of Technology),  
Kazunori Hasegawa (Kyushu Institute of Technology)

## 1. まえがき

モジュラーマルチレベル変換器 (以下, MMC) は, セルを直列に接続することで構成され, 高圧大容量用途の電力変換に適する<sup>(1)</sup>. MMC は多数のキャパシタを有するため, MMC の信頼性向上のためにキャパシタの信頼性を向上する必要がある. 著者らは過去に, MMC のセルキャパシタの劣化を電氣的パラメータからモニタリングする手法を提案した<sup>(2)</sup>. この手法を活用することで, 劣化セルキャパシタの負担を軽減する等の制御に応用できる.

そこで本報告では, MMCにおいてキャパシタの劣化をバランスする制御を提案する. 提案制御では, キャパシタの劣化状態に基づいて, セルキャパシタ電流を調整することで, 劣化を抑制する. 提案手法によって, MMC の信頼性が向上することを確認したため, 報告する.

## 2. 提案キャパシタ劣化バランス制御

**<2・1>キャパシタの劣化** キャパシタの簡易等価回路は, 静電容量と ESR の和で表される. キャパシタが劣化すると, 静電容量が減少し, ESR が増加する<sup>(3)</sup>. 静電容量が減少すると, 電圧リップルが増加し, 過電圧や過変調を引き起こす. また, ESR が増加すると回路損失が増加するだけでなく, キャパシタ内部の熱が増加するため, 更に劣化を加速する. 提案手法では, 劣化したキャパシタに流入する電流を減少させる. その結果, ESR に起因した損失が減少し, キャパシタの内部温度を抑制することで, 劣化を抑制できる.

**<2・2>キャパシタの劣化モニタリング** 著者らは過去に, キャパシタの劣化診断手法として, キャパシタ電圧と電流から静電容量と ESR を推定する手法を提案している<sup>(2)</sup>. 図2に文献(2)で提案されている静電容量と ESR の推定手法を示す. キャパシタ電圧と電流を周波数解析し, キャパシタのインピーダンスを推定する. 推定したインピーダンスの周波数特性に対して, カーブフィッティングを行うことによって, 静電容量と ESR が推定できる. 静電容量と ESR が既知となることで, 後述の劣化を制御する手法が利用できる.

**<2・3>提案制御** 図3に提案制御のフローチャートを示す. 本報告では, MMC のコンデンサ電圧バランス制御として, ソーティングアルゴリズム<sup>(4)</sup>を用いる. 提案制御は推定したキャパシタパラメータに基づいてセルごとにキャパ

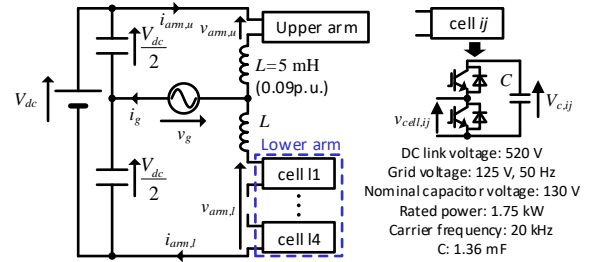


Fig. 1. Single-phase MMC for experiment. The upper arm consists of 4 chopper cells as well as the lower arm.

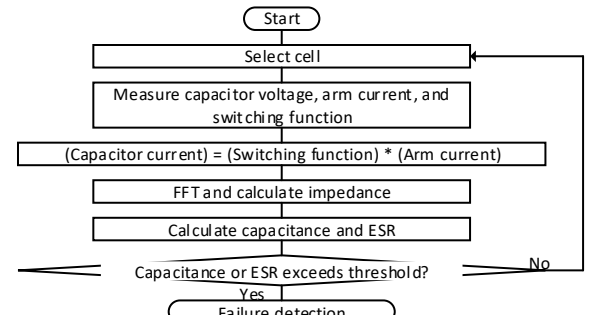


Fig. 2. Flowchart of Capacitance and ESR estimation .

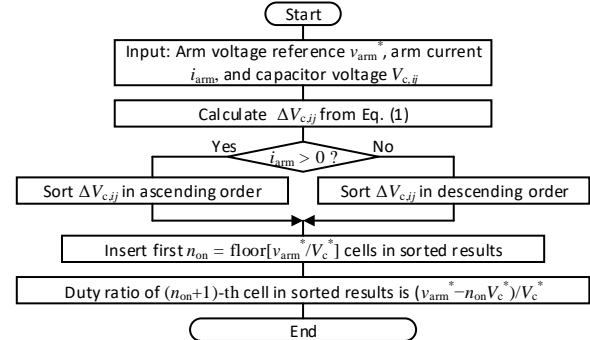


Fig. 3. Flowchart of proposed capacitor stress balancing control with sorting-algorithm.

シタ電圧リップルを調整することで, キャパシタのリップル電流を減少させる. 図3において(1)式は以下に示される.

$$\Delta V_{c,ij} = w_{ij} V_{c,ij} - \left\{ w_{ij} V_c^* + (1 - w_{ij}) V_{c,avg,i} \right\} \quad (1)$$

ただし,  $w_{ij}$  は劣化を表す重み係数 ( $0 \leq w_{ij} \leq 1$ ),  $V_{c,ij}$  は検出したキャパシタ電圧,  $V_c^*$  はキャパシタ電圧指令値,  $V_{c,avg,i}$  はアーム内平均キャパシタ電圧である. 式(1)の第2項はキャパシタ電圧指令値に相当する. ソーティングアルゴリズムでは, 次サンプリング周期における(1)式のアーム内総和が最小となるようにスイッチングパターンを選択する. なお, 本制御はアーム電圧を指令値  $v_{arm}^*$  に一致させる必要が

ある点において自由度が制約されるため、キャパシタ電圧偏差  $\Delta V_{c,ij}$  をゼロにできない。重み係数  $w_{ij}$  を 1 に近づけることによって、キャパシタ電圧  $V_{c,ij}$  が指令値  $V_c^*$  となるように制御され、リップルが減少する。一方で、 $w_{ij}$  を 0 に近づけることで、 $V_{c,ij}$  はリップルを有するキャパシタ電圧平均値  $V_{c,avg,i}$  に近づくため、リップルは増加する。その結果、 $w_{ij}$  を増加させることで、キャパシタ電流および電流に起因する損失を低下できる。提案制御では、劣化したキャパシタにおいて  $w_{ij}$  を増加させることによって損失を低減し、温度上昇を防止することで更なる劣化を抑制できる。

### 3. 実験結果

図 4 に、下アームのセル 1 の重み係数  $w_{11}$  をそれぞれ 0, 0.5, 1 とした場合のキャパシタ電圧の実験結果である。実験条件は図 1 に示す。セル 2-4 の重み係数はゼロとした。重み係数  $w_{11}$  を増加させることで、キャパシタ電圧リップルが減少している。キャパシタ電流は従来法 ( $w_{11} = 0$ ) と  $w_{11} = 1$  とした場合で、26.4%減少している。一方で、 $w_{11}$  が増加することでセル 2 のキャパシタ電圧リップルが増加している。セル 2 のキャパシタ電流は、 $w_{11}$  を 0 から 1 とすることで 5.13% 増加している。つまり、セル 1 では損失の低減に伴い劣化を抑制する一方で、セル 2 では損失増加に伴う劣化促進が推測できる。実験結果より、 $w_{ij}$  によってセルキャパシタの損失分担を変化させ、劣化速度を連続的に調整できる。

図 5 は  $w_{11} = 1$  とした場合の交流電流の定常波形である。交流電流ひずみ率 (THD) は図 3(a)-(c) の条件でそれぞれ 1.18%, 1.48% および 1.39% となり、提案手法によってひずみ率の極端な悪化は見られない。

### 4. 信頼性評価

提案手法の評価を行うため、MMC の信頼性解析を行った。従来方式では、劣化によって ESR の異なるセルキャパシタに同じ電流が流すため、損失は ESR に比例して変化する。その結果、定常時にキャパシタに ESR に比例した温度上昇が発生する。キャパシタの寿命はアレニウスの法則に従うため、ESR の増加に応じて寿命が変動する<sup>(3)</sup>。一方で提案方式では ESR のアンバランスに対し、キャパシタ損失がセル間で等しくなるようにキャパシタ電流を調整したと仮定する。本報告では簡単化のため、スイッチング素子とキャパシタのみの故障率を考慮する。素子が故障すると、セルが動作不能となる。アーム内の故障セル数が冗長セル数を超過し、アームが電流制御に必要な電圧を出力できなくなった場合、MMC を故障と判定する。

図 6 に MMC の信頼性解析結果を示す。半数ずつのセルキャパシタに  $\pm 33\%$  の ESR の変動が発生したと仮定し、損失がアンバランスしているものとする。その結果、アレニウス則よりキャパシタの故障率が 1/2 および 2 倍となったとしている<sup>(4)</sup>。図 6(a) と (b) はそれぞれアーム内セル数を 28 およ

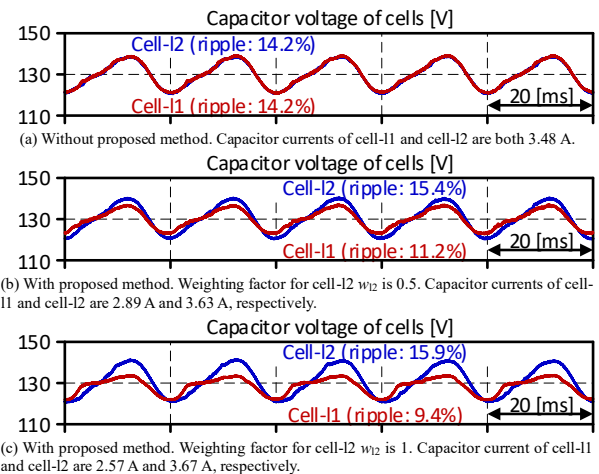


Fig. 4. Experimental results of capacitor voltage with and without proposed method.

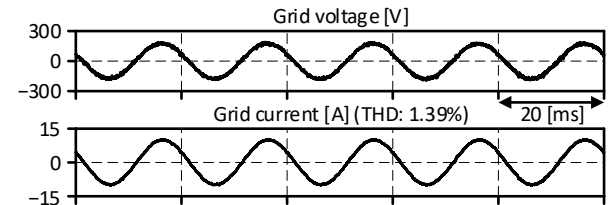


Fig. 5. Experimental results of steady-state operation of grid voltage and current when weighting factor  $w_{12} = 1$  in cell I2.

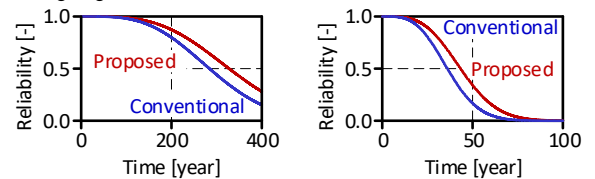


Fig. 6. Reliability of MMC with and without proposed degradation balancing control. Nominal value of the failure rate of switching devices and capacitors are set to fixed value of 0.0008 and 0.001752 occur/year, respectively<sup>(5)</sup>. Rated cell capacitor voltage is assumed to be 1.6 kV.

び 40、冗長セルは両者で 5 としている。図 6(a)における Mean-Time-To-Failure (MTTF) は従来および提案方式でそれぞれ 84.8 年と 73.8 年であり、提案方式によって寿命が 14.9% 改善している。一方で、図 6(b)における MTTF は従来と提案法で 38.0 年および 45.4 年であり、提案法により 19.3% 寿命が改善している。MMC のセル数が増加することで提案法の効果が顕著となるため、提案法は多数のセルを有する MMC に適した方式である。

今後は、推定したキャパシタパラメータに対して、MMC の信頼性を最大化する重み係数  $w_{ij}$  の決定方法を検討する。

### 文献

- (1) A. Dekka, et al., IEEE J. Emerg. Sel. Top. Power Electron., vol. 5, no. 4, pp. 1631-1656 (2017)
- (2) T. Yasuda, et al., IEEE J. Ind. Appl., vol. 12, no. 5, pp. 953-960 (2023)
- (3) H. Wang et al., IEEE Trans. Ind. Appl., vol. 50, no. 5, pp. 3569-3578 (2014)
- (4) P. Montero-Robina, et al., IEEE Trans. Power Electron., vol. 37, no. 2, pp. 1700-1710 (2022)
- (5) J. Guo, et al., IEEE Trans. Power Deliv., vol. 33, no. 5, pp. 2087-2096 (2018)