

# 追加インダクタを必要としない SRM 向け駆動回路の昇圧キャパシタ設計法

学生員 大滝 悟史\*      学生員 加藤 大貴      正員 渡辺 大貴      上級会員 伊東 淳一  
(長岡技術科学大学)

## Boost Capacitor Design Method of Drive Circuit for SRM without Additional Inductor

Satoshi Ohtaki\*, Student Member, Hirotaka Kato, Student Member, Hiroki Watanabe, Member,  
Jun-ichi Itoh, Senior-member (Nagaoka University of Technology)

This paper proposes a boost capacitor design method of a drive circuit for switched reluctance motors (SRMs). The proposed circuit consists of a small capacitor and an asymmetric half-bridge converter. This paper focuses on the boost capacitor of the proposed circuit. The boost capacitor is designed to minimize capacitance and controlled to the desired voltage. The proposed design method achieves boost operation at all operating points. In addition, the capacitor voltage ripple matches design value with an error rate of -13.5% by the experimental results. The validity of the proposed design method is verified.

キーワード：昇圧形駆動回路，スイッチトリラクタンスモータ，瞬時電流制御，ラジアルカリブル低減

**Keywords** : Boost type drive circuit, Switched reluctance motor, Instantaneous current control, Radial force ripple reduction

### 1. はじめに

近年，電動モビリティの製造コスト削減およびシステム全体の体積小型化に向けて，機電一体設計が注目されている<sup>(1)(2)</sup>。機電一体用モータとして永久磁石同期電動機(PMSM)が多く採用されているが<sup>(2)</sup>，著者らは Switched Reluctance Motor(SRM)に着目した。SRM は永久磁石が不要で製造コストが安価である。加えて，回転子が堅牢であり高速運転に適していることから<sup>(3)</sup>，機電一体向けモータとして期待されている。

高パワー密度化に伴いSRMを高速領域で駆動する場合，速度起電力の増加に伴い電流指令への追従性が悪化する。特に，トルクリプルやラジアルカリブルを低減可能な電流指令を適用し駆動する手法<sup>(4)</sup>ではパルス電流駆動と比較してさらに高い  $di/dt$  への追従性が要求される。モータ駆動時の  $di/dt$  は駆動回路の電源電圧に依存するため，電流指令への追従性を上げるためには昇圧機構の追加が必要となる。しかし，従来のブーストインダクタを用いた昇圧機構を適用すると体積が大型化する問題がある。

上記問題を解決するためにブーストインダクタの代わりにキャパシタを用いた回路構成が検討されている<sup>(5)(7)</sup>。回路構成としてはインダクタの代わりにキャパシタを追加し，モータに流入する瞬時エネルギーを利用してキャパシ

タ電圧を昇圧する。キャパシタの配置構成については，電源にキャパシタを直列接続する構成<sup>(5)(6)</sup>と並列接続する構成<sup>(7)</sup>に大別される。直接接続する構成では電源電圧とキャパシタ電圧の加算値をモータに印加できる。しかし，キャパシタ電圧の制御法はパルス電流駆動を前提としているため，前述したリプル低減波形を適用できない。一方，並列接続する構成ではパルス電流駆動以外の電流波形も適用できるが，力行運転のみ動作可能で再生運転ができない。

本論文では，著者らが文献(8)にて提案したリプル低減波形が適用可能かつ再生運転可能な昇圧形駆動回路において，昇圧キャパシタの設計手法を提案する。文献(8)ではシミュレーションにて動作確認を行っているが，本論文では実機を用いて提案する設計手法の妥当性を検証する。実験結果から，高速域において昇圧動作により電流指令に追従することを確認した。加えて，昇圧キャパシタの電圧リプルが設計値に対して-13.5%で一致することを確認したため報告する。

### 2. 提案昇圧キャパシタ設計手法

#### 〈2・1〉 昇圧駆動回路の動作原理

図 1 に文献(8)にて提案した SRM 向け昇圧形駆動回路の回路構成を示す。提案回路は一相につき，キャパシタを用いた昇圧機構部と非対称 H ブリッジコンバータから構成され

る。本回路は電流ヒステリシス制御の適用を前提としており、昇圧機構部の  $S_{dc}$  と  $S_c$  を切り替えることで電源電圧  $E_{dc}$  と昇圧キャパシタ電圧  $V_c$  をモータに印加できる。一方で、電流ヒステリシス制御とは独立して  $V_c$  の電圧を一定に保つよう制御する。詳細は2.2節にて解説する。

図2に提案回路の動作モードを示す。本回路では電流ヒステリシス制御にて印加する電圧を昇圧が必要なタイミングで切り替える。ヒステリシス制御は指令値と検出値を比較してスイッチのONとOFFを決定するが、図2(a)モード1と(b)モード2をONとOFFのパターンに割り当てることでモータに  $\pm E_{dc}$  を印加できる。同様に、図2(c)モード3と(d)モード4を割り当てることで  $\pm V_c$  を印加できる。

### 〈2・2〉 昇圧キャパシタの電圧制御方式

提案する昇圧回路では、電気角一周でキャパシタ電圧  $V_c$  が変動しないよう制御する必要がある。そこで昇圧キャパシタの電荷量に着目した電圧制御方式を提案する。前述した  $\pm V_c$  をモータに印加する期間では、昇圧キャパシタの充放電により  $V_c$  が変動する。このとき昇圧キャパシタの電荷量  $Q_c$  は相電流  $i_x(\theta_e)$  を用いて(1)式で表される。

$$Q_c(\theta_e) = \frac{V_c}{C_{bst}} = \frac{1}{\omega_e} \int_0^{2\pi} i_c(\theta_e) d\theta_e \begin{cases} i_c(\theta_e) = i_x(\theta_e), & \text{Mode3} \\ i_c(\theta_e) = -i_x(\theta_e), & \text{Mode4} \dots\dots (1) \\ i_c(\theta_e) = 0, & \text{Other} \end{cases}$$

ここで、 $C_{bst}$  は昇圧キャパシタの静電容量、 $\omega_e$  は電気角周波数、 $\theta_e$  は電気角、 $i_c$  は昇圧キャパシタ電流である。一方で、電気角一周で昇圧キャパシタの平均電圧を一定に保つためには(2)式を満たす必要がある。

$$Q_c(0, 2\pi) = 0 \dots\dots\dots (2)$$

本制御ではヒステリシス制御において昇圧が必要な期間で  $\pm V_c$  を印加するだけでなく、それ以外の期間においても(2)式を満たすように制御を行う必要がある。

図3に昇圧キャパシタの電圧制御フローを示す。本制御では電圧検出のサンプリングごとに図3のフローが実行され、昇圧機構のスイッチングパターンが決定される。実装上、(2)式の計算には検出した  $V_c$  と  $C_{bst}$  を用いている。図3より、昇圧が必要な期間では  $\pm V_c$  を印加できるスイッチングパターンを選択し、それ以外の期間では(2)式を満たすように判定する。なお、 $S_{dc}$  と  $S_c$  は相補的に動作する。

### 3. 昇圧キャパシタの容量設計

図4に昇圧キャパシタの設計フローを示す。本論文ではラジアルカリプルを低減する電流指令を適用し、回生運転を含めた全動作点で適用する。その条件下において昇圧動作ができ、かつ昇圧キャパシタの容量が最小となるよう設計する。

はじめに所望の動作点においてラジアルカリプル低減波形を適用したときの電圧指令を取得する。文献(4)のFEM解析結果を基に近似したモータモデルにより計算する。対象とするSRMのラジアル力  $F_r(i, \theta_e)$ 、トルク  $F_t(i, \theta_e)$ 、電圧指令  $V^*(i, \theta_e)$  は(3)式に示すようにフーリエ級数および多項

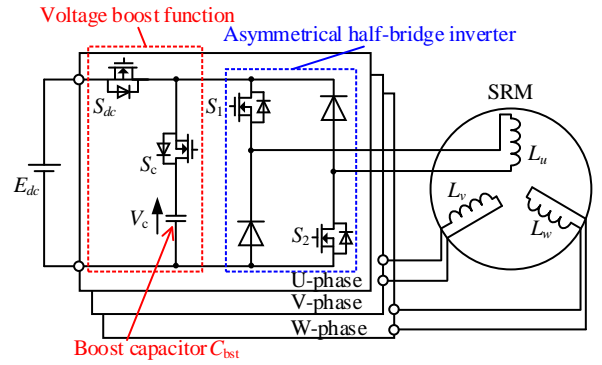


Fig.1 Configuration of proposed circuit.

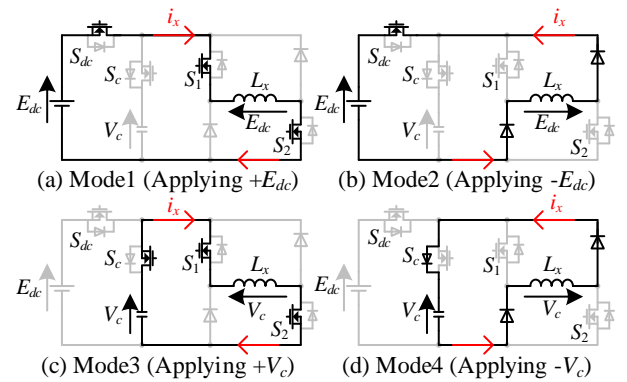


Fig.2 Operation mode of proposed circuit.

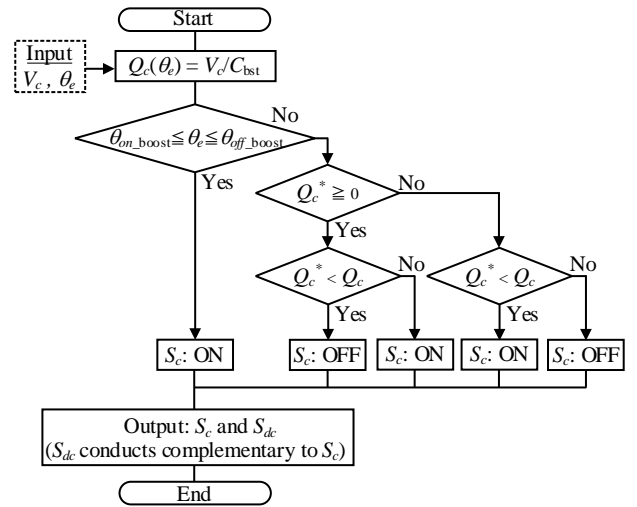


Fig.3 Determination flowchart of switching pattern for capacitor voltage control.

式により表される。

$$\begin{cases} F_T(i, \theta_e) = \sum_{n=0}^N \left\{ \left( \sum_{m=0}^M K_{Tm} \cdot i^m \right) \cdot \sin(n\theta_e) \right\} \\ F_R(i, \theta_e) = \sum_{n=0}^N \left\{ \left( \sum_{m=0}^M K_{Rm} \cdot i^m \right) \cdot \cos(n\theta_e) \right\} \\ V^*(i, \theta_e) = \omega_e \cdot \sum_{n=0}^N \left\{ \left( \sum_{m=0}^M K_{Vm} \cdot i^m \right) \cdot \sin(n\theta_e) \right\} \dots\dots\dots (3) \end{cases}$$

ここで、 $K_{Tm}$ 、 $K_{Rm}$ 、 $K_{Vm}$  は近似により求められる係数、 $i(\theta_e)$  はモータ相電流である。本論文では  $N=10$ 、 $M=10$  とし

た。  $i(\theta_e)$  の定義式を(4)式に示す。

$$i(\theta_e) = \sum_{l=0}^L i_l \sin(l \cdot \theta_e) \dots \dots \dots (4)$$

ここで、  $i_l$  は相電流の高調波振幅であり、  $L=3$  とする。(3) 式の  $F_r(i, \theta_e)$  を制約条件とし、  $F_r(i, \theta_e)$  を評価関数として所望のリプル値以下となるよう(4)式の  $i(\theta_e)$  を最適化する。この手順で1つの動作点における  $V^*(i, \theta_e)$  が導出される。

次に、導出した  $V^*(i, \theta_e)$  をもとに昇圧キャパシタの電荷量の変動幅を計算する。昇圧キャパシタの電荷量  $Q_c$  の変動量  $Q_{c\_diff}$  は(5)式より導出する。

$$Q_{c\_diff} = \max[Q_c(0, 2\pi)] - \min[Q_c(0, 2\pi)] \dots \dots \dots (5)$$

全動作点において電荷量のリプルが最大となるケースでキャパシタ容量を設計するため、  $Q_{c\_diff}$  がリプル電荷量の最大値  $Q_{c\_diff\_max}$  を上回る場合は値を更新する。同様に昇圧キャパシタの電圧を決定する。導出した  $V^*(i, \theta_e)$  において電気角一周期での最大電圧  $V_{c\_max}^*$  を(6)式より計算する。

$$V_{c\_max}^* = \max[V^*] \dots \dots \dots (6)$$

全動作点において要求される電圧指令が最大になるケースで電圧指令を設計するため、  $V_{c\_max}^*$  が要求昇圧電圧の最大値  $V_{c\_max}^*$  を上回る場合は値を更新する。その後、全動作点において同様に計算して  $Q_{c\_diff\_max}$  と  $V_{c\_max}^*$  を決定する。

最後に、昇圧キャパシタの容量  $C_{bst}$  を決定する。キャパシタ電圧のリプル量を大きく許容すれば容量を小さくすることは可能だが、実際にはスイッチング素子の耐圧  $V_{device}$  とのトレードオフが発生する。そこで、リプルの許容幅を  $V_{c\_max}^*$  と  $V_{device}$  に制限することで電圧リプルを最大まで許容しつつキャパシタの容量を最小化できる。よって  $C_{bst}$  は(7)式により決定する。

$$C_{bst} = \frac{Q_{c\_diff\_max}}{V_{device} - V_{c\_max}^*} \dots \dots \dots (7)$$

本論文では電源電圧  $E_{dc}=150$  V に対して  $V_{c\_max}^*$  を 270 V,  $V_{device}$  を 310 V に設定しており、  $Q_{c\_diff\_max}=193$   $\mu$ C であるため、  $C_{bst}$  は(5)式より 50  $\mu$ F とした。

#### 4. 実機検証

表1にSRMのモータパラメータを示す。本論文では、相数3、ステータスロット数18、ロータポール数12(3相-18S/12P型)のSRMを用いる。

図5にトルク1.0p.u., 速度1.0p.u.における力行運転時の動作波形を示す。ヒステリシス電流制御の閾値は0.5Aとした。図5(a)では電源電圧の制約から高いdi/dtを持つ電流指令に追従できていない。図5(b)では昇圧が必要な範囲でキャパシタ電圧を印加しているため、電流指令に追従できている。キャパシタ電圧波形より、昇圧範囲で発生する電圧リプルが310Vを超えないことが分かる。一方で電圧リプルの下限値が266Vであり、設計値と比較して4Vの誤差

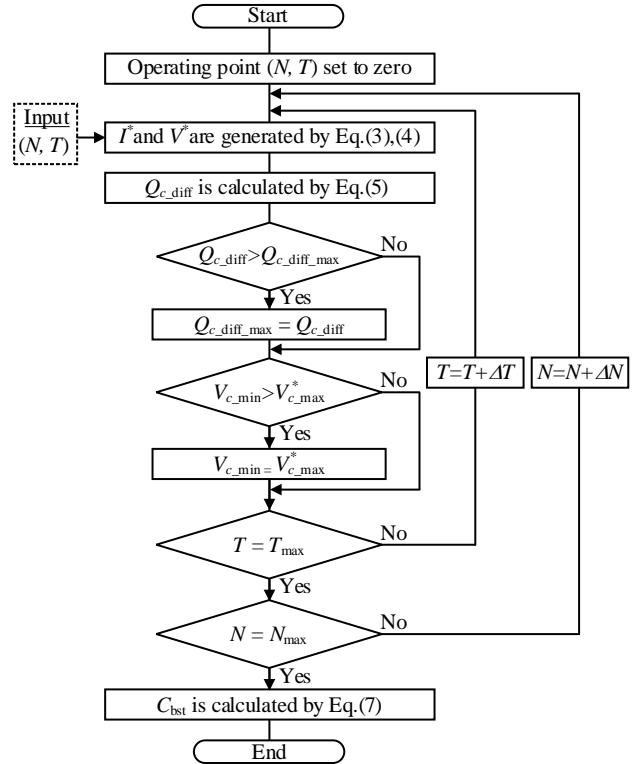


Fig.4 Design flow chart of boost-up capacitor.

Table 1. Motor parameter of SRM.

Rated power	1.1kW
Base speed(1.0p.u.), Max. speed	2400, 3600rpm
Max. torque(1.0p.u.)	4.38Nm
DC link voltage	150V
Poles	Stator:18, Rotor:12
Resistance	0.66Ω

がある。これはキャパシタ電圧の検出誤差の影響により、電圧制御が270Vと判定して保持したためだと考えられる。また、電圧制御により電気角一周期でキャパシタ電圧変動の抑制効果が確認できる。

図6にトルク1.0p.u., 速度1.0p.u.における回生運転時の動作波形を示す。この条件は  $Q_{c\_diff}$  が  $Q_{c\_diff\_max}$  と一致する動作点であり、キャパシタ電圧のリプルが全動作点で最大となる。図6(b)に示すキャパシタ電圧のリプルが34.6Vであることから設計値と比較して-13.5%で一致した。

以上より、提案する昇圧キャパシタ設計手法の妥当性および実機での昇圧動作を確認することができた。

#### 5. まとめ

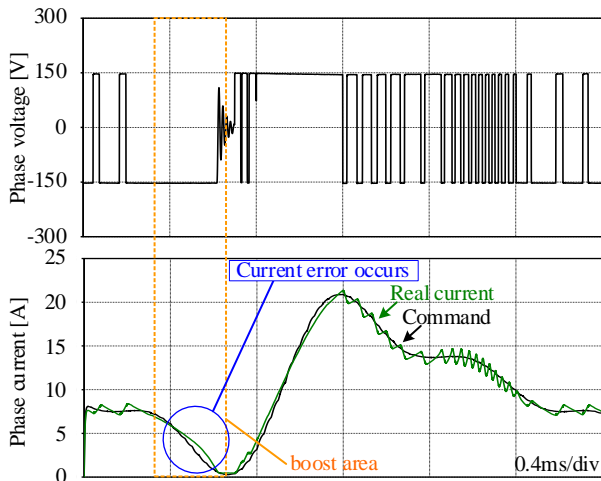
本論文では追加インダクタを必要としないSRM向け昇圧駆動回路の昇圧キャパシタの設計法を提案した。回生運転を含む全動作領域で昇圧動作を実現しつつ、昇圧キャパシタの容量が最小となるよう設計した。実験結果より、本回路による昇圧動作によって、高速域における指令電流と実電流が一致した。また、昇圧キャパシタの電圧リプルが設計と-13.5%で一致することを確認した。

今後はより昇圧機構の素子数削減と昇圧キャパシタ容量のさらなる小型化について検討する。

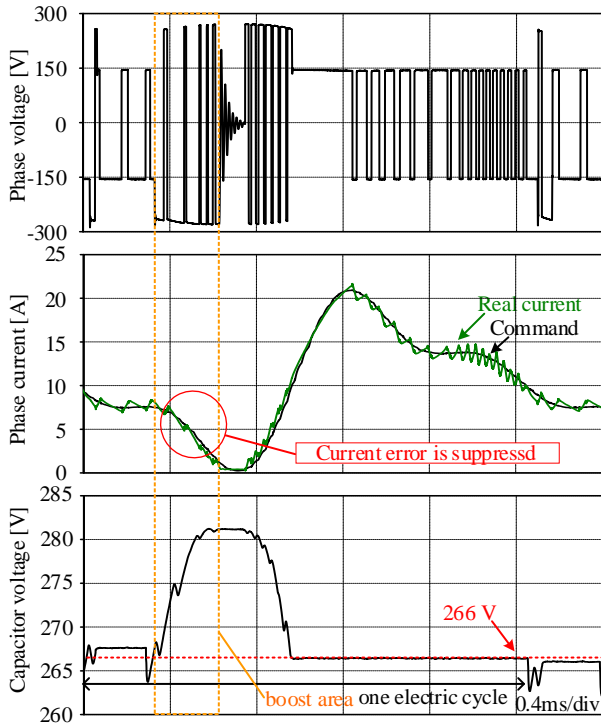
文 献

- (1) 川副洋介他：「用途指向形次世代モータの高性能化技術動向 -機電一体による小型・軽量・高効率化に関する最新技術動向-」, 2021年電気学会産業応用部門大会講演論文集, No.3-S12-3, pp99-104(2021)
- (2) W. Lee, S. Li, D. Han, B. Sarioglu, T. A. Minav, and M. Pietola: "A Review of Integrated Motor Drive and Wide-Bandgap Power Electronics for High-Performance Electro-Hydrostatic Actuators", IEEE Trans. on Transportation Electrification, Vol.4, No.3 pp.684-693(2018)
- (3) 見城尚志：「SR モータ」, 日本工業新聞社(2012)
- (4) J. Furqani, M. Kawa, K. Kiyota, and A. Chiba: "Current Waveform for Noise Reduction of a Switched Reluctance Motor under Magnetically Saturated Condition", IEEE Trans. Industrial Application, Vol.54, No.1 pp.213-222(2018)

- (5) Y. Kido, N. Hoshi, A. Chiba, S. Ogasawara, M. Takemoto: "Novel Switched Reluctance Motor drive Circuit with Voltage Boost Function without Additional Reactor", Proceedings of the 2011 14th European Conference on Power Electronics and Applications (EPE2011), pp.1-10 (2011)
- (6) R. Sugai, T. Kurishima, H. Goto, H. Funato, J. Haruna: "Optimal Design Proposal for Capacitance in Operating Area Expandable SR Motor Drive Circuit". IEEE Journal of Industry Applications, Vol.12, No.4, pp.711-718(2022)
- (7) 石川裕記, 内藤治夫: 「昇圧形駆動回路によるスイッチドリラクタンスモータのトルク脈動抑制」, IEEE Trans. on Industry Applications, Vol.137, No.10 pp.791-798(2017)
- (8) 大滝悟史, 加藤大貴, 渡辺大貴, 伊東淳一: 「追加インダクタを必要としない昇圧機能を有する SRM 駆動回路の動作検証」, 半導体電力変換/モータドライブ合同研究会, SPC-24-020/MD-24-020, (2024)

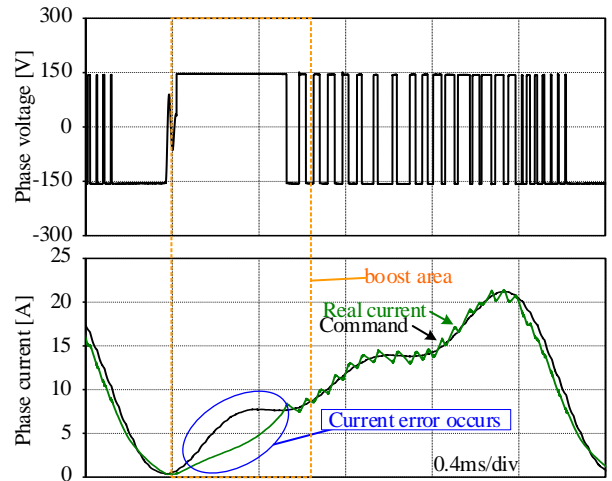


(a) Waveforms without boost function

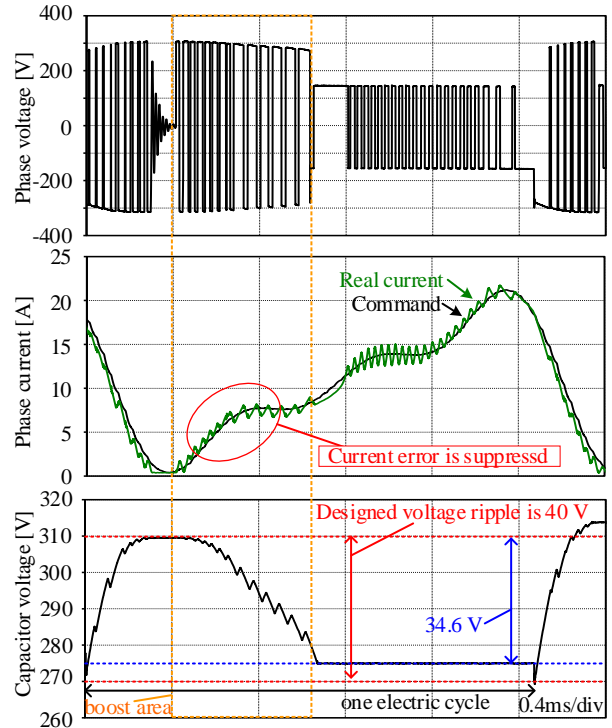


(b) Waveforms with boost function

Fig.5 Operating waveform during motoring at 1.0 torque and 1.0 speed.



(a) Waveforms without boost function



(b) Waveforms with boost function

Fig.6 Operating waveform during regenerating at 1.0 torque and 1.0 speed.