

電流源形モータエミュレータの所望の電流応答を実現する PWM 電圧検出遅れの許容範囲の明確化

学生員 田中 元粋 正員 渡辺 大貴 上級会員 伊東 淳一
(長岡技術科学大学)

Clarification of Acceptable PWM Voltage Detection Delay for Achieving Desired Current Response of Current Source Type Electric Motor Emulator

Gensui Tanaka, Student Member, Hiroki Watanabe, Member, Jun-ichi Itoh, Senior Member
(Nagaoka University of Technology)

This paper identifies acceptable voltage detection delay times to maintain the current response of the current source type electric motor emulator (EME). The EME has to detect the output voltage of an inverter under test (IUT). However, the delay due to detection using a low-pass filter (LPF) reduces the accuracy of the EME. The acceptable delay time that maintains the desired current response is identified using Bode diagrams. In addition, a phase lead compensation is applied in order to achieve the desired current response. The experimental results verify that the desired current response is achieved even when an LPF is used to detect the IUT output voltage.

キーワード：モータエミュレータ, PHIL, 電流制御, ローパスフィルタ

Keywords : electric motor emulator (EME), power hardware-in-the-loop (PHIL), current control, low-pass filter (LPF)

1. はじめに

近年、電気自動車(EVs)等の可変速駆動システムの開発において、電力変換器を用いてモータの挙動を模擬するモータエミュレータ(EME: Electric Motor Emulator)が注目されている⁽¹⁾。EMEを用いることで、大型のモータベンチを使用せずに従来同様のインバータ試験が可能となる。さらに、モータパラメータや回転速度、負荷トルク等の試験条件を容易に変更できる。そのため、EMEにはモータ駆動システムの開発コストと開発期間の削減が期待される。

EMEと実モータの大きな相違点の一つに被試験インバータ(IUT: Inverter Under Test)出力のPWM電圧を検出しなければならない点が挙げられる。EMEの電流制御応答は、IUT出力電圧(EMEの入力電圧)の検出に影響される⁽²⁾⁻⁽⁵⁾。文献(3)では、コンパレータを使用してPWM電圧をロジックレベルで直接検出している。この手法では、FPGAによる200MHzサンプリングにより検出遅延が非常に小さくなる一方でEMEに高性能なコントローラが必要となり、EMEの実装コストが増加する。

ローパスフィルタ(LPF: Low-Pass Filter)はPWM電圧から被変調波電圧を検出するための簡易的な手法であるが、検

出遅れが課題となる。フィードバック制御において、検出に遅れ時間が入ると、安定性の低下やゲインが制限される。これまでEMEでは高速な電圧検出手法が検討されており⁽⁶⁾⁽⁷⁾、LPFの使用例は著者らの知る限りほとんどない。LPFを用いたIUT出力電圧検出をEMEの電流応答を維持したまま適用できればEME実装コストを低減できる。

本論文では、EMEの電流応答を維持するために許容可能な電圧検出遅れ時間を明らかにする。ボード線図を用いて、所望の電流応答を維持する遅れ時間を検討する。さらに、LPFを用いて所望の遅れ時間を満たせない場合は、位相進み補償を適用することで所望の電流応答を得る。以上の工夫により、IUT出力電圧検出にLPFを適用した場合でも、所望の電流応答を実現できることを実験により確認したので報告する。

2. 電流源形モータエミュレータ

図1にEMEを用いたインバータ試験システムの構成を示す。EMEは実モータ使用時と同様に、三相の動力線と位置センサの信号線のみをIUTと接続する。本論文ではEMEの電力変換器として三相インバータ、カップリングとしてインダクタを使用する。検出したIUT出力電圧はEMEコン

トローラ内のモータモデルに送られる。EME では、モータ電流をモータ速度およびトルクと同時にモータモデルによって計算し、モータ電流指令値とする電流制御によってモータ電流を再現することでモータの挙動を模擬する。さらに、dq 軸上におけるインダクタの干渉を取り除くために非干渉化制御を実装する。

本論文では、埋込磁石同期電動機(IPMSM)の状態方程式をモータモデルとして EME コントローラに実装する。dq 軸座標における IPMSM の状態方程式は(1)式で表される。

$$P \begin{bmatrix} i_d \\ i_q \end{bmatrix} = \begin{bmatrix} -\frac{R_a}{L_d} & \omega_{re} \frac{L_q}{L_d} \\ -\omega_{re} \frac{L_q}{L_d} & -\frac{R_a}{L_q} \end{bmatrix} \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \begin{bmatrix} \frac{v_d}{L_d} \\ \frac{v_q}{L_q} \end{bmatrix} + \begin{bmatrix} 0 \\ -\frac{\omega_{re} \psi_m}{L_q} \end{bmatrix} \dots\dots\dots (1)$$

ここで、 i_{dq} は dq 軸電流、 v_{dq} は dq 軸電圧、 R_a は固定子抵抗、 L_{dq} は dq 軸自己インダクタンス、 ω_{re} は電気角周波数、 ψ_m は永久磁石の鎖交磁束、 P は微分演算子である。

また、出力トルク T_{out} および電気各周波数 ω_{re} との関係は次式で表される。

$$T_{out} = p\{\psi_m i_q + (L_d - L_q)i_d\} \dots\dots\dots (2)$$

$$P\omega_{re} = \frac{P}{J}(T_{out} - T_L) \dots\dots\dots (3)$$

ここで、 T_L は負荷トルク、 p は極対数、 J は慣性モーメントである。

EME 電流制御の電流指令値は(1)~(3)式をオイラー法により解くことで計算する。

表 1 に回路パラメータ、表 2 にモータパラメータを示す。EME の DC リンク電圧は IUT の DC リンク電圧よりも高くする必要がある。また、EME のスイッチング周波数は、演算周期および使用するスイッチングデバイスのデイレレーティング特性より決定する。

3. 電圧検出遅れ許容時間の明確化

図 2 に dq 軸座標上における解析モデルを示す。本論文では、IUT コントローラにベクトル制御を実装し、q 軸電流指令はトルク指令より決定する。なお、d 軸電流指令はゼロとする。さらに、IPMSM の dq 軸間干渉項に対する非干渉化制御を実装する。また、モータ回転数は 3600r/min で一定

とする。なお、解析には表 2 および表 3 のパラメータを使用する。

図 3 に単純化した解析モデルを示す。解析モデル簡単化のために、IPMSM およびカップリングインダクタの dq 軸間の干渉化が非干渉化制御により完全に取り除けると仮定する。IUT 電流制御のゲインは積分時間をモータの電気時間定数として、一次遅れ応答となるように設計する。また、EME 電流制御のゲインはカップリングインダクタを制御対象として二次標準形との比較により設計する。したがって、開ループ伝達関数は IUT 電流制御系の積分要素、LPF、二次標準形を直列接続した形となる。

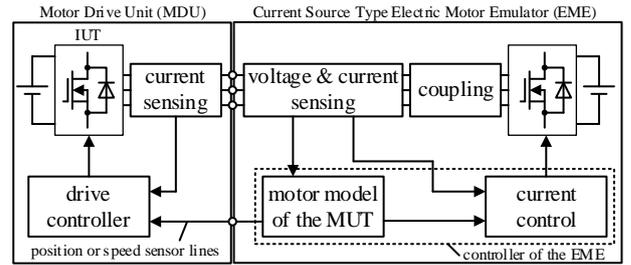


Fig. 1 Configuration of an inverter test system using an EME.

Table 1 Parameter of the circuit.

Parameter	Symbol	Value
DC link voltage of IUT	V_{dc_IUT}	280 V
DC link voltage of ME	V_{dc_ME}	320 V
Coupling inductor	L_{coup}	1.73 mH
Switching frequency of IUT	f_{sw_IUT}	10 kHz
Switching frequency of ME	f_{sw_ME}	40 kHz

Table 2 Parameter of an IPMSM.

Parameter	Symbol	Value
Output power	P_n	3.7 kW
Maximum speed	ω_h	7200 r/min
Output torque	T_n	4.91 N·m
Pole pairs	p	2
Winding resistance	R	116 mΩ
d-axis inductance	L_d	2.59 mH
q-axis inductance	L_q	3.63 mH
flux linkage of permanent magnet	ψ_m	0.0905 Wb
Moment of inertia	J	30×10^{-4} N·m

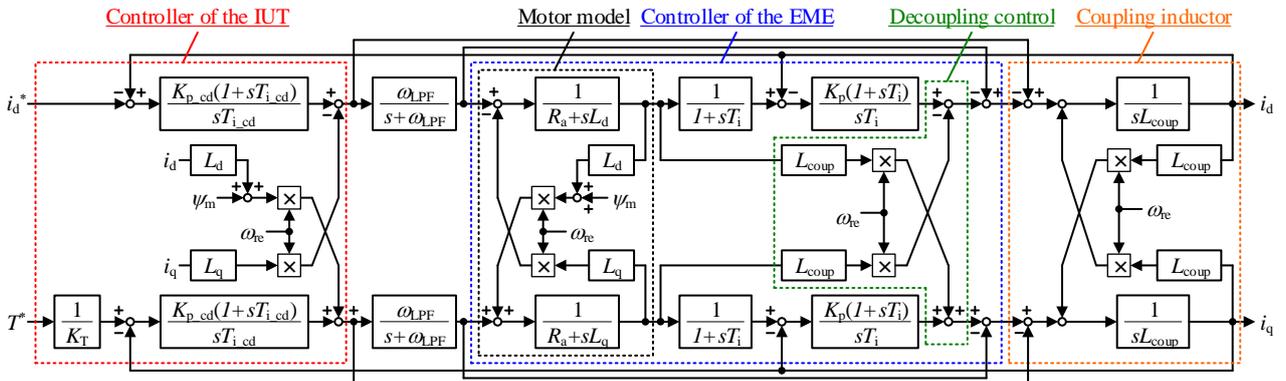


Fig. 2 Analysis model for the relationship between the cutoff frequency of the LPF and the responses of the current control for the IUT.

図 4 に図 3 に示した簡易解析モデルにおける開ループボード線図を示す。(a)に示すように、LPF のカットオフ周波数が f_{IUT} よりも十分に高い場合には、 f_{IUT} までの周波数では -20dB/dec で減少し、 f_{IUT} 以上の周波数では -40dB/dec で減少する。そのため、開ループ伝達関数の交差角周波数は f_{LPF} となり、 -20dB/dec で 0dB と交差する。一方、(b)に示すように f_{LPF} が f_{IUT} に近いあるいは f_{IUT} よりも低い場合には、 -20dB/dec よりも急な勾配となり最大で -40dB/dec で 0dB と交差することになる。開ループボード線図において、交差角周波数付近ではゲインの勾配が緩やかであることが望ましいため、LPF のカットオフ周波数は IUT 電流制御帯域よりも高く設定する必要がある。

図 5 に LPF のカットオフ周波数を変化させたときの閉ループボード線図を示す。このとき、IUT 電流制御帯域を 500Hz 、EME 電流制御帯域を 2000Hz としている。LPF のカットオフ周波数が 3kHz 以下の場合にはゲインピークが生じており、電流応答の悪化が懸念される。一方、 4kHz 以上の場合にはゲインピークは生じないため、電流応答への影響はほとんどない。したがって、LPF のカットオフ周波数を IUT 電流制御帯域の 8 倍以上とすることで電圧検出遅れ時間を許容できる。

4. 位相進み補償による過渡応答の改善

3 章にて許容できる電圧検出遅れ時間を明らかにした。しかし、IUT 電流制御帯域が高いとき、電圧検出遅れ時間を許容するためには LPF のカットオフ周波数も高くしなければならない。そのため、高調波成分の残存により電圧検出の精度が悪化し、モータ電流を正確に算出できなくなる懸念がある。一方、LPF のカットオフ周波数をスイッチング周波数に対して十分に低くすることでモータ電流は正確に算出できるが、電圧検出遅れ時間を許容できず電流応答が悪化する。そこで、カットオフ周波数が低い LPF 使用時には位相進み補償を実装することで電流応答を改善する。

図 6 に位相進み補償のボード線図を示す。図 6 に示す周波数特性をもつ伝達関数は次式で表される。

$$K(s) = K \frac{T_{\text{comp}}s + 1}{\alpha T_{\text{comp}}s + 1} \dots\dots\dots (4)$$

ここで、 K は補償ゲイン係数、 T_{comp} はゲイン特性の折点角周波数 ω_{comp} の逆数、 $\alpha (<0)$ はゲイン補償範囲を決定する係数である。(4)式を EME コントローラ内のモータモデルの前に挿入することで LPF による検出電圧を補償する。LPF のゲイン特性を直線近似すると、カットオフ周波数 f_{LPF} までのゲインが 0dB 、以降 -20dB/dec で減衰する。したがって、補償器のゲイン特性を LPF のゲイン特性と線対称として打ち消すために K を 1 、 T_{comp} を $1/(2\pi f_{LPF})$ 、 α を補償したい周波数範囲とすればよい。

図 7 に位相進み補償適用後の閉ループボード線図を示す。なお、 $K=1$ 、 $T_{\text{comp}}=1/(2\pi f_{LPF})$ 、 $\alpha=0.01$ としている。非補償時にはゲインピークおよび位相遅れが生じているが、位相進み補償の適用により LPF 非挿入時と同一の特性

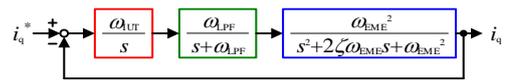
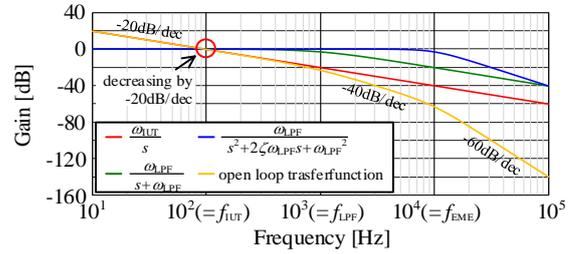
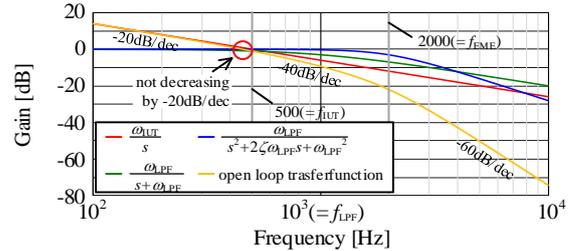


Fig. 3 Simplified model.



(a) $f_{IUT} = 100\text{ Hz}$, $f_{LPF} = 1000\text{ Hz}$, $f_{EME} = 10000\text{ Hz}$.



(b) $f_{IUT} = 500\text{ Hz}$, $f_{LPF} = 1000\text{ Hz}$, $f_{EME} = 2000\text{ Hz}$.

Fig. 4 Open loop Bode diagram of the model shown in Fig. 3.

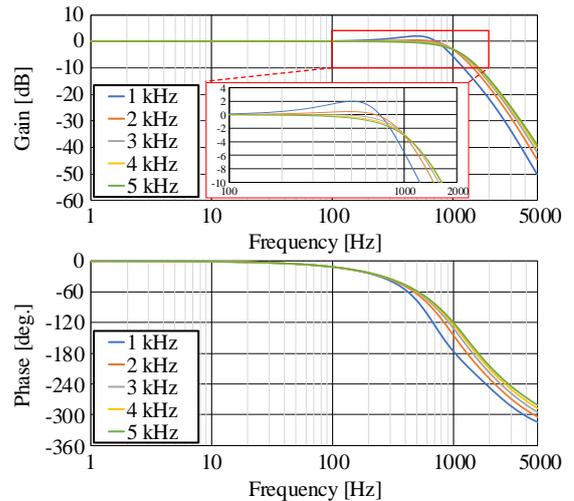


Fig. 5 Closed loop Bode diagram for cutoff frequency variation.

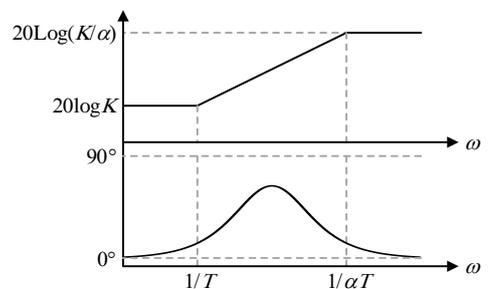


Fig. 6 Open loop Bode diagram of phase lead compensation.

が得られている。したがって、位相進み補償により許容できない電圧検出時間を補償することで、カットオフ周波数が低い LPF を使用しても所望の電流応答を維持できる。

5. 実機検証

図8に許容可能な検出遅れ時間を持つLPFの有無による電流応答の違いを示す。(a)ではLPFの影響を検証するため、IUTのコントローラからPWMの被変調波を直接EMEコントローラへ入力し、LPFを使用していない。LPFを使用しない場合、q軸電流にオーバーシュートは見られない。同様に、カットオフ周波数が4kHzのLPFによりIUT出力電圧を検出した場合においてもオーバーシュートは見られない。したがって、電圧検出遅れ時間を許容できるLPF使用時には、LPF不使用時と同等の電流応答を実現できる。

図9に検出遅れを許容できないLPF使用時の電流応答を示す。ただし、LPFのカットオフ周波数は1kHzである。進み位相補償器の各ゲインは $K=1$ 、 $T_{comp}=1/(2\pi f_{LPF})$ 、 $\alpha=0.2$ とした。 α を小さな値にすることで図7に示すように伝達関数上ではLPFを完全に補償できるが、実際のコントローラでは(4)式が疑似微分形となりEMEの制御が不安定化する。なお、適切な α の決定方法については今後の検討課題とする。(a)に示すように、1kHzのLPFを使用した場合、q軸電流にオーバーシュートが生じ、相電流が歪んでいる。一方、(b)に示すように進み位相補償を適用することでオーバーシュートを抑制でき、相電流の歪みは生じない。したがって、位相進み補償により許容できない電圧検出時間を補償することで、カットオフ周波数が低いLPFを使用しても所望の電流応答を維持できる。

5. まとめ

本論文では、EMEの電流応答を維持するのに必要な遅れ時間を明らかにした。解析およびシミュレーション結果より、LPFのカットオフ周波数をIUT電流制御帯域の8倍以上に設計することで所望の電流応答を維持できる。また、LPFを用いて所望の遅れ時間を満たせない場合は、位相進み補償を適用することで、所望の電流応答を実現できる。

文 献

- (1) S. Hamada, T. Takahashi, N. Kezuka, M. Kouketsu and S. Ishigaki, "Inverter Drive of Dynamometers for Automotive Evaluation System," 2018 International Power Electronics Conference (IPEC-Niigata 2018 -ECCE Asia), Niigata, Japan, 2018, pp. 227-232.
- (2) Y. Qi, K. Ma, and W. Tang, "Full-Bandwidth Mission Profile Emulation of the Electric Machine System With Voltage Reference Signal Transmission," in IEEE Transactions on Power Electronics, vol. 37, no. 3, pp. 3473-3483, March 2022.
- (3) Y. Luo, M. A. Awal, W. Yu, and I. Husain, "FPGA-Based High-Bandwidth Motor Emulator for Interior Permanent Magnet Machine Utilizing SiC Power Converter," in IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 9, no. 4, pp. 4340-4353, Aug. 2021.
- (4) K. S. Amitkumar, P. Pillay and J. Bélanger, "An Investigation of Power-Hardware-in-the-Loop- Based Electric Machine Emulation for Driving Inverter Open-Circuit Faults," in IEEE Transactions on Transportation Electrification, vol. 7, no. 1, pp. 170-182, March 2021.
- (5) Y.-R. Lee, Y.-C. Kwon and S.-K. Sul, "DC-Link Voltage Design of High-Bandwidth Motor Emulator for Interior Permanent-Magnet Synchronous

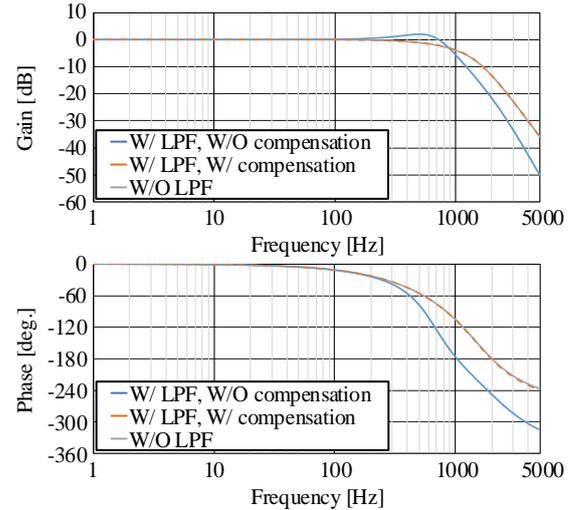


Fig. 7 Closed loop Bode diagram with phase lead compensation.

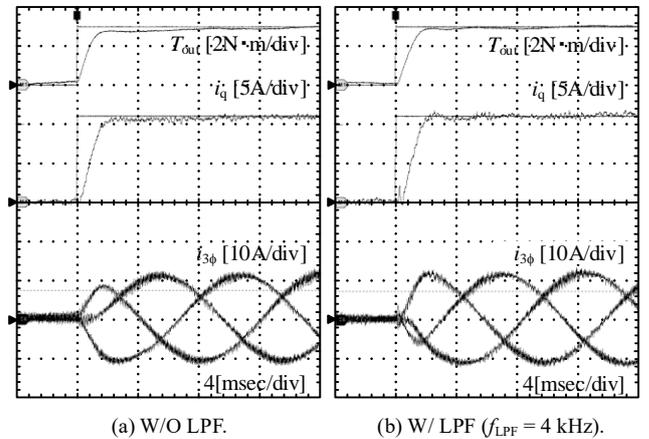


Fig. 8 Step response with LPF which is able to keep current response.

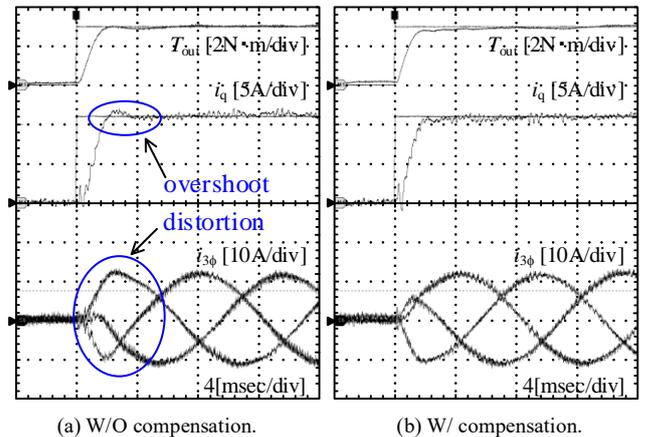


Fig. 9 Step response with LPFs having an unacceptable detection delay.

- Motors," 2018 IEEE Energy Conversion Congress and Exposition (ECCE), Portland, OR, USA, 2018, pp. 4453-4459.
- (6) K. Ma, S. Xia, Y. Qi, X. Cai, Y. Song, and F. Blaabjerg, "Power-Electronics-Based Mission Profile Emulation and Test for Electric Machine Drive System—Concepts, Features, and Challenges," in IEEE Transactions on Power Electronics, vol. 37, no. 7, pp. 8526-8542, July 2022.
- (7) Tung-Hai Chin, M. Nakano, and T. Hirayama, "Accurate measurement of instantaneous values of voltage, current and power for power electronics circuits," PESC 98 Record. 29th Annual IEEE Power Electronics Specialists Conference (Cat. No.98CH36196), Fukuoka, Japan, 1998, pp. 302-307 vol. 1.