

幅広いデューティ調整範囲と振幅可変機能を有する 高圧パルス電圧を出力する成膜装置向け絶縁型方形波コンバータ

学生員 山本 晃生 正員 渡辺 大貴 正員 中田 祐樹

上級会員 伊東 淳一 (長岡技術科学大学)

Isolated Square Waveform Converter with Variable Duty and Amplitude Adjustment of High Voltage Pulse Waveform for Coating Equipment Applications

Koki Yamamoto, Student Member, Hiroki Watanabe, Member, Yuki Nakata, Member,
Jun-ichi Itoh, Senior Member
(Nagaoka University of Technology)

This paper proposes an isolated square waveform converter with a DC offset voltage circuit to generate a 100 V to -2 kV square waveform voltage for coating equipment. This converter requires the capability of variable duty control and variable amplitude operation to manage the coating performance. This paper proposes a circuit topology that uses two isolated converters with wide duty range of high-voltage pulses for thin-film coatings and variable pulse voltage amplitude capability. The experimental result verified that the switching duty is variable from 0 – 100% and that the wave height value of the output square waveform voltage is controllable.

キーワード : 絶縁型方形波コンバータ, 薄膜成膜装置, 高電圧パルス生成

Keywords : Isolated square waveform converter, Thin film coating equipment, High voltage pulse generation

1. はじめに

近年, 切削工具等の金属材料を対象に耐摩耗特性を付与できる薄膜コーティング技術が広く用いられている⁽¹⁾⁻⁽²⁾。コーティングを行う成膜装置は, 表面コーティング時に最大 100 V/-2 kV の高圧パルス電圧を印加する高圧バイポーラ電圧出力回路が用いられる他, 1) 数百 kHz 以上の周波数による高圧パルス電圧の供給, 2) 高圧パルス電圧のデューティ範囲可変, 3) 高圧パルス電圧の正電圧振幅の可変のような機能が要求される⁽³⁾⁻⁽⁹⁾。

従来では 2 つの直流電源の出力段に半導体スイッチを配置し, 正負の電圧を切り替えることでパルス電圧を生成していた。しかし, 本回路では直流電圧が数 kV と高く, また実際には配線インダクタンスに起因するサージ電圧を許容可能な素子耐圧が必要となるため, 半導体スイッチング素子の選定が難しい。

本論文では, 絶縁機能を有した数 kV の高電圧出力を実現する回路構成として, 3 巻線トランスを用いた絶縁型方形波コンバータを提案する。提案回路は絶縁トランスの巻

数比により昇圧することで半導体スイッチング素子を用いる回路側は低圧化することができる。また, 方形波インバータと直流オフセット回路を組み合わせることで可変デューティでの電圧出力と出力電圧振幅調整機能を実現する。ミニモデルを用いた実機検証により 25 V/-数百 V のパルス電圧において可変デューティと可変振幅動作を確認した。

2. 絶縁型方形波コンバータの構成

<2.1> 提案回路の構成図

図 1 に提案する絶縁型方形波コンバータを示す。本回路は絶縁型方形波インバータと直流オフセット回路から構成される。絶縁型方形波インバータは振幅範囲が 0 V / -2 kV の高圧パルス電圧を出力する。高圧側となるトランス二次側回路では耐圧の観点から半導体スイッチング素子を使用せず, ダイオード D_1 によって整流動作を行う。

直流オフセット回路は最大 100V 程度の DC 電圧を出力する。一次側のハーフブリッジ回路によって高周波交流電圧をトランスに印加し, 二次側の倍電流整流器によって低圧直流電圧を出力する。直流オフセット回路による出力電圧

振幅の調整は、一次側の上下アームのスイッチと二次側の2つのスイッチのデューティを調整することで行う。最後にコンバータ出力端にはRCDクランプスナバ回路を適用することで、方形波コンバータ-成膜装置間の配線インダクタンスと成膜装置が有する容量成分による共振を抑制する(10)。

<2.2> 提案回路の動作原理

図2にデューティを50%とした場合の、絶縁型方形波インバータのスイッチングパターンと出力電流及び電圧動作波形を示す。絶縁型方形波インバータは2つの動作モードにより駆動する。モードIは直流オフセット回路側から得られる直流電圧を負荷に印加するモードである。フルブリッジインバータ回路によりトランス一次側に正電圧を印加する。3巻線トランスの二次側巻線の極性は対になるように構成しているため、本期間中に発生するトランス二次側電圧 v_{Lm2} 及び v_{Lm3} によって、トランス二次側出力端電圧 v_{sq} は相殺され0Vを出力する。負荷端から見て方形波インバータと直流オフセット回路は直列構成となるため、本期間中は直流オフセット回路の出力電圧 V_{Cs2} が負荷に対して印加される。

モードIIは負のパルス電圧を負荷に印加するモードとなる。フルブリッジインバータ回路のスイッチングパターンはモードIと逆となり、トランス一次側に負の電圧が印加される。このとき、 L_{m2} 側のトランスについては整流ダイオード D_1 に逆バイアスが印加されるため導通せず、電圧を出力しない。よって、トランス二次側出力端 v_{sq} には整流回路の平滑キャパシタ電圧 v_{Cs1} と二次側トランス出力電圧 v_{Lm3} の和である-数kVの負電圧が出力される。

図3にデューティを50%とした場合の直流オフセット回路のスイッチングパターンと出力電流、及び電圧動作波形を示す。直流オフセット回路も方形波インバータと同様に2つの動作モードで駆動する。図3中のモードIにおいて、トランス T_{r2} の二次側に直流電圧の半値の正電圧が出力され、インダクタ L_1 の電流 i_{L1} が線形増加する。モードIIにおいてはトランス T_{r2} の二次側に負電圧が出力されることでインダクタ L_2 の電流 i_{L2} が線形増加する。これにより、直流オフセット回路の出力電流 I_{Cs2} はインダクタ電流 i_{L1} および i_{L2} に対して2倍となる。そのため、出力電圧 V_{Cs2} はトランス T_{r2} における二次側交流電圧 v_{Lm4} の実効値 $V_{in}/2$ に対して1/2倍となる。つまり、出力電圧 V_{Cs2} には入力電源電圧 V_{in} の1/4倍となる直流電圧が印加される。

3. 制御方式

図4に提案回路の制御ブロック図を示す。方形波インバータおよび直流オフセット回路はそれぞれオープンループ制御で動作する。絶縁型方形波インバータの一次側Hブリッジはスイッチングデューティ D_1 によって最大出力パルス電圧0V/-2kVのオン期間を0-100%で可変する。直流オフセット回路の一次側スイッチ S_5 、 S_6 および二次側スイッチ S_7 、 S_8 はスイッチングデューティ D_2 によってそれぞれ0-

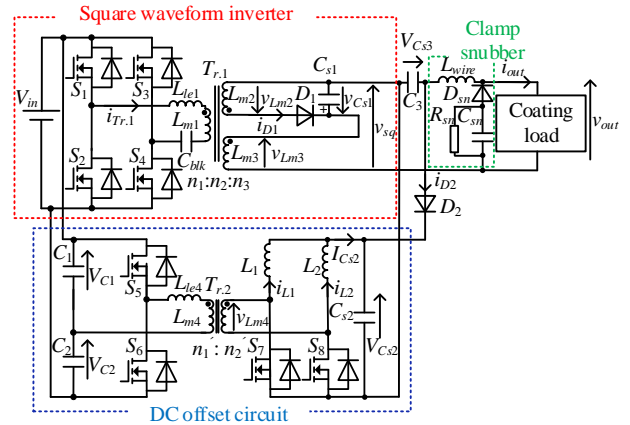


Fig. 1. Circuit configuration of proposed circuit.

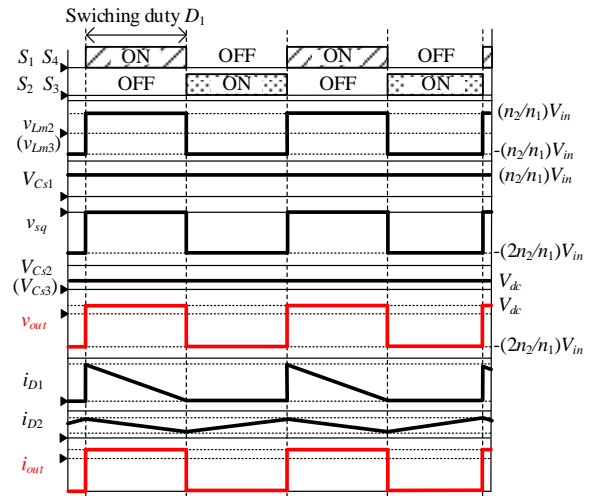


Fig. 2. Switching patterns of isolated square waveform inverter($D_1=50\%$).

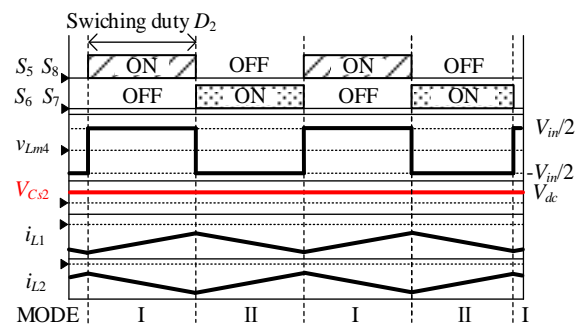


Fig. 3. Switching patterns of isolated DC offset circuit ($D_2=50\%$).

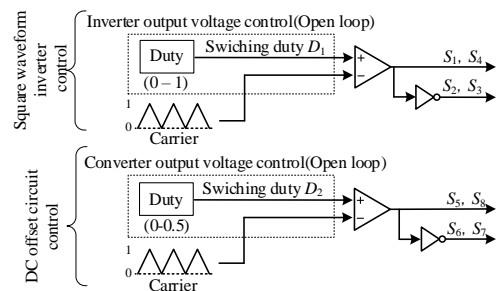


Fig. 4. Control block diagram of proposed circuit.

50%の範囲で可変する。

図 5 に図 1 における絶縁型方形波インバータのデューティ D_1 を変更した場合のスイッチングパターンを示す。二次側トランス出力電圧 v_{Lm2} はブロッキングキャパシタ C_{blk} によって直流成分がカットされるため、交流成分に対してのみ昇圧された電圧波形が得られる。 C_{blk} の直流電圧 V_{blk} は次式より求められる。

$$V_{blk} = \frac{n_2 V_{in} (1 - 2D_1)}{n_1} \dots\dots\dots (1)$$

ここで、 V_{in} は入力電圧、 D_1 は絶縁型方形波インバータのデューティ比、 n_1 はトランス $T_{r.1}$ の一次側巻き数、 n_2 はトランス $T_{r.1}$ の二次側巻き数である。

図 5 (a) にデューティ D_1 が 50% 以下の場合の各電圧波形を示す。このとき、二次側トランス出力電圧 v_{Lm2} では、オン期間 T_{on1} がデューティ D_1 によって短くなることに比例して、交流電圧の平均値 V_{acavg} が正方向に増加する。また、 v_{Lm2} の電圧ピーク値 V_{acpeak} および電圧ボトム値 V_{acbot} は直流電圧 V_{blk} だけオフセットとして増加する。

図 5 (b) にデューティ D_1 が 50% 以上の場合の各電圧波形を示す。このとき、二次側トランス出力電圧 v_{Lm2} では、オン期間 T_{on1} がデューティ D_1 により長くなることに比例して、交流電圧の平均値 V_{acavg} が負方向に増加する。 v_{Lm2} の電圧ピーク値 V_{acpeak} および電圧ボトム値 V_{acbot} は直流電圧 V_{blk} だけオフセットとして減少する。

また、二次側トランス出力電圧 v_{Lm2} を半波整流後の DC 電圧を二次側トランス出力電圧 v_{Lm3} に重畳することで、電圧振幅 V_{p-p} を 0 V 以下の負電圧領域で持つ。これにより、Duty が 0% - 100% の期間における 0 V から数 kV の高圧パルス電圧 v_{sq} の出力を実現する。

図 6 に直流オフセット回路のデューティ D_2 が 50% 以下の場合のスイッチングパターンを示す。トランス一次側のハーフブリッジインバータでは電圧時間積の関係が変化し、オン期間 T_{on2} が短縮することに比例して、交流電圧の平均値 V_{acavg} が正方向に増加する。そのため、キャパシタ電圧 V_{C1} 、 V_{C2} の分圧比およびインダクタ電流 i_{L1} 、 i_{L2} の電流比の関係も変化する。デューティ D_2 の可変を加味したキャパシタ C_{S2} に出力される直流電圧 V_{dc} は、次式で求められる。

$$V_{dc} = D_2 (1 - D_2) V_{in} \dots\dots\dots (2)$$

ここで、 D_2 は直流オフセット回路のデューティである。

4. 実機実験

表 1 に実験条件を示す。本論文では回路動作の基礎検証を行うため、負荷器としてホーロー抵抗を用いた。また、本実験では容量性負荷を用いないことから配線インダクタンスとの共振が発生しないと仮定し、RCD クランプスナバ回路は用いない。

図 7 に絶縁型方形波インバータにおける一次側 H ブリッジのデューティ D_1 をそれぞれ 50%、20%、80% とした場合

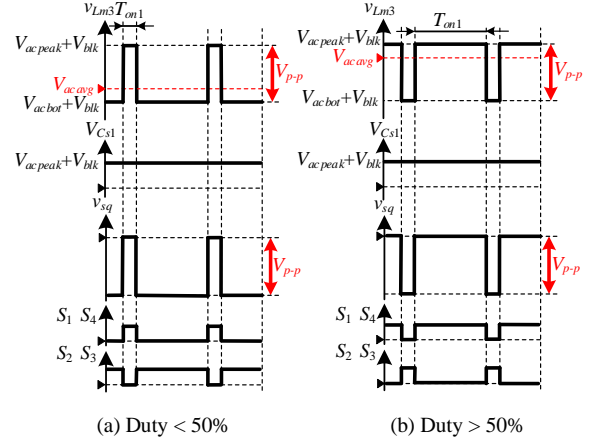


Fig. 5. Switching patterns of Isolated Square waveform inverter with variable Duty.

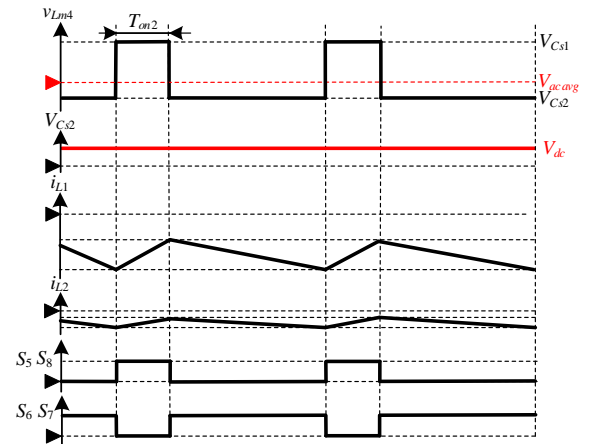


Fig. 6. Switching patterns of DC offset circuit with variable Duty (Duty < 50%).

Table 1. Experimental condition.

Element	Symbol	Value
Input voltage	V_{in}	100 V
Switching frequency (Square waveform inverter)	f_{sw_sq}	300 kHz
Switching frequency (DC offset circuit)	f_{sw_dc}	100 kHz
Dead time	T_{dead}	100 ns
Turn ratio (Square waveform inverter)	n	$n_1:n_2:n_3=1:2.7:2.7$
Magnetizing inductor (Square waveform inverter)	L_{m1}	278 μ H
Leakage inductor (Square waveform inverter)	L_{le1}	1.47 μ H
Turn ratio (DC offset circuit)	n'	$n'_1:n'_2=1:1$
Magnetizing inductor (DC offset circuit)	L_{m2}	875 μ H
Leakage inductor (DC offset circuit)	L_{l2}	2.19 μ H
Boost inductor	L_1, L_2	100 μ H
DC capacitor	C_1, C_2	50 μ F
Output side capacitor	C_3	20 μ F
Blocking capacitor	C_{blk}	25 μ F
Load resistance	R_{out}	200 Ω

における動作波形を示す。図 7(a) よりデューティ D_1 が 50% においては、負荷電圧波形中の負電圧出力期間がおおよそ 50% となった。また、直流オフセット回路の出力電圧 V_{C2} は 25 V となった。これは、(2) 式に本実験における入力電圧 $V_{in}=100$ V とデューティ $D_2=50\%$ を代入して算出した直流電圧 V_{dc} と同様の値となる。そして、負荷電圧の正電圧振幅に

25 V の直流電圧が重畳されることから、指令値通りのオフセット電圧が重畳できていることが確認できた。一方で、負荷電圧パルスの過渡現象時にリングングが確認できる。これは、3巻線トランス二次側の漏れインダクタンスと3巻線トランス二次側の浮遊容量による共振が原因と考えられる。このときの共振周波数は 8.33 MHz であり、3巻線トランス二次側の漏れインダクタンスは 2.22 μH 、二次側浮遊容量は 183 pF であることから共振周波数とほぼ一致する。

図 7(b)および図 7(c)も同様に、デューティ D_1 を 20%および 80%に設定することで負荷電圧の負電圧出力期間を調整できていることを確認した。

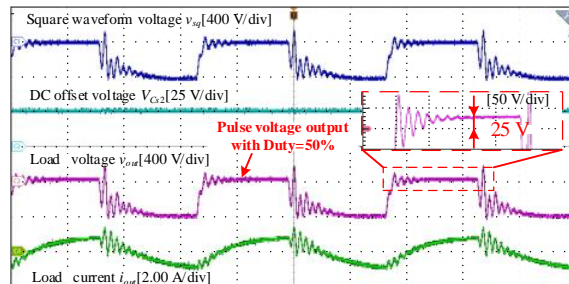
図 8 に直流オフセット回路側のスイッチ $S_5 - S_8$ のデューティ D_2 を 10%に変更した場合の動作波形を示す。このとき、 V_{C32} は 10 V であることが確認できた。(2)式に実験条件である入力電圧 $V_{in}=100\text{ V}$ とデューティ $D_2=10\%$ を代入すると $V_{dc}=9.0\text{ V}$ となり、計算値と測定値の誤差 10%程度でおおむね一致する。また、図 7(a)と図 8 の負荷電圧 V_{out} を比較すると、パルス正電圧振幅が 25 V から 10 V に減少することから、可変振幅機能の有効性を確認した。

5. まとめ

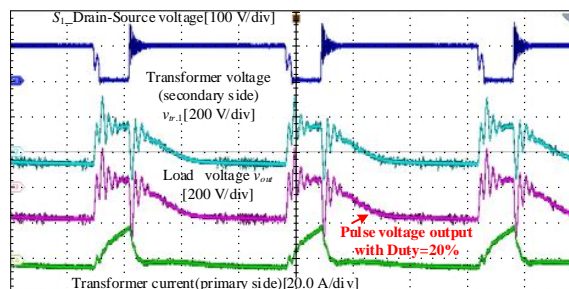
本論文では、成膜装置に用いる最大振幅範囲 100 V/2 kV の高圧パルス電圧を出力する絶縁型方形波コンバータを提案した。本回路は、300 kHz の高周波スイッチングによって高圧パルス電圧を出力し、幅広い範囲のデューティ可変機能とパルス正電圧の振幅調整機能を有する。提案法のミニモデルを用いた実機検証により、高圧パルス電圧のデューティ 50%を基準とする上下のデューティ範囲で 25 V/数百 V のパルス電圧出力を確認した。また、パルス正電圧振幅を直流オフセット回路によって調整可能であることを確認した。今後は成膜装置を負荷として接続した際の提案回路の動作検証を行う。

文 献

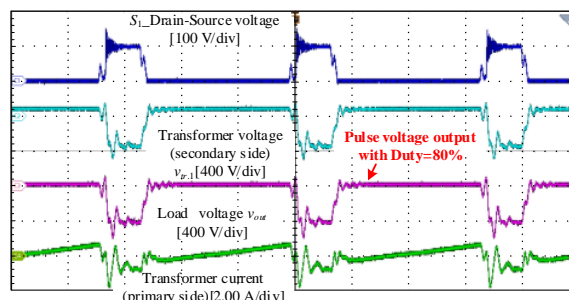
- (1) W.Yongqiang, C. Xiaoxia, T. Xiubo, G. Chunzhi, Y. Shiqin, J. Zhiqiang, and C. Liangji, "Effects of pulsed bias duty ratio on microstructure and surface properties of TiN films," *Vacuum* 89, pp. 185–189, 2013.
- (2) J. Salamania, L.J.S. Johnson, I.C. Schramm, K.M. Calamba, R. Boyd, B. Bakhit, L. Rogstr, M. Od'en, "Influence of pulsed-substrate bias duty cycle on the microstructure and defects of cathodic arc-deposited Ti1-xAlxN coatings," *Surface and Coatings Technology*, Vol. 419, 15 August 127295, 2021.
- (3) 中塚健夫, 藤田英明, 赤木泰文, 「常圧プラズマ発生用高周波電圧形インバータの PDM 制御法」 電気学会論文誌 D, Vol.125, No.5, pp.413-419, 2005.
- (4) 小関国夫, 高山健, 「誘導加速シンクロトロンのための MHz 動作高電圧パルス電源の開発」 電気学会論文誌 A, Vol.126, No.3, pp.121-126, 2006.
- (5) 岡村勝也, et al. 「SiC-JFET を用いた誘導加速シンクロトロン用パルス電源の開発」 電気学会論文誌 A, Vol.134, No.6, pp. 402-409, 2014.
- (6) A. Elserougi, A. M. Massoud and S. Ahmed, "A boost-inverter-based bipolar high-voltage pulse generator", *IEEE Trans. Power Electron.*, vol. 32, no. 4, pp. 2846-2855, 2017.



(a) Operating waveform of the proposed circuit.
 $V_{in}=100\text{ V}$, $R_{out}=200\ \Omega$, $D_1=50\%$, $D_2=50\%$



(b) Operating waveform of the proposed circuit.
 $V_{in}=100\text{ V}$, $R_{out}=200\ \Omega$, $D_1=20\%$, $D_2=50\%$



(c) Operating waveform of the proposed circuit.
 $V_{in}=100\text{ V}$, $R_{out}=200\ \Omega$, $D_1=80\%$, $D_2=50\%$

Fig.7. Operating waveform for variable duty control

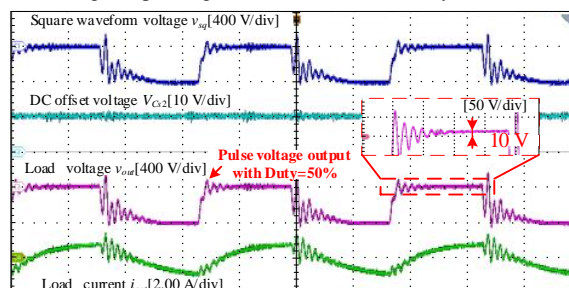


Fig.8. Operating waveform for variable amplitude control.
 $V_{in}=100\text{ V}$, $R_{out}=200\ \Omega$, $D_1=50\%$, $D_2=10\%$

- (7) X. Lan, M. Long, X. Zi-Jie, X. Qin, Z. De-Qing and Y. Zi-Kang, "A novel generator for high-voltage bipolar square pulses with applications in sterilization of microorganism", *IEEE Trans. Dielectrics Elect. Insul.*, vol. 22, no. 4, pp. 1887-1895, Aug. 2015.
- (8) M. R. Delshad, M. Rezaejad, and A. Sheikholeslami, "A new modular bipolar high-voltage pulse generator", *IEEE Trans. Ind. Electron.*, vol. 64, no. 2, pp. 1195-1203, 2017.
- (9) Zhiyuan Zhang, Hengxin He, Hui Yu, Kejie Li, Kai Bian, Weijiang Chen, "A Modular Push–Pull–Flyback High-Voltage Pulse Generator for Electric Field Emulation During a Lightning Strike", *IEEE Transactions on Power Electronics*, vol.38, no.6, pp.7322-7335, 2023
- (10) A. Hren, J. Korelic and M. Milanovic, "Rc-rcd clamp circuit for ringing losses reduction in a flyback converter", *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 53, no. 5, pp. 369-373, 2006.