

補助回路による倍電圧整流回路の動作模擬

山口 優輝・大島 慶太・渡辺 大貴・伊東 淳一（長岡技術科学大学）

河内 謙吾（三菱電機/長岡技術科学大学）

1. はじめに

倍電圧整流回路は、大容量コンデンサにより機器の大型化を招く問題がある⁽¹⁾⁽²⁾。そこで本論文では倍電圧整流回路の動作を、より小容量の電解コンデンサと補助回路で模擬する回路方式と制御方法を提案する。提案システムにより倍電圧整流回路のキャパシタンスを99%削減した場合でも、キャパシタンス削減前と同等の入力電流波形が得られたことを確認したため報告する。

2. 倍電圧整流回路の模擬方法

図1に提案する倍電圧整流回路を示す。提案回路は倍電圧整流回路にインダクタと1レグからなる補助回路を付けた構成である。補助回路は2つのスイッチにより補助回路電流 I_L を制御する。負荷はインバータ駆動された負荷が接続されることを想定し、電流源としている。本稿では、 $C=25\mu\text{F}$ とした提案回路によって、 $C=2.5\text{mF}$ を持つ通常の倍電圧整流回路を模擬する。

図2に制御ブロック図を示す。提案制御法は補助回路電流 I_L を制御するPI制御器で構成される。PI制御器の出力はインダクタ L に印加する電圧であるため、レグの平均出力電圧に V_N を足して補償している。補助回路電流指令値 I_L^* は、 $C=2.5\text{mF}$ とした通常の倍電圧整流回路の入力電流 I_{in} を与える。これにより、大容量のコンデンサ C が接続された場合の倍電圧整流回路を模擬できる。

3. シミュレーション結果

図3に通常の倍電圧整流回路と提案模擬回路のコンデンサ電圧 V_N 波形を示す。模擬回路のコンデンサ電圧平均値および振幅は、通常の倍電圧整流回路に対して3V程度の誤差であり、概ねコンデンサ電圧を再現できている。なお、各ダイオードが導通する期間に、2つの C と C_{dc} 、 L_{gt} を経路とする581Hzの共振が発生しているが、ダンピング抵抗を設ける等の対策により抑制できる見込みである。

図4に通常の倍電圧整流回路と提案模擬回路の入力電流波形を示す。全期間を通して模擬回路の入力電流が通常の倍電圧整流回路とよく一致しており、精度良く模擬できている。

図5に図4の条件における入力電流の高調波解析結果と、JIS C 61000-3-2で定める入力電流高調波上限値を示す。提案制御を適用して模擬動作を行った場合、模擬した入力電流の1,3,5,7次成分は模擬対象回路の電流と比較して1.1%以内の誤差で一致している。なお、本結果は、JIS C 61000-3-2の規格を満足している。

今後はスイッチング回数を低減して高調波を減らす手法を検討する。

文 献

(1) 牧野・田村・牛嶋・塚本「倍電圧整流回路における低歪整流動作について」
パワー・エレクトロニクス研究会講演論文集 13 巻 (1987)
(2) 高橋勲, 正弦波入力電流ダイオード整流回路 自費出版 (1994)

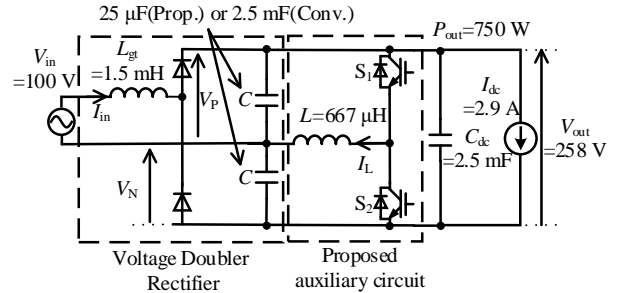


Fig.1. Proposed voltage doubler rectifier.

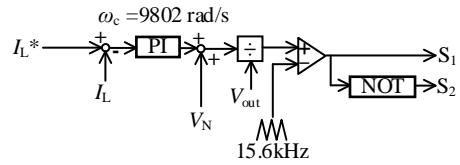


Fig.2. Control block diagram.

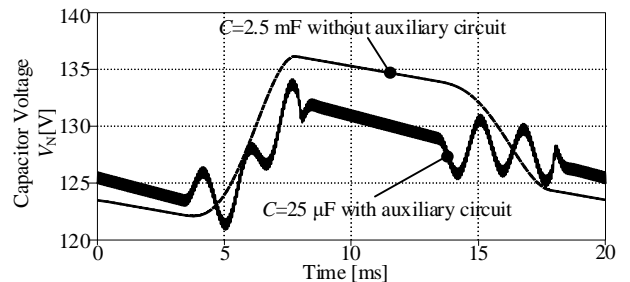


Fig.3. Capacitor voltage waveform.

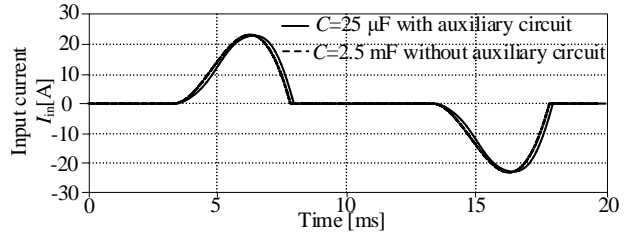


Fig.4. Input current waveform.

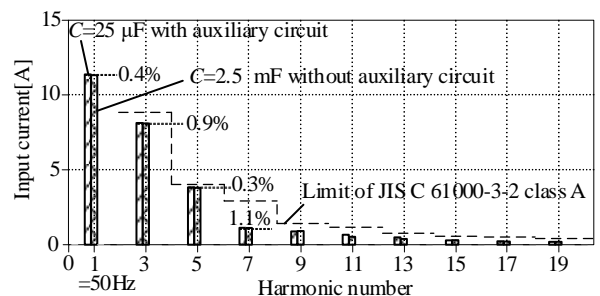


Fig.5. Input current harmonics.