

電流連続/不連続モード混在制御を用いた 電力脈動補償機能を有する T-type インバータ

東出 稜平* 楠居 琳太郎 渡辺 大貴

中田 祐樹 伊東 淳一 (長岡技術科学大学)

T-type Inverter in both Continuous and Discontinuous Current Mode for Active Power Decoupling Capability
Ryohei Higashide*, Rintaro Kusui, Hiroki Watanabe, Yuki Nakata, Jun-ichi Itoh, (Nagaoka University of Technology)

This paper proposes an active power decoupling method for T-type inverters in continuous and discontinuous current mode. The active power decoupling method in a T-type inverter requires no additional components. The proposed method switches the current mode between CCM and DCM in order to reduce the 2nd order harmonic component in the input current and improve efficiency. Experimental result shows that the efficiency of the CCM/DCM control is 94.6%, which is a 0.8% pt improvement compared to DCM. In addition, the losses are reduced by 12.9% compared to the DCM. Furthermore, the 2nd order harmonic component of the input current is reduced by 94.2% compared with not using active power decoupling.

キーワード : T-type インバータ, 電力脈動補償, 電流連続モード, 電流不連続モード

(Keywords, T-type inverter, active power decoupling, continuous current mode, discontinuous current mode)

1. はじめに

太陽光発電や蓄電装置, V2G などに使用される単相 AC-DC コンバータの系統側瞬時電力は, 系統の 2 倍の周波数で脈動するのに対し, 直流の入力または出力電力は一定である。そのため単相 AC-DC コンバータは, 電力脈動を吸収するために, 直流中間部に大容量の電解コンデンサがよく使用される。電解コンデンサの寿命は温度に大きく依存するため, コンバータの大型化だけでなく, 低寿命化を招く⁽¹⁾。

一方, 追加回路などにより積極的に電力脈動を補償するアクティブパワーデカップリング方式が提案されている⁽²⁾。この方式では小容量かつ長寿命なフィルムコンデンサやセラミックコンデンサを電力脈動の補償に用いることができるため, システムの小型化, 長寿命化が期待できる。しかし, 追加回路により, 大型化やコストの増加が懸念される。

上記の課題に対し, T-type インバータを用いた電力脈動補償方式が提案されている⁽³⁾⁽⁴⁾。この方式では, バッファキャパシタから構成されるレグの中性点電流により電力脈動の補償を行う。中性点電流と出力電流を共通のインダクタを通して制御するため, 追加インダクタが不要である特徴を持つ。T-type インバータで電力脈動補償を実現する制御法として, 電流連続モード(CCM)が検討されている⁽³⁾。しかし, この制御法では出力電流よりも中性点電流が大きくなると

制御できない。そのため, 出力電流のゼロクロス付近で電力脈動が残存する。これに対し, 電流不連続モード(DCM)を用いた電力脈動補償法が提案されている⁽⁴⁾。この制御法では電流不連続モードを利用して, タイムシェアリングで出力電流と中性点電流を別々に制御する。そのため, 補償不可期間なく電力脈動を補償できる。しかし, CCM と比較して, 電流実効値が増加するため, 効率の低下が懸念される。これらの課題に対して著者らは CCM/DCM 混在制御による電力脈動補償法を提案している⁽⁵⁾。本制御では CCM の補償不可期間のみ DCM を適用することで, DCM のみに比べ効率を改善し, CCM のみに比べ脈動補償効果を改善する。これまで CCM/DCM 混在制御を用いた電力脈動補償法の効果は実験により確認しているが, 設計法については検討されていない。特に DCM を適用した場合のスイッチングデバイスに関する理論的な設計指針は明らかになっていない。

本論文では, CCM/DCM 混在制御における受動素子およびスイッチングデバイスの設計指針を示す。受動素子は電流実効値低減の観点から設計を行う。また, スwitchングデバイスの選定は DCM 動作中のジャンクション温度に基づいて行う。実機検証の結果, CCM/DCM 混在制御の効率は DCM と比較して 0.8%pt 改善し, 損失を 12.9%低減すること, 入力電流の 2 次高調波を 94.2%低減することを確認したため報告する。

2. T-type インバータの単相電力脈動補償

図 1 に T-type インバータの回路構成を示す。本回路を用いた電力脈動補償法では、直流側のキャパシタ C_1 , C_2 をエネルギーバッファとして用いる。負荷側の力率を 1 と仮定すると、インバータの出力瞬時電力 p_{out} は(1)式で表される。

$$p_{out} = v_{out} i_{out} = V_{out} I_{out} - V_{out} I_{out} \cos(2\omega t) \dots \dots \dots (1)$$

ここで、 v_{out} , V_{out} は出力電圧の瞬時値と実効値, i_{out} , I_{out} は出力電流の瞬時値(基本波周波数の瞬時値)と実効値(基本波周波数の実効値), ω は交流出力の角周波数である。

図 2 に電力脈動の補償原理を示す。入力電力 p_{in} を一定とするには、(1)式の脈動成分を打ち消すようバッファ電力を制御すればよい。そこで 2つのキャパシタ電圧 v_{c1} , v_{c2} を直流電圧 V_{dc} の半値を基準に、振幅 V_c の逆位相の正弦波となるように制御する。各キャパシタ電圧は(2)式で表される。

$$\begin{cases} v_{c1} = \frac{V_{dc}}{2} - V_c \sin(\omega t + \frac{\pi}{4}) \\ v_{c2} = \frac{V_{dc}}{2} + V_c \sin(\omega t + \frac{\pi}{4}) \end{cases} \dots \dots \dots (2)$$

ここで、各キャパシタ電圧の振幅 V_c は直流電圧 V_{dc} の半値以下である必要がある。(2)式を基に各キャパシタ電流 i_{c1} , i_{c2} を算出すると、キャパシタから構成されるレグの中点電流 i_n は以下の(3)式となる。

$$i_n = 2\sqrt{\omega C V_{out} I_{out}} \sin(\omega t - \frac{\pi}{4}) \dots \dots \dots (3)$$

(3)式となるように中点電流を制御することで、追加回路を用いることなく電力脈動補償が可能となる

3. 各電流モード単体動作時の電力脈動補償法

〈3・1〉 CCM による電力脈動補償法 図 3 に出力電流 i_{out} と中性点電流 i_n の関係を示す。CCM による電力脈動補償法では、出力電流の一部を利用して中性点電流制御を行うため、出力電流以上の中性点電流はキャパシタに流すことができない。そのため、十分に電力脈動を補償できない補償不可期間が存在する。ここで、文献(3)では中性点電流制御中に T-type インバータがキャパシタ電圧 $v_{cx}(v_{c1}$ もしくは $v_{c2})$ を出力することを考慮していない。そこで本論文ではキャパシタ電圧 v_{cx} が出力されることを考慮しつつ、インバータ出力電圧 v_{inv} が指令値に追従することを優先して変調する⁽⁶⁾。

図 4 に CCM におけるインバータ出力電圧 v_{inv} , インダクタ電流 i_L , 中性点電流 i_n の波形を示す。ここで、 v_{inv_avg} は 1 スイッチング周期におけるインバータ出力電圧指令の平均値, i_{out_avg} は 1 スイッチング周期における出力電流指令の平均値である。図 4 において T-type インバータは直流電圧 V_{dc} , キャパシタ電圧 v_{c2} , ゼロ電圧のいずれかを出力する。ここで、直流電圧を出力する期間を d_{vdc} とし、キャパシタ電圧を出力する期間を d_{vex} とすると、各 duty 指令 d_{vdc} , d_{vex} は(4),

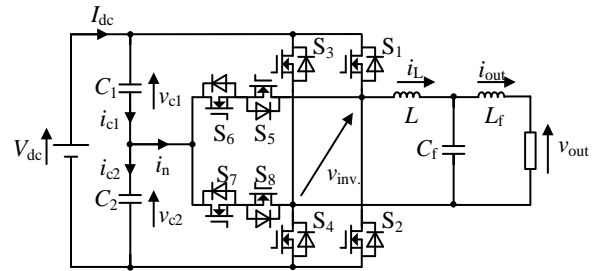


Fig. 1. Circuit configuration of the T-type inverter.

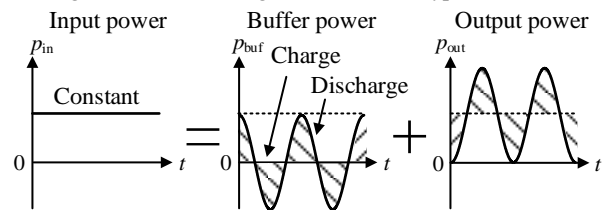


Fig. 2. Principle of active power decoupling capability.

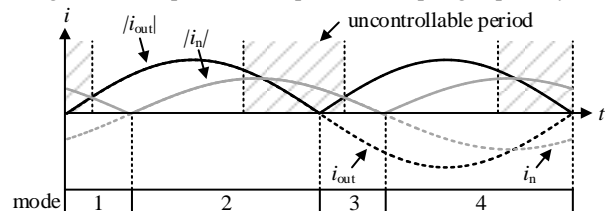


Fig. 3. Output current and neutral point current waveforms of T-type inverter.

(5)式で表される。

$$d_{vdc} = \frac{|v_{inv}| - d_{vex} v_{cx}}{V_{dc}} \dots \dots \dots (4)$$

$$d_{vex} = \frac{|i_n|}{|i_{out}|} \dots \dots \dots (5)$$

表 1 に CCM 期間のスイッチングテーブルを示す。表 1 では図 3 下部に示す電流方向の組み合わせにより決定されるモードに応じてスイッチングパターンが変更される。表 1 および(4), (5)式に基づいた制御を行った場合、中性点電流制御中のキャパシタ電圧の印加は考慮されるが、文献(3)と同様に補償不可期間において電力脈動が残存する。

〈3・2〉 DCM による電力脈動補償法 DCM ではインダクタ電流が毎回 0 A に戻るので、出力電流と中性点電流をタイムシェアリングで独立して制御することができる。

図 5 に DCM におけるインダクタ電流 i_L と中性点電流 i_n の波形を示す。ここで、 i_{n_avg} は 1 スイッチング周期における中性点電流指令の平均値である。図 5 は出力電流と中性点電流がともに正の期間において、中性点電流が出力電流よりも大きい場合のインダクタ電流と中性点電流を示している。中性点電流制御によって指令値以上のインダクタ電流が流れる場合、 $d_1 T_{sw}$ と $d_2 T_{sw}$ の期間に指令値と逆方向の電流を流すことで、インダクタ電流の平均値を出力電流の指令に一致させる。

DCM ではゼロ電流期間が存在するため、CCM と比較して、電流実効値が増加してしまう。そのため、CCM を用いた電力脈動補償法と比較して効率が低下してしまう。

4. CCM/DCM 混在制御

CCM/DCM 混在制御では、CCM の補償不可期間に DCM による電力脈動補償を行い、その他の期間は CCM により電力脈動補償を行う。これにより CCM/DCM 混在制御は、CCM 単体動作時と比較して電力脈動補償効果を改善しつつ、DCM 単体動作時と比較して効率が改善することができる。

図 6 に CCM/DCM 混在制御の制御ブロック図を示す。CCM/DCM 混在制御では CCM と DCM それぞれの動作に対して個別に duty 指令の生成を行っている。CCM の duty 指令である(4)、(5)式より、電流モードの切り替え条件は以下の(6)式で表される。

$$|v_{inv}| - \frac{|i_n|}{|i_{out}|} v_{cx} \begin{cases} \geq 0: \text{CCM} \\ < 0: \text{DCM} \end{cases} \dots\dots\dots (6)$$

(6)式では $|i_{out}| = 0$ のタイミングでゼロ除算が発生してしまう。そのため、実機検証では $|i_{out}|$ と $|i_n|$ に下限値を設けることでゼロ除算を防止している。ここで、CCM のスイッチング周波数はリップル率の観点から DCM のスイッチング周波数に対して高く設定している。この場合、(6)式の判定結果が更新された瞬間に電流モードの切り替えを行うと、インダクタ電流および出力電流にオーバーシュートが生じる。そこで(6)式の判定結果に更新があり、かつ新たに DCM のスイッチング周期が始まるタイミングで duty 指令の切り替えを行う。

5. CCM/DCM 混在制御で動作する T-type インバータの設計法

本章では、CCM/DCM 混在制御におけるバッファキャパシタ C_1, C_2 、連系インダクタ L 、スイッチングデバイスの設計指針を示す。バッファキャパシタおよび連系インダクタは、インダクタ電流および中性点電流の実効値低減の観点から設計する。また、スイッチングデバイスは DCM 単体動作時のジャンクション温度に基づいた選定指針を示す。

〈5・1〉 バッファキャパシタ C の設計 バッファキャパシタ C の容量は、キャパシタ電圧振幅 V_c が直流電圧 V_{dc} の半値を超えないよう設計する必要がある。キャパシタ電圧振幅が直流電圧の半値と等しい条件($V_c = V_{dc}/2$)を 1 としたキャパシタ電圧の利用効率 α を導入すると、バッファキャパシタの容量 C_1, C_2 は(7)式で表される。

$$C_1 = C_2 = \frac{4P_{out}}{\omega(\alpha V_{dc})^2} \dots\dots\dots (7)$$

(7)式より、角周波数、出力電力、直流電圧の仕様を決定すれ

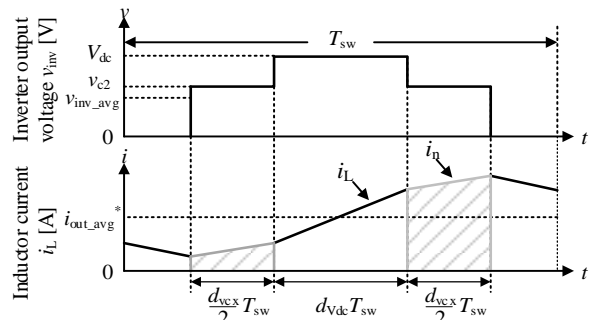


Fig. 4. Operation waveforms of v_{inv} , i_L and i_n in CCM.

Table 1. Switching table in CCM.

mode	control	v_{inv}	S_1	S_2	S_3	S_4	$S_5 \& S_6$	$S_7 \& S_8$
1	i_{out+}	V_{dc}	ON	off	off	d_{Vdc}	off	off
	i_n^-	v_{c1}		off	off	off	off	d_{vcx}
	0 V	0		off	d_0	off	off	off
2	i_{out+}	V_{dc}	d_{Vdc}	off	off	ON	off	off
	i_n^+	v_{c2}	off	off	off		d_{vcx}	off
	0 V	0	off	d_0	off		off	off
3	i_{out-}	$-V_{dc}$	ON	d_{Vdc}	off	off	off	off
	i_n^+	$-v_{c2}$		off	off	off	off	d_{vcx}
	0 V	0		off	off	d_0	off	off
4	i_{out-}	$-V_{dc}$	off	d_{Vdc}	ON	off	off	off
	i_n^-	$-v_{c1}$	off	off		off	d_{vcx}	off
	0 V	0	d_0	off		off	off	off

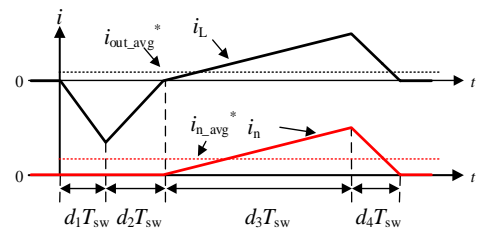


Fig. 5. Operation waveforms of i_L and i_n in DCM.

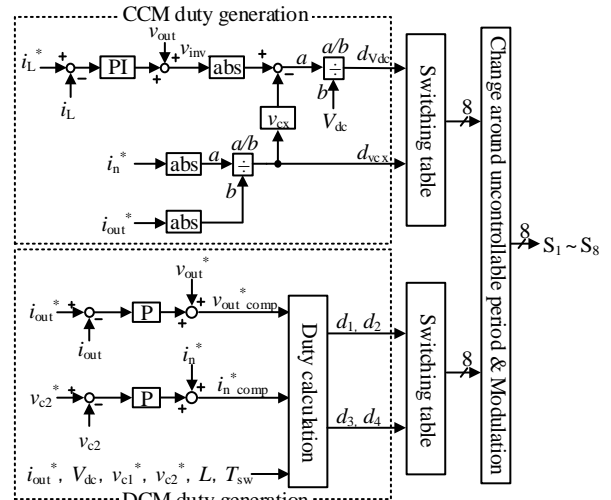


Fig. 6. Control block diagram in CCM/DCM control.

ば、キャパシタ電圧の利用率によりバッファキャパシタの容量が決定されることが分かる。ここで、キャパシタ電圧の利用率が低い場合、バッファキャパシタの容量は増加してしまう。また、(3)式より、バッファキャパシタの容量が増加すると、中性点電流の実効値が増加する。中性点電流実効値の増加は、DCM動作時のインダクタ電流実効値の増加につながるため、CCM/DCM混在制御の効率低下を招く。さらに、(6)式より、CCM/DCM混在制御におけるDCM動作期間の増加につながる。したがって、効率の観点からキャパシタ電圧の利用率は高く設計することが望ましい。本論文ではキャパシタ電圧の利用率 $\alpha=0.8$ として設計を行った。

〈5・2〉 連系インダクタ L の設計 図5においてDCM制御のduty指令の総和が1を超えた場合、出力電流制御と中性点電流制御が干渉する。そのため、DCM動作時におけるduty指令は以下の(8)式を満たす必要がある。

$$d_1 + d_2 + d_3 + d_4 \leq 1 \dots\dots\dots (8)$$

(8)式左辺の和が1となった場合、インダクタ電流は電流臨界モードで動作する。一般的にDCMでは、導通損失を最小とするために、定格電力動作におけるduty指令の総和が最大となる期間で、電流臨界モードとなるようにインダクタンスを設計する。電流臨界モードとなるインダクタンスは、印加される電圧と電流の関係から、以下の(9)式で表される。

$$L = \frac{T_{sw}}{V_{dc} \left\{ 2\sqrt{\frac{i_n - i_{out}}{V_{dc}^2 - v_{out}^2}} + \sqrt{\frac{2i_n}{(v_{c2} - v_{out})(v_{c1} + v_{out})}} \right\}^2} \dots\dots\dots (9)$$

(9)式は各スイッチング周期において電流臨界モードとなるインダクタンス条件であるため、電圧および電流の瞬時値によって変化する。そのため、(9)式から解析的に算出される最小値を用いることで、duty指令の総和が最大となる期間で電流臨界モードを達成するインダクタンスを設計する。

一方で、DCMによる電力脈動補償法では、スイッチング周期中に電流経路が異なる2つの電流を制御していることに起因して、 $d_1 \sim d_4$ を演算した時点でのインダクタに印加される電圧値と、制御中の実際の印加電圧が大きく異なる。そのため、インダクタンスは(9)式で算出される値にマージンを持たせて設計を行う。

次にコアの選定指針を示す。コアの選定には、回路パラメータとしてインダクタンスL、最大電流 i_{Lpeak} が必要となる。DCMを用いた電力脈動補償法では、出力電流のゼロクロス付近で、インダクタ電流のピーク値が最大となることから、最大電流 i_{Lpeak} は(10)式で表される。

$$i_{Lpeak} = \sqrt{\frac{T_{sw}(i_n - i_{out})(V_{dc} - |v_{out}|)(V_{dc} + |v_{out}|)}{LV_{dc}}} \dots\dots\dots (10)$$

また、巻線太さの決定にはインダクタ電流実効値 I_{L_rms} が必

要となる。DCM動作時のインダクタ電流は出力電流制御を行う d_1, d_2 期間、中性点電流制御を行う d_3, d_4 期間に分けることができる。各電流制御期間は(11)式より算出できる。

$$\begin{cases} d_1 + d_2 = \sqrt{\frac{L(i_n - i_{out})(V_{dc} + |v_{out}|)}{T_{sw}V_{dc}(V_{dc} - |v_{out}|)} \left(1 + \frac{V_{dc} - |v_{out}|}{V_{dc} + |v_{out}|} \right)} \\ d_3 + d_4 = \sqrt{\frac{2Li_n(v_{c2} - v_{out})}{T_{sw}V_{dc}(v_{c1} + v_{out})} \left(1 + \frac{v_{c1} + v_{out}}{v_{c2} - v_{out}} \right)} \end{cases} \dots\dots\dots (11)$$

また、インダクタ電流実効値の算出に必要な中性点電流のピーク値 i_{npeak} は(12)式より算出できる。

$$i_{npeak} = \sqrt{\frac{2T_{sw}i_n(v_{c2} - v_{out})(v_{c1} + v_{out})}{LV_{dc}}} \dots\dots\dots (12)$$

各電流制御期間と電流ピークから近似的にインダクタ電流実効値 I_{L_rms} を算出すると、(13)式が得られる。

$$I_{L_rms} = \sqrt{\frac{1}{3} \{ i_{Lpeak}^2(d_1 + d_2) + i_{npeak}^2(d_3 + d_4) \}} \dots\dots\dots (13)$$

ここで、 T はスイッチング周期、 i_{Lpeak} は d_1, d_2 期間における電流ピーク、 i_{npeak} は d_3, d_4 期間における電流ピークである。なお、電流ピークを用いて三角波として近似しているため、分母には三角波の実効値を導出するための変換係数を用いている。(13)式より得られた電流実効値を基に巻線太さを決定する。コアはエリアプロダクト法を基に、(10)-(13)式を用いて選定を行う。

【設計例】表2に設計に用いたパラメータを示す。本論文ではキャパシタ電圧利用率 $\alpha=0.8$ 、スイッチング周期 $T_{sw}=100 \mu s$ 、直流電圧 $V_{dc}=400 V$ 、出力電圧実効値 $V_{out}=100 V$ 、出力電流実効値 $I_{out}=10 A$ とし設計を行った。上記パラメータおよび(9)式より、インダクタンスの上限値は $142.8 \mu H$ となる。本論文では上限値に対して約90%となるよう、 $125 \mu H$ とした。同様に(10)式より最大電流 i_{Lpeak} は $56.4 A$ となる。数値解析により得られた最大電流は実機で発生する演算誤差等を含んでいないため、最大電流は $60 A$ とした。電流実効値 I_{L_rms} は電流ピークのスイッチング周期において算出を行った。電流ピークのスイッチング周期において(11)、(12)式より得られる中性点電流ピーク $i_{npeak}=23.4 A$ 、 $d_1+d_2=0.360$ 、 $d_3+d_4=0.366$ を代入すると、 $I_{L_rms}=21.2 A$ となる。電流ピークを基に算出を行っているため、系統周期のインダクタ電流実効値より大きいことから、本論文では $I_{L_rms}=20 A$ として設計を行った。上記パラメータを用い、エリアプロダクト法よりギャップ長 l_g と巻き数 N を導出する。本論文ではギャップ長 l_g を $4 mm$ 、巻き数 N を14巻としてインダクタを作成した。

〈5・3〉 スwitchングデバイスの選定 DCM動作では、導通損失が支配的となることから、低オン抵抗であるSiC MOSFETを使用する。ここで、SiC MOSFETはSi IGBTと

比較して、チップサイズが小さいことから、熱容量が小さい。そのため、瞬時的な損失により発生するスイッチング周期レベルの温度リプルが最大ジャンクション温度を超える恐れがある。そこで、DCM 動作におけるスイッチングデバイスの選定指針として、瞬時損失を用いた過渡的なジャンクション温度の確認方法を示す。

ジャンクション温度を推定するために、ジャンクション-ケース間の熱等価回路を導出する。熱等価回路は、デバイスの過渡熱抵抗特性をフィッティングすることで導出する。

次に損失解析より、スイッチングデバイスで発生する瞬時損失 P_{loss} を算出する。損失解析には、回路シミュレータ PLECS を用い、スイッチングデバイスのデータシートから熱モデルを作成することで瞬時損失を算出する。

最後に、瞬時損失 P_{loss} を電流源とした熱等価回路についてシミュレーションによる解析を行い、ジャンクション温度 T_j が最大ジャンクション温度以下であることを確認する。

図 7 に過渡熱解析に用いた熱等価回路、表 3 に解析条件を示す。ケース-ヒートシンク間の熱抵抗 $R_{th(c-h)}$ はワーストケースを考え、3 K/W としている。また、雰囲気温度 T_a は 50°C として過渡熱解析を行う。回路動作は、DCM 単体動作とし、インバータ側スイッチングデバイスを解析対象とする。瞬時損失のサンプリング周波数は、DCM のスイッチング周波数に対して 200 倍とした。

図 8 にジャンクション温度の熱解析の結果を示す。図 8(a) は系統周期のジャンクション温度、図 8(b) はピーク時のジャンクション温度 T_j 、図 8(c) はジャンクション温度ピーク時のデバイス電流を示している。図 8(a) より、ジャンクション温度ピーク T_{jmax} は、74.6°C である。また、最大温度リプル ΔT_{jmax} は 1.2°C である。図 8(b) より、温度ピーク時の 1 スwitchング周期における温度リプル ΔT_j は 0.6°C である。図 8(c) より図 8(b) の温度リプルはスイッチングデバイスに流れる電流のピーク付近であることが分かる。以上の結果から、1 スwitchング周期間で温度リプルは存在するものの、 T_{jmax} は最大ジャンクション温度未満であり、選定デバイスの熱設計に問題がないことを確認した。

6. 実機検証

CCM/DCM 混在制御およびその妥当性を検証するために、定格 1 kW の試作機を用いて実機検証を行う。

表 4 に実験条件を示す。本論文では 5 章の設計指針に基づいてバッファキャパシタ C_1 、 C_2 を 120 μ F、連系インダクタ L を 125 μ H とした。また、スイッチングデバイスは Infineon の IMW65R026M2H を選定した。

〈6・1〉 定格動作試験 図 9 に定格動作時の CCM/DCM 混在制御の動作波形を示す。図 9 においてキャパシタ電圧 v_{c1} 、 v_{c2} が逆位相の正弦波であることから、補償不可期間な

Table 2. design parameter of grid-tied inductor.

Symbol	Value	Symbol	Value
V_{dc}	400 V	α	0.8
V_{out}	100 V	T_{sw}	100 μ s
I_{out}	10 A	d_1+d_2	0.360
i_{Lpeak}	56.4 A	d_3+d_4	0.366
i_{npeak}	-23.4 A	l_g	4 mm
I_{L-rms}	21.2 A	N	14 tum
L	125 μ H		

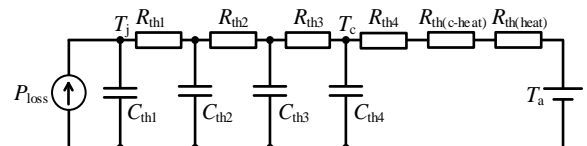
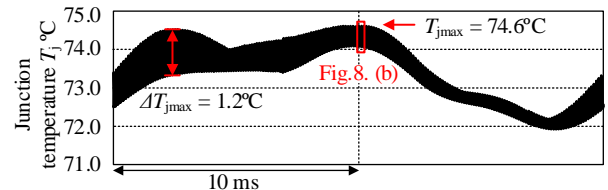


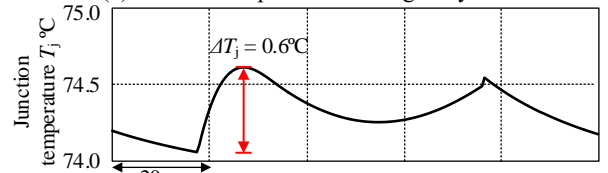
Fig. 7. Thermal equivalent circuit for thermal analysis.

Table 3. Transient thermal analysis condition.

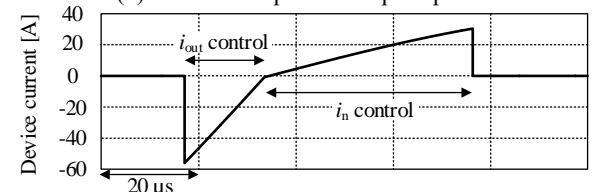
Symbol	Value	Symbol	Value
R_{th1}	4.407×10^{-2} K/W	C_{th1}	5.595×10^{-4} Ws/K
R_{th2}	1.979×10^{-1} K/W	C_{th2}	2.429×10^{-3} Ws/K
R_{th3}	2.231×10^{-1} K/W	C_{th3}	8.143×10^{-3} Ws/K
R_{th4}	1.695×10^{-1} K/W	C_{th4}	4.407×10^{-2} Ws/K
$R_{th(c-heat)}$	3 K/W	T_a	50 °C
$R_{th(heat)}$	1.4 K/W		



(a) Junction temperature in the grid cycle.



(b) Junction temperature at peak point.



(c) Switching device current at peak junction temperature.

Fig. 8. Thermal analysis results of junction temperature.

く電力脈動補償をできていることが確認できる。また、インダクタ電流 i_L から CCM と DCM の切り替えができていることが分かる。また、図 9 の出力電流 i_{out} においては THD が 1.6% となった。

〈6・2〉 入力電流高調波解析 図 10 に各電流モードにおける入力電流の高調波解析結果を示す。CCM による電力脈動補償法では補償不可期間が存在するため、入力電流に含まれる 2 次高調波成分は 68.5% の低減に留まる。一方で、

DCM では 95.9%, CCM/DCM 混在制御では 94.3%の 2 次高調波成分を低減できている。これは補償不可期間なしに電力脈動を補償できるためである。

〈6・3〉 各電流モードの効率評価 図 11 に各電流モードにおける効率と THD 特性を示す。CCM/DCM 混在制御は、0.9 kW において最大効率 94.6%である。DCM 単体動作時は、1.0 kW において最大効率 93.8%であり、CCM/DCM 混在制御は DCM 単体動作に対して効率を 0.8%pt 改善し、損失を 12.9%低減している。これは補償不可期間以外において CCM 制御を適用していることに起因している。また、CCM/DCM 混在制御の出力電流 THD は CCM と比較して悪化するものの、全負荷領域において 5%以下、定格電力で 1.6%を達成している。

7. まとめ

本論文では、CCM/DCM 混在制御における受動素子およびスイッチングデバイスの設計指針を示し、設計した素子およびデバイスを用いた実機検証により CCM/DCM 混在制御動作とその有用性を確認した。実験の結果、CCM/DCM 混在制御の最大効率は 94.6%であり、DCM と比較して効率を 0.8%pt 改善し、損失を 12.9%低減することを確認した。さらに入力電流の 2 次高調波を 94.2%低減し、十分な電力脈動補償効果を確認した。

文 献

- (1) S. Qin, Y. Lei, C. Barth, W. Liu and R. C. N. Pilawa-Podgurski: "A High-Efficiency High Energy Density Buffer Architecture for Power Pulsation Decoupling in Grid-Interfaced Converters", IEEE Energy Conversion Congress and Exposition, pp.149-157 (2015)
- (2) K. Toyama and T. Shimizu: "A High Efficiency Single-Phase Utility Interactive Inverter with an Active Power Decoupling Function and its Control Method", T.IEEJapan, Vol.135-D, No.2 pp.147-154 (2015)
- (3) M. Abe, H. Haga and S. Kondo: "Power Decoupling Method NPC Single-phase AC/DC Converter using Neutral Point Voltage Control", T.IEEJapan, Vol.136-D, No.12 pp.937-943 (2016)
- (4) A. Omomo, N. Takaoka, H. N. Le, K. Kusaka and J. Itoh: "T-type NPC Inverter with Active Power Decoupling Capability Using Discontinuous Current Mode", Proc. European Conf. on Power Electronics and Applications, pp.1-10, (2018)
- (5) R. Higashide, R. Kusui, H. Watanabe, Y. Nakata and J. Itoh: "Efficiency Improvement of T-type Inverter with Active Power Decoupling Capability Utilizing Continuous and Discontinuous Current Mode", IEEJ Industry Applications Society Conference, No.1-93, pp. I-363-I-366 (2024)
- (6) R. Higashide, Yuki Miyada, R. Kusui, Koki Yamanokuchi, H. Watanabe and J. Itoh: "Experimental Verification of Grid-tied Inverter in both Continuous and Discontinuous Current Mode with Active Power Decoupling Capability", IEEJ Workshop of Semiconductor Power Conversion, SPC-24-082 (2024)
- (7) C. Unger and M. Pfof: "Thermal Stability of SiC-MOSFETs at High Temperatures", IEEE Transactions on Electron Devices, Vol. 66 No. 11 pp. 4666-4672 (2019)

Table 4. Experimental condition.

Parameter	Symbol	Value
Output power	P_{out}	1 kW
Input voltage	V_{dc}	400 V
Output voltage	V_{out}	100 V
Output frequency	f_{out}	50 Hz
Buffer capacitor	C_1, C_2	120 μ F
Grid-tied inductor	L	125 μ H(%Z 0.4%)
Filter inductor	L_f	1.5 mH(%Z 4.7%)
CCM switching frequency	f_{sw_CCM}	20 kHz
DCM switching frequency	f_{sw_DCM}	10 kHz

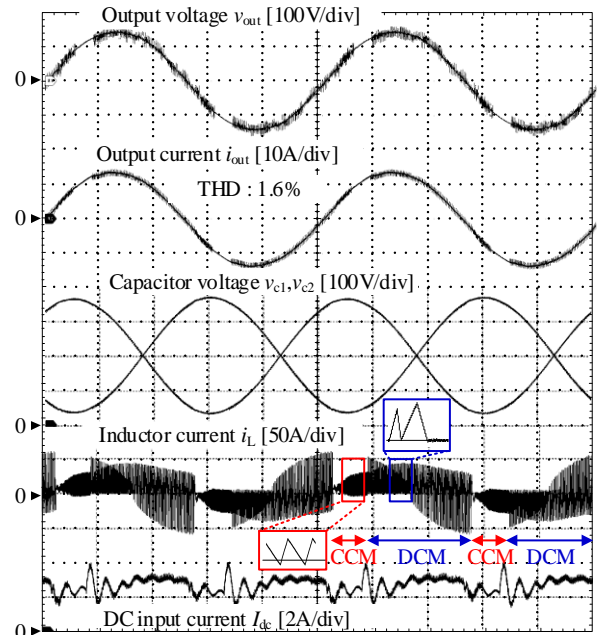


Fig. 9. Experimental result at 1kW in CCM/DCM control.

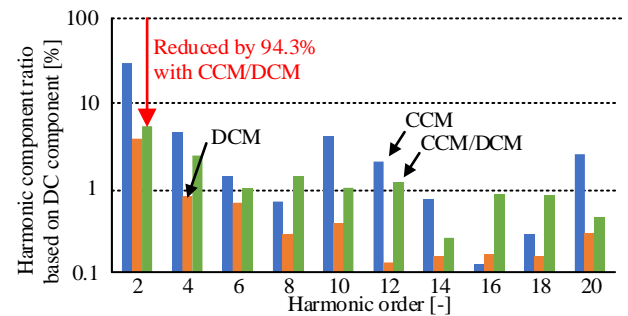


Fig. 10. Harmonic components of input current in each current mode.

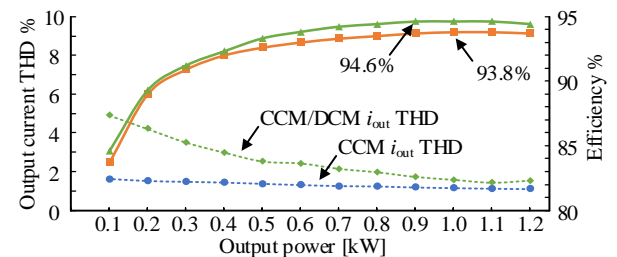


Fig. 11. Efficiency and THD characteristics in each current mode.