

対地耐圧を考慮した電流型 ACC による マルチセル SST のノイズ低減

大倉 惇稔*, 渡辺 大貴, 伊東 淳一 (長岡技術科学大学)

Reduction of conducted emission voltage using current type ACC considering ground breakdown voltage in a multi-cell SST.
Atsutoshi Okura, Hiroki Watanabe, Jun-ichi Itoh (Nagaoka University of Technology)

1. はじめに

近年, DC マイクログリッドの注目により SST の研究が盛んにおこなわれている。しかし, 中圧 SST の回路トポロジーとして複数セルコンバータを使用するためスイッチングデバイスが増加し浮遊容量を介したコモンモードノイズの増加が問題となっている。ノイズ低減のために一般的にパッシブ型の CM フィルタが広く用いられている⁽¹⁾。しかし, 広帯域で高いノイズ低減効果を得るためにはカットオフ周波数を低く設計する必要がある。そのため, コモンモードフィルタの受動素子が大型化し, パワー密度が低下する原因となる。一方, 回路体積の増加を抑えノイズ低減する手法として ACC の研究が行われている⁽²⁾。しかし, 中圧 SST では ACC を構成するデバイスに数 kV の電圧がかかり耐圧特性の高いデバイスでは周波数特性に制限がかかることやキャンセルの故障が懸念される。

そこで本論文では対地耐圧に着目し設計した ACC により SST のノイズ低減を行う。実機実験により 3 セルで動作させた際に電流形 ACC を接続することで雑音端子電圧が 26.5dB μ V 低減したので報告する。

2. システム構成

<2・1>SST 図 1 に SST の回路構成を示す。本回路入力段に昇圧チョップ回路からなる PFC と電圧型直列共振 DC/DC コンバータで構成される。これを 1 つのセルコンバータとし多段化する。PFC はダイオードブリッジ整流器後段のインダクタに通流する電流を全波整流状に制御し, 系統電圧から PLL をかけることで力率補償動作を行う。共振型 DC/DC コンバータは漏れインダクタンスと L_s とコンデンサ C_r による直列共振を使用し, 共振周波数で動作する。
<2・2>ACC 図 2 に ACC の等価回路を示す。CM 電流の検出部には広帯域化を目的としてログスキーコイルを適用している⁽³⁾。ログスキーコイルは 1 次側が 1 ターンであるため CT に対し体積の低減が可能であり, 1 次側に対し電流値が低い 2 次側の巻き数を増加させることで周波数帯域の広域化が達成できる。また, ログスキーコイルは絶縁性能にも優れているため 6.6kV といった中圧を扱う回路への適用も可能となっており幅広い回路に使用可能である。

増幅回路部には DC バス電圧をコンデンサ分圧し, レギュレータにより 15V まで降圧し, アンプ部分に印加される

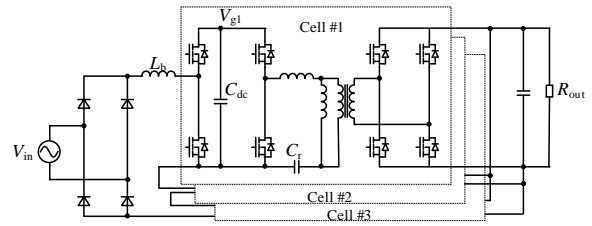


Fig. 1. Circuit configuration of the three-phase SST.

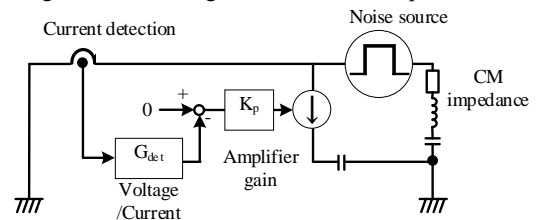


Fig. 2. Common mode equivalent block diagram of ACC

電圧を低耐圧化することで, 高性能な電流帰還形オペアンプを用いた非反転増幅回路を適用する。アンプ電源を接続する位置により CM 電流経路を変更することで電源側の CM 電流を低減する。

3. シミュレーションおよび実機実験

表 1 にシミュレーション条件を示す。本実験では, SST を 3 段接続し, 入力電圧を 6.6kV として, 雑音端子電圧の測定を行った。電流形 ACC のログスキーコイルは検出電流-検出電圧比が 20 倍(26dB), カットオフ周波数が 17kHz となるように決定した。アンプゲインも 20dB としてノイズ低減効果の測定を行った。シミュレーションに使用した CM インピーダンスは測定した CM 電流から RLC 直列回路としてフィッティングを行い導出した。

<3・1>シミュレーション 表 2 にシミュレーションにより確認したアンプ電源を接続したセルの違いによる対地電圧を示す。図 1 に示す V_{g1} を cell#1 の対地電圧とし, 同様に cell#2, cell#3 を測定した。表より cell#2 にアンプ電源を接続した際に最も対地電圧が低くなり耐圧の低いデバイスで ACC を設計可能となる。

図 3 に SST に ACC を接続した際の回路図を示す。図 4 に SST の CM 等価回路を示す。本論文では対地電圧が最も低くなる cell#2 にアンプ電源を接続してノイズ低減効果を確認する。

図 5 に等価回路によるシミュレーション結果を示す。図より ACC が動作していない時は 2.5MHz で 136dB μ V 雑音

Table 1. Circuit parameters.

Parameter	Symbol	Value
Input voltage [kV]	V_{in}	6.6
Switching frequency [kHz]	f_{sw}	30
Boost inductor [mH]	L_b	5.0
Resonant capacitor [ns]	C_r	204
DC link Capacitor [μ F]	C_{dc}	1500
Amplifier gain [dB]	-	26
Detective voltage / current [dB]	-	26
Number of turns	N	120
Detection resistance[k Ω]	R	2.4

Table 2. Ground voltage of each cell.

	Cell #1	Cell #2	Cell #3
Ground voltage	4.7kV	1.5kV	-2.1kV

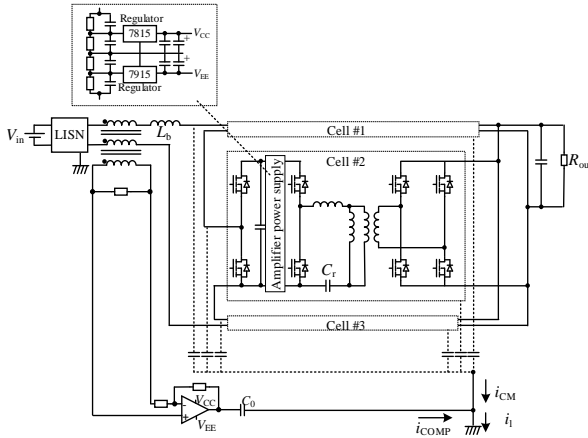


Fig.3. Circuit configuration of SST with ACC.

端子電圧が発生していることがわかる。ACC を接続した際の雑音端子電圧は 105.2dB μ V となっており 30.8dB μ V 低減していることがわかる。またシミュレーション結果では ACC 接続時に 150kHz から 30MHz のすべての範囲で雑音端子電圧が低減しており、測定範囲での雑音端子電圧低減に電流形 ACC が有効であることがわかる。

図 6 にフルモデルのシミュレーション結果を示す。図 5 の結果に対し、周波数特性が一致、ピークが誤差 5.2dB μ V で一致しており等価回路モデルは妥当であるといえる。

<3・2>実機実験 図 7 に実験結果を示す。実機実験では入力電圧を 300V に設定して実験を行っている。図より ACC 未接続時は 2.5MHz で 98.2dB μ V 雑音端子電圧が発生していることがわかる。ACC 接続時は 26.5dB μ V の低減効果が得られた。電流形 ACC 接続時に 150kHz から 30MHz のすべての範囲で雑音端子電圧が低減していることが確認できた。電流形 ACC が測定範囲のすべての周波数帯域で電磁ノイズ低減に有効であるといえる。

4. まとめ

本論文では電流形 ACC でのマルチセル SST の雑音端子電圧低減を行った。アンプ電源を cell #2 に接続した際、ピーク値である 2.5MHz で 26.5dB μ V の低減効果が得られた。また、CISPR に定められた周波数帯域である 150kHz から 30MHz のすべての帯域でノイズ低減効果が確認できた今後は実機実験でさらに高い電圧を入力した際の ACC による

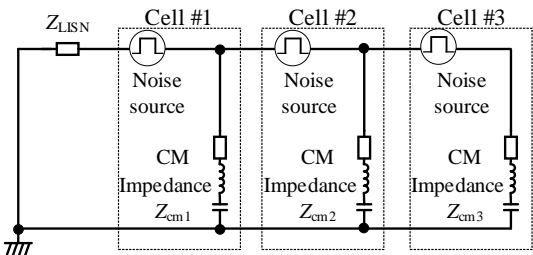


Fig.4. Common mode equivalent block diagram of SST

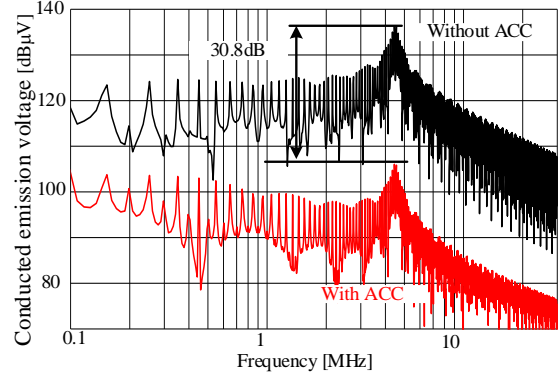


Fig.5. Conducted emission voltage of the equivalent circuit.

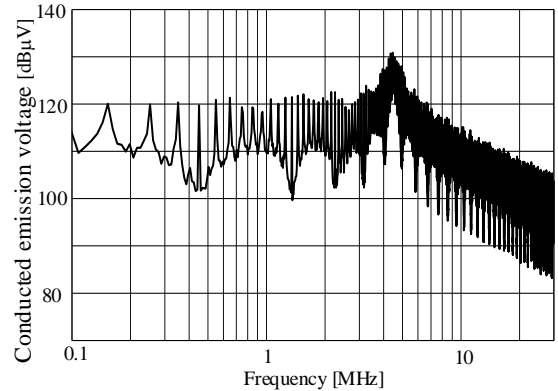


Fig.6. Conducted emission voltage of the full model simulation

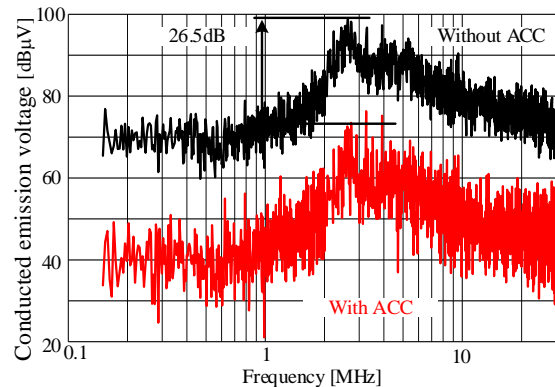


Fig.7. Conducted emission voltage.

ノイズ低減効果の確認を行う。

文献

- (1)K.Umetani, T.Tera, K.Shirakawa, IEEE Journal of Industry Applications, Vol. 4, No. 3, pp. 166 -173 (2015)
- (2)小笠原, 藤田, 赤木電学論 D, Vol.115, No.1 号, pp77 -83(1995)
- (3)大倉, 渡辺, 中田, 伊東 令 6 電気学会産業応用部門大会