

# WPT システム送電側変換器の ZVS 動作を実現する MHz 駆動並列運転用電流バランス

山口 正通\*, 渡辺 大貴, 伊東 淳一(長岡技術科学大学)

Current Balancer for Parallel Operated Inverter in MHz-Band WPT Systems Achieving ZVS Operation  
Masamichi Yamaguchi, Hiroki Watanabe, Jun-ichi Itoh (Nagaoka University of Technology)

## 1. はじめに

近年, 非接触給電(Wireless Power Transfer: WPT)システムにおいて, 伝送コイルの小型化が容易な MHz 帯システムが検討されている。MHz 帯適用には主回路に高速スイッチング可能な GaN デバイスを用いる必要があるものの, 電流量の制約から単機あたりの出力が制限される。そこで主回路の並列運転が求められるが, 並列運転は主回路間の横流やソフトスイッチング動作を実現可能な主回路-負荷間のインピーダンス整合が課題となる。

そこで, 本論文では MHz 帯変換器並列運転を目的として, 横流抑制とインピーダンス整合とを統合した電流バランスを提案する。提案バランスによる電流バランス効果を解析及びシミュレーションで検証し, 実機にて 6.78 MHz 帯並列運転による 6 kW 級出力を実現したため報告する。

## 2. 提案バランス

<2・1>回路構成 図 1 に, 提案バランスを適用したインバータ 2 並列接続の回路構成を示す。提案バランスは 2 台の電流バランス用トランスと, 2 つのインピーダンス整合用インダクタ  $L_{ext}$  により構成される。インダクタ  $L_{ext}$  は各インバータ出力端に分割挿入することで横流抑制に寄与するため, トランス各巻線の自己インダクタンスを低減した設計が可能である。また, トランス漏れインダクタンスは  $L_{ext}$  に対して直列になるため,  $L_{ext}$  を低減できる。

トランス後段にはインピーダンス整合用キャパシタ  $C_{ext}$ , WPT の伝送コイルから二次側の特性を模擬する共振負荷が接続される。整合用キャパシタ  $C_{ext}$  を含めた負荷側インピーダンスの実部と虚部をそれぞれ  $R_{out}$ ,  $X_{out}$  とすると, 出力電圧  $v_{out}$  と出力電流  $i_{out}$  との関係は(1)式で表される。

$$v_{out} = (R_{out} + jX_{out})i_{out} \quad (1)$$

各インバータは 6.78 MHz を基本波周波数として方形波運転される。ここで, インバータ出力電圧  $v_{inv1}$  と  $v_{inv2}$  は同一の電圧実効値  $V_{rms}$  であり, かつ位相差  $\phi$  を有するものとする,  $v_{inv1}$  と  $v_{inv2}$  との和は(2)式で表される。

$$v_{inv1} + v_{inv2} = 2V_{rms} \cos\left(\frac{\phi}{2}\right) \quad (2)$$

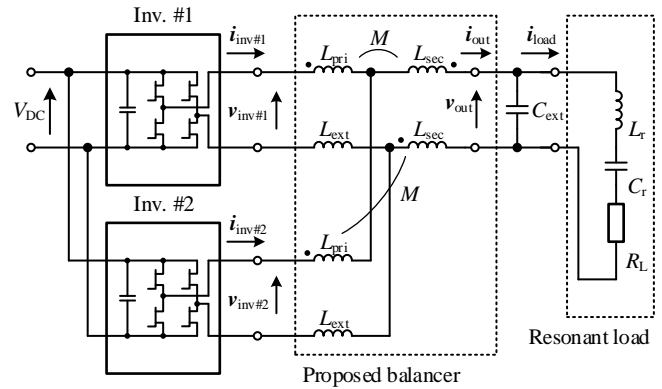


Fig. 1. Configuration of the proposed balancer with parallel-connected inverter.

<2・2>バランスパラメータ 変換器 2 並列時に電流バランス動作に必要なトランス 1 次側と 2 次側のインダクタンス比は, 結合係数  $k=1$  として文献[1]にて検討されている。

$$L_{pri} = 4L_{sec} \quad (3)^{[1]}$$

ここで,  $L_{pri}$  と  $L_{sec}$  はそれぞれ, トランス 1 次側と 2 次側の自己インダクタンスである。相互インダクタンス  $M$  は, 結合係数  $k$  と  $L_{sec}$  を用いて, (4)式で表される。

$$M = 2kL_{sec} \quad (4)$$

インバータ#1 出力端での電圧方程式を(5)式に示す。

$$v_{inv1} = j\omega(L_{pri} + L_{ext} - M)i_{inv1} + j\omega(2L_{sec} - M)i_{out} - j\omega Mi_{inv2} + v_{out} \quad (5)$$

インバータ#2 についても同様に表し, (1)-(4)式を代入し整理すると, トランス出力電流  $i_{out}$  の実効値は(6)式となる。

$$|i_{out}| = \frac{1}{\sqrt{R_{out}^2 + \left(X_{out} + 4\omega L_{sec}(1-k) + \frac{\omega L_{ext}}{2}\right)^2}} V_{rms} \cos\left(\frac{\phi}{2}\right) \quad (6)$$

同様に, 各入力電流の実効値はそれぞれ(7), (8)式で表される。

$$\text{Re}[i_{\text{inv}1}] = \frac{R_{\text{out}}}{2 \left\{ R_{\text{out}}^2 + \left( X_{\text{out}} + 4\omega L_{\text{sec}}(1-k) + \frac{\omega L_{\text{ext}}}{2} \right)^2 \right\}} V_{\text{rms}} \cos\left(\frac{\varphi}{2}\right) + \frac{V_{\text{rms}}}{\omega(4L_{\text{sec}} + L_{\text{ext}})} \sin\left(\frac{\varphi}{2}\right) \quad (7)$$

$$\text{Re}[i_{\text{inv}2}] = \frac{R_{\text{out}}}{2 \left\{ R_{\text{out}}^2 + \left( X_{\text{out}} + 4\omega L_{\text{sec}}(1-k) + \frac{\omega L_{\text{ext}}}{2} \right)^2 \right\}} V_{\text{rms}} \cos\left(\frac{\varphi}{2}\right) - \frac{V_{\text{rms}}}{\omega(4L_{\text{sec}} + L_{\text{ext}})} \sin\left(\frac{\varphi}{2}\right) \quad (8)$$

導出した(7), (8)式を比較すると,  $i_{\text{inv}1}$  と  $i_{\text{inv}2}$  との差異はそれぞれの第2項目の符号のみである。そこで, 出力電流実効値  $|i_{\text{out}}|$  の1/2の振幅を基準として各入力電流第2項目の差分割合を電流アンバランス率  $a$  と定義すると, 電流アンバランス率  $a$  は(9)式で表される。

$$a = \frac{2 \sqrt{R_{\text{out}}^2 + \left( X_{\text{out}} + 4\omega L_{\text{sec}}(1-k) + \frac{\omega L_{\text{ext}}}{2} \right)^2}}{\omega(4L_{\text{sec}} + L_{\text{ext}})} \left| \tan\left(\frac{\varphi}{2}\right) \right| \times 100 \quad (9)$$

<2・3> 整合パラメータ インピーダンス整合に必要な整合用キャパシタ  $C_{\text{ext}}$  は文献[2]にて導出される。

$$C_{\text{ext}} = \frac{1}{\omega R_L} \sqrt{\frac{R_L}{r_{\text{inv}}} - 1} \quad (10)^{[2]}$$

ここで,  $r_{\text{inv}}$  はソフトスイッチング動作に必要なインバータ出力インピーダンスの実部,  $R_L$  は負荷抵抗である。トランスの漏れインダクタンスを考慮した整合用インダクタ  $L_{\text{ext}}$  は, (11)式で表される。

$$L_{\text{ext}} = \frac{2CR_L^2}{1 + (\omega CR_L)^2} + \frac{x_{\text{inv}}}{\omega} - 8L_{\text{sec}}(1-k) \quad (11)$$

ここで,  $x_{\text{inv}}$  はインバータ出力インピーダンスの虚部である。(11)式より, インダクタ  $L_{\text{ext}}$  は, 結合係数が1より低下する分低減可能である。

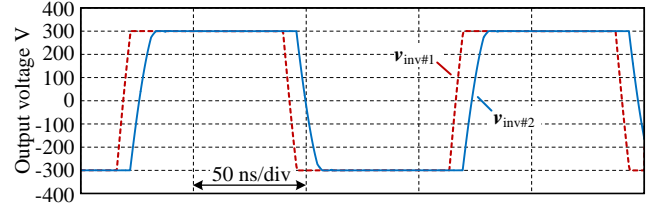
### 3. シミュレーション

提案バランスの動作をシミュレーションにて評価する。表1に適用した各パラメータを示す。電流アンバランス率は3%以下となるようトランス自己インダクタンスを設定し, 本稿でのアンバランス率理論値は2.6%である。図2にシミュレーション結果を示す。シミュレーションでのアンバランス率は2.2%であり, 理論値と0.4ポイントの差で一致する。

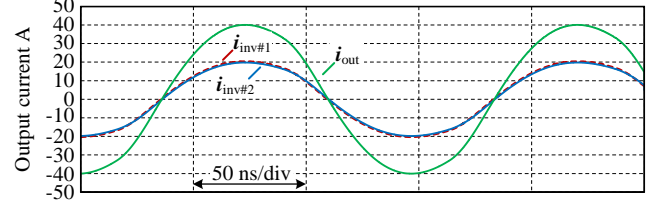
### 4. 実機実験

Table I. Simulation and experimental parameters.

DC link voltage	$V_{\text{DC}}$	300 V
Switching frequency	$F_s$	6.78 MHz
Voltage phase difference	$\phi$	5.0%
Duty	$d$	25%
Resonant inductance	$L_r$	4.8 $\mu\text{H}$
Resonant capacitance	$C_r$	120 pF
Load resistance	$R_L$	54 $\Omega$
Input reistance of Inverter	$r_{\text{inv}}$	15 $\Omega$
Input leactance of Inverter	$x_{\text{inv}}$	10 $\Omega$
Inductance of primary side	$L_{\text{pri}}$	2.2 $\mu\text{H}$
Inductance of secondary side	$L_{\text{sec}}$	0.55 $\mu\text{H}$
Coupling factor	$k$	0.83
Additional capacitor	$C_{\text{ext}}$	1.1 nF
Additional inductor	$L_{\text{ext}}$	370 nH
Current balance rate(Calc.)	$a$	2.6%



(a) Output voltage.



(b) Output current.

Fig. 2. Simulation result of parallel operated inverter with balancer.

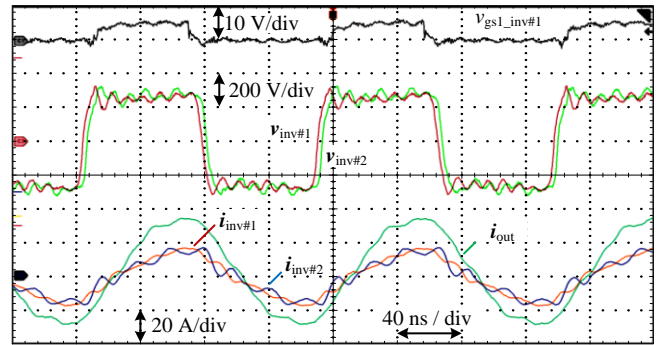


Fig. 3. Experimental result with prototype balancer.

図3に, バランサ試作器を用いた6.78 MHz帯インバータの並列運転結果を示す。大容量化を最大限図るため, 各出力電圧間の位相差は0%で試験を行った。ここで, 合計の入力電力は6.5 kWである。インバータ#1のゲート電圧は  $v_{\text{inv}1}$  が  $+V_{\text{DC}}$  まで遷移後にターンオンしており, ZVS動作達成が確認できる。今後, 提案バランスの設計フローを検討する。

### 文献

- (1) M.Yamaguchi et al., ISIE2021, pp.1-6(2021)
- (2) M.Yamaguchi et al., EPE'22 ECCE Europe, pp.1-9(2022)