

仮想インピーダンス回路における インピーダンス模擬帯域の実機検証

山下 一祥*, 大畠 慶太, 日下 佳佑, 渡辺 大貴, 伊東 淳一 (長岡技術科学大学)

Experimental Verification of Emulation Bandwidth of Active Impedance Circuit

Kazutada Yamashita, Keita Ohata, Keisuke Kusaka, Hiroki Watanabe, Jun-ichi Itoh (Nagaoka University of Technology)

1. まえがき

仮想インピーダンス回路 (以下仮想 Z 回路) は, スイッチング素子を用いた電流制御により受動素子の挙動を模擬する回路である。仮想 Z 回路は模擬する素子の定数を任意に設定できることから, 電力変換器の制御自由度の向上, 小型化など多くの利点がある。仮想 Z 回路は, これまで数 kHz 程度のスイッチング周波数で駆動され, 系統周波数における動作を主眼においていた⁽¹⁾。

一方, 近年では GaN-MOSFET 等を用いることでスイッチング周波数を MHz 帯まで増加させることが可能となった。これにより仮想 Z 回路を広帯域化でき, スイッチング周波数が数 10kHz 程度の電力変換器中への仮想 Z 回路の適用が期待できる。

しかし, 仮想 Z 回路のスイッチング周波数の決定法は明らかでなく, 不必要に高いスイッチング周波数では損失が増加する恐れがある。これに対して筆者らは I-P 制御器とデッドビート制御器からなる電流制御系を有する仮想 Z 回路について, 所望の誤差率を満足する模擬帯域とその実現に最低限必要なスイッチング周波数の関係をシミュレーションにより明確化した⁽²⁾。本稿では, これをさらに実機によって検証したので報告する。

2. 仮想 Z 回路の制御

<2・1>回路構成 図 1 に仮想 Z 回路の主回路図を示す。入力電圧 V_{in} に応じて, フルブリッジインバータで入力電流 I_{in} の制御を行う。

図 2 に仮想 Z 回路の制御ブロック図を示す。ここで, Z_{desire} は所望のインピーダンスである。 V_{in} に対してインピーダンス方程式に基づいて電流指令値 I_{cmd} を算出し, 後段の電流制御で I_{in} を追値制御する。

<2・2>制御設計 図 3 に電流制御系のブロック図を示す。本検討ではインバータによる変調を零次ホールド(ZOH)とすると, 離散時間系のプラントモデル $P(z)$ は(1)式となる。

$$P(z) = \frac{I_{det}(z)}{V_L(z)} = \frac{1 - e^{-\frac{R}{L}T}}{R \left(z - e^{-\frac{R}{L}T} \right)} \dots\dots\dots(1)$$

ここで, I_{det} は I_{in} の検出値, V_L はインダクタ電圧, L はインダクタンス, R は寄生抵抗, T は制御周期である。コントローラは AD 変換や制御演算の所要時間のため即時に演算結果の電圧を出力することはできず, 検出値から電圧指令を

演算し, 実際に出力されるまでには 1 制御周期分の遅延が存在する。そこで V_L を状態量に含め, プラントを 2 次として上記の遅れを考慮した制御設計を行う。このときの離散時間状態方程式は(2)式である。

$$\begin{bmatrix} I_{in}[i+1] \\ V_L[i] \end{bmatrix} = \begin{bmatrix} e^{-\frac{R}{L}T} & \frac{1}{R} \left(1 - e^{-\frac{R}{L}T} \right) \\ 0 & 0 \end{bmatrix} \begin{bmatrix} I_{in}[i] \\ V_L[i-1] \end{bmatrix} + \begin{bmatrix} 0 \\ 1 \end{bmatrix} V_{cmd} \dots\dots\dots(2)$$

電流制御系を最大限に広帯域とするため, 入力電流 I_{in} を電流指令値 I_{cmd} に最速で追従させる。状態フィードバックによりプラントの極を原点に配置し, デッドビート制御とする。フィードバックゲインは直接法⁽³⁾により, (3)式の右辺と左辺を係数比較することで決定する。

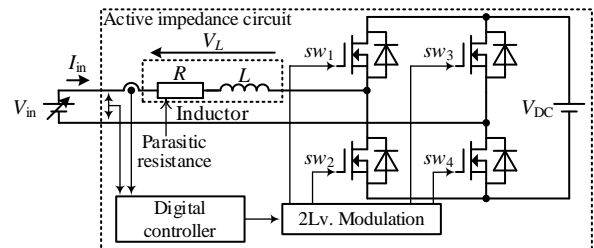


Fig. 1. Circuit diagram of active impedance circuit.

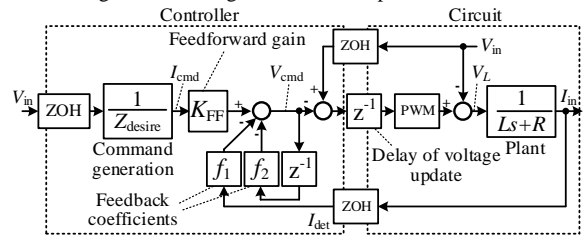


Fig. 2. Overall control block diagram.

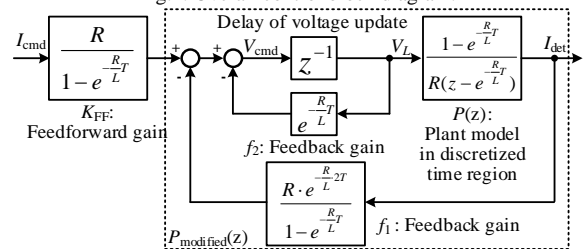


Fig. 3. Detailed block diagram of current control.

Table 1 Circuit parameters.

	Symbol	Value
Input voltage	V_{in}	0V
DC link voltage	V_{DC}	200V
Rated current	I_{rated}	1.0 A
Switching frequency	f_{sw}	10kHz
Control period	T	100 μ s
Inductance	L	3.50mH
Series resistance	R	2.37 Ω

$$z^2 + \left(f_2 - e^{-\frac{R}{L}T}\right)z + \left\{\frac{1}{R}\left(1 - e^{-\frac{R}{L}T}\right)f_1 - e^{-\frac{R}{L}T}f_2\right\} = z^2 \quad \dots\dots\dots (3)$$

(3)式より、フィードバックゲイン f_1, f_2 は(4)式に設定する。

$$\begin{bmatrix} f_1 & f_2 \end{bmatrix} = \begin{bmatrix} R \cdot e^{-\frac{R}{L}2T} & e^{-\frac{R}{L}T} \\ 1 - e^{-\frac{R}{L}T} & \end{bmatrix} \quad \dots\dots\dots (4)$$

状態フィードバック適用後のプラントの離散時間状態方程式は(5)式である。

$$\begin{bmatrix} I_{in}[i+1] \\ V_L[i] \end{bmatrix} = \begin{bmatrix} e^{-\frac{R}{L}T} & \frac{1}{R}\left(1 - e^{-\frac{R}{L}T}\right) \\ -R \cdot e^{-\frac{R}{L}2T} & -e^{-\frac{R}{L}T} \end{bmatrix} \begin{bmatrix} I_{in}[i] \\ V_L[i-1] \end{bmatrix} + \begin{bmatrix} 0 \\ 1 \end{bmatrix} V_{cmd} \quad \dots\dots\dots (5)$$

(5)式からパルス伝達関数 $P_{modified}(z)$ を求めると(6)式となる。

$$P_{modified}(z) = \frac{I_{in}(z)}{V_{cmd}(z)} = \frac{1 - e^{-\frac{R}{L}T}}{R \cdot z^2} \quad \dots\dots\dots (6)$$

(6)式より、 V_{cmd} は I_{cmd} に(7)式で表されるフィードフォワードゲイン K_{FF} をかけることで決定する。

$$K_{FF} = \frac{R}{1 - e^{-\frac{R}{L}T}} \quad \dots\dots\dots (7)$$

3. 実験結果

図4に I_{cmd} に 1A のステップ指令を与えたときの I_{in} の過渡応答波形を示す。スイッチング周波数 f_{sw} は 10kHz とした。本検討では簡単化のため、 V_{in} を 0V 一定としている。 I_{in} は I_{cmd} に対して制御周期 2 周期分の遅れで追従しており、デッドビート制御が成立している。一方、インピーダンスの模擬帯域を議論するには定常特性が必要となる。以降、本制御構成の定常特性について説明する。

図5に電流制御系のボード線図を示す。電流指令値 I_{cmd} は 1.0A_{pp} とした。点線はシミュレーション結果、黒の点は実験結果をそれぞれ表している。シミュレーション結果と実験結果の二乗平均平方根誤差は、ゲインでは 0.77dB、位相では 2.18deg であった。以上よりシミュレーション結果と実験結果は概ね一致しており、プラントモデル及び設計の妥当性を確認できた。

4. 模擬帯域の検証

インピーダンスの模擬誤差率 ε を(8)式で定義し⁽²⁾、仮想 Z 回路における模擬精度について実験結果を評価した。

$$\varepsilon \equiv \frac{|Z_{emu} - Z_{desire}|}{|Z_{desire}|} = \left| \frac{1}{G(\omega)} - 1 \right| = \left| \frac{1}{\text{Re}\{G(\omega)\} + j\text{Im}\{G(\omega)\}} - 1 \right| \quad (8)$$

ここで、 $G(\omega)$ は I_{cmd} から I_{in} までの定常特性である。 ε は指令値の周波数 f_{cmd} に依存し、(9)式で求まる⁽²⁾。なお、(9)式は本制御ブロックに含まれる 2 サンプル分の遅延を前提としている。

$$\varepsilon(f_{cmd}) = 2\sin(2\pi f_{cmd}T) \quad \dots\dots\dots (9)$$

(9)式をスイッチング周波数 f_{sw} について解くと(10)式を得る。

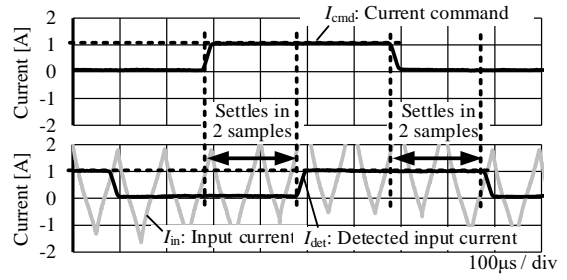


Fig.4. Transient response.

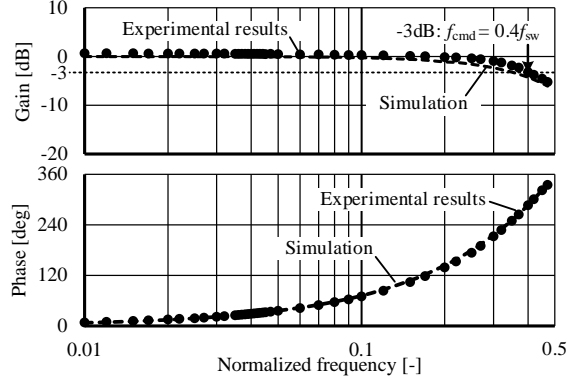


Fig.5. Bode plot of current control system.

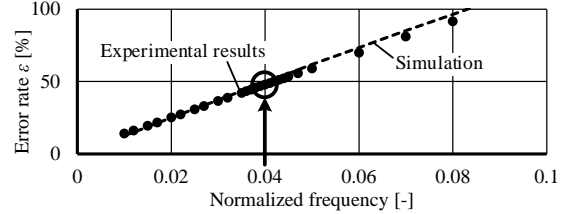


Fig.6. Frequency dependency of emulation tolerance.

$$f_{sw} = \frac{2\pi}{\sin^{-1} \frac{\varepsilon_{desire}}{2}} f_{desire} \quad \dots\dots\dots (10)$$

ここで、 ε_{desire} は許容誤差率、 f_{desire} は所望の帯域である。 ε_{desire} を 0.5 すると、 f_{sw} に対する f_{desire} は約 0.04 倍となる。これを検証するため、前節のボード線図をベースに誤差率の周波数依存性を算出する。

図6に模擬誤差率 ε の周波数依存性を示す。点線はシミュレーション結果、黒の点は実験結果をそれぞれ表している。横軸は f_{sw} で正規化している。 ε が 100%未滿となる領域においては、入力周波数に対して概ね線形な特性を示す。実機においてもシミュレーション結果と同様に f_{sw} 比 0.04 倍まで誤差率 50%を満足する。

今回は位相遅れが支配的になり、必要なスイッチング周波数が高くなった。しかし実際には、仮想 Z 回路の直流電圧を維持するため、位相補正が必要となる。今後は位相補正の効果を含めて、必要なスイッチング周波数について検討する。

文献

- (1) H. Funato, et al., IEEE Trans., vol. 12, no. 4, pp. 589-596 (1997)
- (2) 山下, 他., 半導体電力変換/家電民生/自動車合同研究会(2024)
- (3) 美多勉, 原辰次, 近藤良:「基礎デジタル制御」(1988)