

小容量キャパシタによるパワーデカップリング機能を有する 位相シフトコンバータを用いた AC-DC コンバータ

山口 優輝* 山口 正通 西川 滉大

渡辺 大貴 伊東 淳一（長岡技術科学大学）

An AC-DC Converter Using Phase-Shift Converter with Power-Decoupling Capability by a Small Capacitor

Yuki Yamaguchi*, Masamichi Yamaguchi,

Kodai Nishikawa, Hiroki Watanabe, Jun-ichi Itoh, (Nagaoka University of Technology)

This paper proposes an active power decoupling (APD) method for isolated AC-DC converters used in on-board chargers (OBCs). The proposed method achieves power ripple suppression using only a single load-side inductor without an additional inductor for APD. An additional small capacitor and one auxiliary switch are introduced to absorb the low-frequency power ripple. Analytical expressions for the buffer-voltage control and the duty ratio of the auxiliary switch are derived, and a complete control structure combining current control, buffer-voltage control, and feedforward compensation is presented. Simulation results confirm that the proposed APD method achieves sinusoidal grid current and significantly reduces output-current ripple in both G2V and V2G modes. Experimental results further demonstrate the feasibility of the method by validating the buffer-voltage regulation and ripple suppression in a prototype system.

キーワード：アクティブパワーデカップリング，AC-DC コンバータ，オンボードチャージャー，単一インダクタ
(Keywords, Active Power Decoupling, AC-DC converter, On-board charger, Single Inductor)

1. はじめに

近年、電気自動車(EV)はバスやトラック等の商用車のみならず自家用車としても普及が進んでいる。自家用車への給電は主に一般的な住宅にて行うことが想定される。そのため、国内における住宅への配電システムとして通常用いられる単相系統から給電を行う車載充電器(OBC)が必要となる。ここで、単相系統を入力とする OBC では単相 AC-DC 変換に起因した電力脈動が発生し、電力脈動は車載バッテリーが接続される直流側での電流に脈動を生ずる。脈動を含む電流でのバッテリー充電はバッテリーの劣化を加速させる要因となるため、バッテリー長寿命化には電力脈動補償が必要である⁽¹⁾⁽²⁾。

従来、整流を行う PWM コンバータと絶縁機能を有する DC-DC コンバータとを組み合わせた OBC での電力脈動補償は、各コンバータ間の直流リンクに大容量の電解コンデンサを適用し電力脈動を吸収する方式が広く用いられてきた。しかし、OBC は高温環境となる車載システムであるため、温度変化が寿命減少に直結する電解コンデンサの使用は OBC 自体の信頼性低下を招く。そのため、大容量のキャパシタを必要としない電力脈動補償が必要となる。

大容量のキャパシタを必要としない電力脈動補償方式として、アクティブパワーデカップリング(APD)が広く研究されている。APD は小容量のキャパシタで電力脈動の補償を実現する手法であり、セラミックコンデンサやフィルムキャパシタ等の長寿命なキャパシタの適用が可能である⁽³⁾⁻⁽⁹⁾。しかし、従来の APD はキャパシタに起因する信頼性向上は期待できる一方、電力脈動補償のために追加のスイッチング素子や受動素子を複数必要とする。そのため、これまで提案されている APD 機能付き単相 AC-DC 変換回路の多くは、部品点数の増加や回路構成の複雑化といった課題を有する^{(3),(4),(10)-(15)}。

そこで本論文では、小容量キャパシタとスイッチング素子各 1 個の追加のみで APD を実現する絶縁型 AC-DC コンバータを提案する。提案回路は負荷側のインダクタを活用して APD を行うことで、1 つのインダクタのみで入力側の力率改善(PFC)と APD を実現することを特徴とする。APD 実現のために追加インダクタを必要としないだけでなく追加となるキャパシタとスイッチング素子も各 1 個であり、部品点数の増加を抑制可能である。提案回路においてエネ

ルギバッファとなるキャパシタ電圧制御に必要な **duty** を解析的に導出し、提案回路制御法の妥当性をシミュレーションにて評価する。また、実機実験によりキャパシタ電圧制御および提案法の有効性を検証する。

2. 提案回路構成と制御方式

〈2・1〉 **提案回路の特徴** 図1に提案回路を示す。提案回路は、単相系統側のLCフィルタ、 $S_1 \sim S_4$ からなる電流源型整流器(CSR), S_c とバッファキャパシタ C_c からなるアクティブバッファ⁽¹⁶⁾, 位相シフトコンバータ, および負荷インダクタから構成される。直流電圧源は負荷となるバッテリーを表し、位相シフトコンバータと直流電圧源との間にされる負荷インダクタにより負荷電流は誘導性となる。

〈2・2〉 **等価回路** 提案回路の動作検討を簡略化するため、等価回路を用いて制御法の検討を行う。図2に、検討に使用する提案回路の等価回路を示す。等価回路は提案回路におけるトランス2次側回路をトランス1次側に換算し、トランスと2次側フルブリッジを省略した回路である。ここで、トランス1次側に換算した2次側回路の各定数は、トランス巻き数比を用いて以下で表される。

$$I_{Load}' = N I_{Load} \dots\dots\dots (1)$$

$$V_b' = V_b / N \dots\dots\dots (2)$$

$$L_o' = L_o / N^2 \dots\dots\dots (3)$$

ここで、 N はトランス巻き数比、 I_{Load} は負荷電流、 V_b は負荷電圧、 L_o は負荷インダクタンスを表す。また、 I_{Load}' , V_b' , L_o' はそれぞれ1次側に換算した負荷電流、負荷電圧、負荷インダクタンスである。

〈2・3〉 **APD を実現するキャパシタ電流制御** 提案回路は、バッファキャパシタ C_c の充放電により入力電力に含まれる電力脈動を吸収しAPDを実現する。図3に、等価回路におけるバッファキャパシタの充放電経路を示す。誘導性の負荷電流 I_{Load}' により、オン状態の S_c を通じてバッファキャパシタを充放電する。ここで、キャパシタ充放電を決定するキャパシタ電流 i_c の方向は、フルブリッジにより決定される。

図4に、APDを実現するキャパシタ電流制御のブロック図を示す。ここでZOHは離散化によるゼロ次ホールドであり、コントローラにてサンプリングした検出値であることを意味する。キャパシタの電流指令値 i_c^* は、APDのためにキャパシタが吸収すべき電力脈動とキャパシタの平均電圧制御に基づき決定される。

このうち電力脈動に対してはFF制御を適用し、図4におけるフィードフォワード(FF)項 $i_{c_FF}^*$ により脈動補償を行う。FF制御で電力脈動を補償するため、補償対象となる入

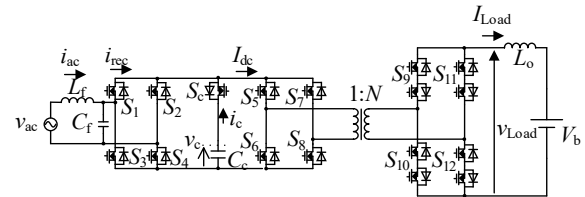


Fig. 1. Proposed circuit.

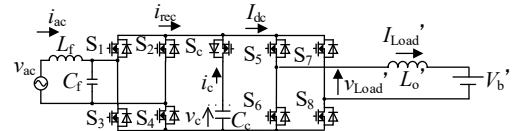
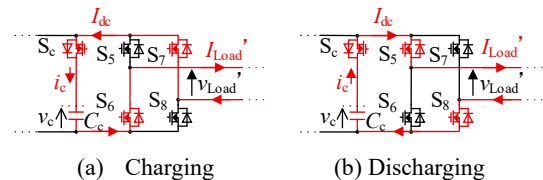


Fig. 2. Equivalent circuit of proposed circuit.



(a) Charging (b) Discharging

Fig. 3. Current flow of buffer capacitor.

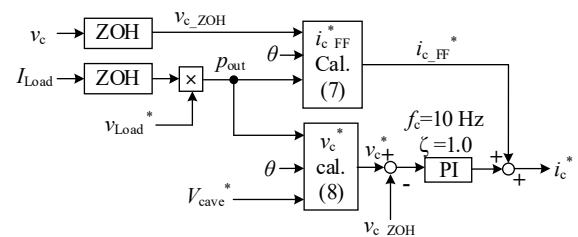


Fig. 4. Buffer Capacitor Current Controller.

力電力脈動成分の理論値の導出が必要となる。提案回路において、フルブリッジの出力電力 p_{out} は次式で表される。

$$p_{out} = v_{Load}^* I_{Load_ZOH} \dots\dots\dots (4)$$

ここで、 v_{Load}^* はフルブリッジの出力電圧指令、 I_{Load_ZOH} は出力電流 I_{Load} の検出値である。APDが実現した場合、出力電力 p_{out} は常に一定の直流量となる。また、系統から入力される瞬時入力電力 p_{in} は、次式で表される。

$$p_{in} = V_{acp} \sin \theta \cdot I_{acp} \sin \theta = \frac{V_{acp} I_{acp}}{2} + \frac{V_{acp} I_{acp}}{2} \cos 2\theta \dots\dots\dots (5)$$

ここで V_{acp} は系統電圧振幅、 I_{acp} は系統電流振幅、 θ は系統電圧の電気角を表す。系統からの入力電力の平均値は、APDが実現した場合出力電力 p_{out} と一致する。そのため、(5)式は出力電力 p_{out} を用いて次式に整理される。

$$p_{in} = p_{out} (1 + \cos 2\theta) \dots\dots\dots (6)$$

ここで、(6)式における第2項は入力電力の脈動成分を表し、APDでの補償対象となる。脈動成分の振幅は第1項の入力電力平均値と等しい。キャパシタ電流指令のFF項

$i_{c_ff}^*$ は、(6)式第2項で表される脈動成分に基づき次式で表される。

$$i_{c_ff}^* = \frac{p_{out}}{v_{c_ZOH}} \cos 2\theta \quad (7)$$

ここで、 v_{c_ZOH} はキャパシタ電圧の検出値、 θ は系統電圧の位相である。

一方、キャパシタ平均電圧はPI制御により制御される。キャパシタ電流の脈動成分が(7)式の司令値通りに制御される場合、キャパシタ電圧の司令値 v_c^* は次式で表される。

$$v_c^* = \sqrt{(V_{cave}^*)^2 - \frac{p_{out}}{2\pi f_{ac} C_c} \sin 2\theta} \quad (8)$$

ここで、 V_{cave}^* はキャパシタの平均電圧指令値、 f_{ac} は系統周波数である。本稿では文献[16]の設計法に基づき、キャパシタ平均電圧指令値 V_{cave}^* とキャパシタ容量を設定した。

キャパシタ電圧指令 v_c^* に基づき、キャパシタ電圧をPI制御する。ここでPI制御器の制御帯域は、直流成分のみを制御するため系統周波数の2倍よりも十分小さくなるよう設定する。本稿では、50 Hzの系統周波数に対してPI制御器の帯域を10 Hzとした。

〈2・4〉時分割によるAPDとPFCの実現 提案回路で使用するインダクタは、負荷電流 I_{Load} を誘導性にするためのインダクタ L_o のみである。ここで、APDを実現するキャパシタ電流制御と入力電流のPFCは同じ負荷電流 I_{Load} を用いて実現する必要があるため、負荷電流 I_{Load} を時分割で利用する。

図5に、1スイッチング周期中の中間リンク電圧と時分割方法を示す。1スイッチング周期は d_c 、 d_z 、 d_{rec} の3つの期間に分けられ、1スイッチング周期の中心を線対称に5分割される。各期間の総和はスイッチング周期と一致するため、各dutyの関係は次式となる。

$$d_z = 1 - d_{rec} - d_c \quad (9)$$

ここで、 d_c はキャパシタ電流制御のduty、 d_{rec} はPFCに用いるduty、 d_z は時分割後に残る期間である。

d_{rec} 期間中、負荷側フルブリッジはCSRを介する電流経路を形成し、系統からの入力電流を制御する。一方、 d_z 期間中は負荷側フルブリッジの上側アームまたは下側アームのみを導通させることで還流動作を行い、系統及びバッファキャパシタは負荷側に電力供給を行わない期間である。本稿の変調方法では、図4に示す2回の $d_z/2$ 期間のうち、 d_c 期間の前では上側アームをオン、 d_c 期間の後では下側アームをオン状態として還流動作を行う。

図6に、各duty計算のブロック図を示す。キャパシタ電流を制御するスイッチ S_c のdutyは、キャパシタ電流指令 i_c^* を用いて次式となる。

$$d_c = \left| \frac{i_c^*}{\hat{I}_{dc}} \right| \quad (10)$$

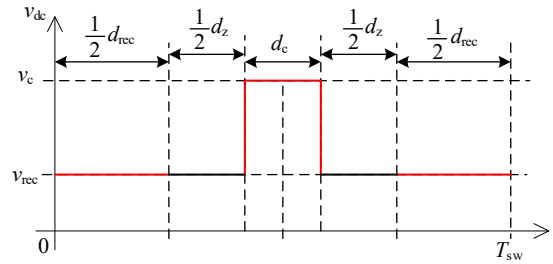


Fig. 5. Time-sharing diagram in switching period.

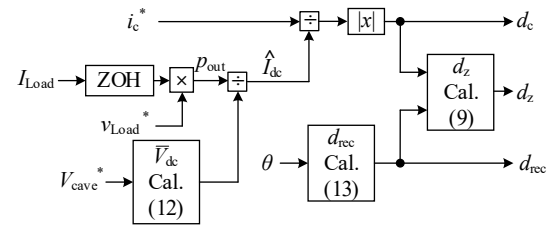


Fig. 6. Duty calculation diagram.

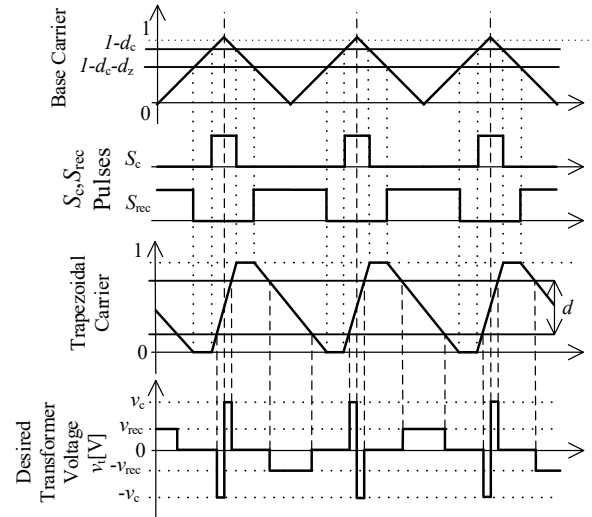


Fig. 7. Outline of modulation waveform.

ここで、 \hat{I}_{dc} は直流リンク電流の推定値である。直流リンク電流平均値の推定値 \hat{I}_{dc} は、出力電力 p_{out} を用いて次式で表される。

$$\hat{I}_{dc} = \frac{p_{out}}{\bar{V}_{dc}} \quad (11)$$

ここで、 \bar{V}_{dc} は負荷側への出力に寄与しない d_z 期間を除いた直流リンク電圧の平均値である。本稿では、直流リンク電圧の平均値 \bar{V}_{dc} を次式で定義する。

$$\bar{V}_{dc} = (1 - d_{zmin}) \frac{V_{cave}^*}{2V_{cave}^* + V_{acp}} V_{acp} \quad (12)$$

ここで、 d_{\min} は d_z の飽和を防ぐためのマージンである。時分割の残り時間である d_z が 0 でリミットされることを防ぎ、入力電流を制御する時間の不足を防止する。

一方、系統電流は CSR を介して PFC 動作を行うため、CSR からフルブリッジに流れる電流のスイッチング周期平均が全波整流とすることがある。ここで、PFC 実現に必要な $duty$ d_{rec} は次式で表される。

$$d_{rec} = 2(1 - d_{\min}) \frac{V_{cave}^*}{2V_{cave}^* + V_{acp}} |\sin \theta| \dots\dots\dots (13)$$

〈2・5〉PWM 変調方法 APD, PFC にそれぞれ必要な $duty$ を用いて、各スイッチのパルスを生成する。図 7 に変調の概形を示す。スイッチ S_c および同期整流のパルス S_{rec} は三角波キャリアにより変調することで生成する。また、これらのパルスを用いて台形キャリアを生成する。図 8 に、提案回路の変調に関するブロック線図を示す。各 $duty$ 計算結果と出力電圧指令 v_{Load}^* を用い、各スイッチの制御信号を生成する。フルブリッジの PWM 制御に用いる $duty$ である d は、出力電圧指令 v_{Load}^* を 1 制御周期中の平均直流リンク電圧で規格化することで生成し、台形キャリアを用いてユニポーラ PWM 変調を行う。ここで、規格化に用いる平均直流リンク電圧は、フルブリッジが出力に寄与しない d_z 期間を除いた直流リンク電圧の 1 制御周期における平均値を用いる。 d_z 期間を除いた 1 制御周期中の平均直流リンク電圧 \hat{v}_{dc} は、 d_c 、 d_{rec} を用いて以下の式で表される。

$$\hat{v}_{dc} = \text{sign}(i_c) d_c v_c + d_{rec} |v_{ac}| \dots\dots\dots (14)$$

$$\hat{v}_{dc} = (\text{sign}(i_c) d_c + d_{rec}) v_c \dots\dots\dots (15)$$

V2G 動作時は系統電圧ゼロクロス付近においてフィルタキャパシタ C_f の短絡を防ぐ必要があるため、同期整流ブリッジを停止する期間を設ける。そのため、系統電圧ゼロクロス付近では平均直流リンク電圧の算出に(15)式を使用し、それ以外の期間では(14)式を適用する。ここで、キャパシタ電流指令 i_c^* が負の場合、フルブリッジの出力電圧は図 3(a)に示す負のキャパシタ電圧となる。

〈2・6〉トランス偏磁を抑制する 2 次側変調 提案回路はトランスを有するため偏磁を防ぐ必要があり、等価回路とは異なるパルス生成が必要となる。図 7 に示すトランス印加電圧波形は、トランスの偏磁を防止するパルスパターンである。

トランスに系統電圧が印加される d_{rec} 期間では、1 スwitchング周期毎にトランス 1 次側フルブリッジを反転させることで、トランスの偏磁を防止する。また、キャパシタ電圧を印加する期間 d_c では、期間の中心でパルスの正負を入れ替える。ここでキャパシタ電圧は変動するため、トランス電

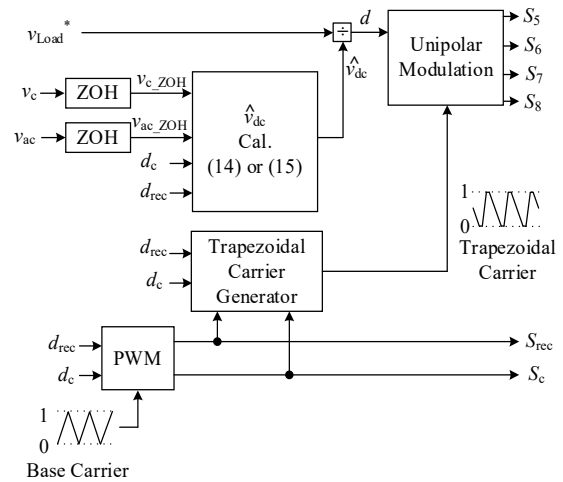


Fig. 8. Modulator diagram.

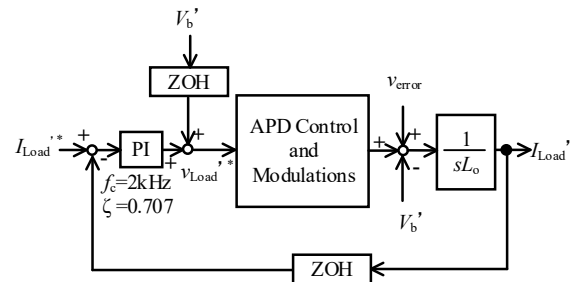


Fig. 9. Current controller of proposed circuit.

圧時間積に偏りを生じる。キャパシタ電圧変動によるトランス電圧時間積の偏りを抑制するため、パルスの正負の順番を毎スイッチング周期で入れ替える。

〈2・7〉出力電流制御 図 9 に、提案回路の負荷電流制御器を示す。負荷電流制御器は等価回路上の負荷電流 i_{Load}' を制御する。PI 制御器の操作量は出力電圧 v_{Load}' で、フルブリッジの PWM 制御により出力される。

ここで、系統電圧とキャパシタ電圧は交流成分を有するため、制御器のサンプリング後も値が変動する。そのため、制御器内で保持している電圧値と回路における電圧値に誤差を生じ、出力電流制御への外乱となる。ここで、制御器内と回路との電圧誤差を本稿では制御器誤差電圧 v_{error} として定義し、電圧外乱として扱う。 v_{error} は系統電圧の位相の変化に起因して発生するため、系統周波数の 2 倍よりも十分高い制御帯域を有する制御器を適用し電圧外乱による出力電流への影響を抑圧する。本稿では、50 Hz の系統周波数に対して 2 kHz の帯域を持つ PI 制御器を出力電流制御に適用する。

3. シミュレーション

表 1 にシミュレーション条件を示す。国内の一般住宅における EV 充電を想定し、単相 200 V 系統からのバッテリー充

電(G2V)動作および放電(V2G)動作を確認する。定格出力電力は 7kW であり、電力脈動補償に用いるバッファキャパシタは 195 μF とする。バッファキャパシタ容量は、従来の直流リンクに用いられる電解コンデンサの容量と比較して大幅に小さく、セラミックコンデンサやフィルムキャパシタなどの長寿命なキャパシタの適用が可能である。

図 10 に G2V 動作時のシミュレーション結果を示す。系統電圧および系統電流より、系統電流は力率 1 の正弦波であり PFC が実現していることが確認できる。また、キャパシタ電圧は指令値に対して遅れ無く追従していることから、キャパシタ電流の FF 制御と PI 制御とを組み合わせたキャパシタ電圧制御が成立していることが確認できる。出力電流の平均値は 17.5 A であり、負荷電流制御器により定格出力電力を実現する出力電流に制御されている。ここで、出力電流の周波数解析より、出力電流における 100 Hz 成分の振幅は直流成分の振幅に対して 0.1%の割合であり、APD が実現していると言える。さらに、励磁電流は直流バイアスを含んでおらず、トランスの偏磁も抑制されている。

図 11 に、V2G 動作時のシミュレーション結果を示す。系統電流は系統電圧との位相差は 180° であり、入力電流の PFC が機能している。また、キャパシタ電圧制御、出力電流制御、トランス偏磁についても、G2V 動作と同様に設計通りの動作である。ここで、V2G 動作における出力電流の周波数解析より、出力電流における 100 Hz 成分の振幅は直流成分の振幅に対して 0.09%の割合である。

4. 実機検証

提案制御法の実機における基礎検証を目的として、図 2 に示す等価回路と同じ構成の試作器による実機検証を行う。試作器は、図 2 の等価回路における電圧源負荷を抵抗器及びインダクタに置き換えた構成である。本稿では試作器による入力電流の PFC、APD、出力電圧制御の基礎検証を目的とするため、負荷電流制御は行わない。そのため、試作器において使用する抵抗器及びインダクタは、変換器から見た負荷電流が電流源として十分扱えるようインダクタンスを 3 mH、抵抗値を 11 Ω にそれぞれ設定した。

図 12 に、試作器を用いた実機における G2V 動作の実験結果を示す。図 12(a)より、入力電流はゼロクロス付近にフィルタの共振をもつものの正弦波状に制御されており、力率改善動作が確認できる。また図 12(b)より、出力電流は系統電圧のゼロクロス付近以外では一定であり、提案制御の APD 動作による電力脈動補償が実現できていると言える。系統電圧 1 周期で平均した出力電圧は、指令値が 96 V であるのに対して 99 V であった。出力電圧の誤差要因の一因としては、系統電圧のゼロクロス付近で出力電流が一時的に増大していることが挙げられる。ここで、出力電流平均値と抵抗値より算出した出力電力は 740 W である。

Table 1. Simulation conditions of Proposed circuit.

| Parameters | Symbol | Value |
|------------------------------------|--------------|--------------------|
| Input Voltage | V_{ac} | 200 V |
| Grid Frequency | f_{ac} | 50 Hz |
| Output Voltage | V_b | 400 V |
| Active Buffer Capacitor | C_c | 195 μF |
| Average Capacitor Voltage | V_{cave} | 450 V |
| Output Inductor | L_o | 1429 μH |
| Transformer Turn Ratio | N | 5.0 |
| Transformer Magnetizing Inductance | L_M | 1.0 mH |
| Sampling Frequency | f_{sample} | 20 kHz |
| Carrier Frequency | f_{sw} | 100 kHz |
| Filter Capacitor Capacitance | C_f | 29 μF |
| Filter Inductor Inductance | L_f | 54 μH |

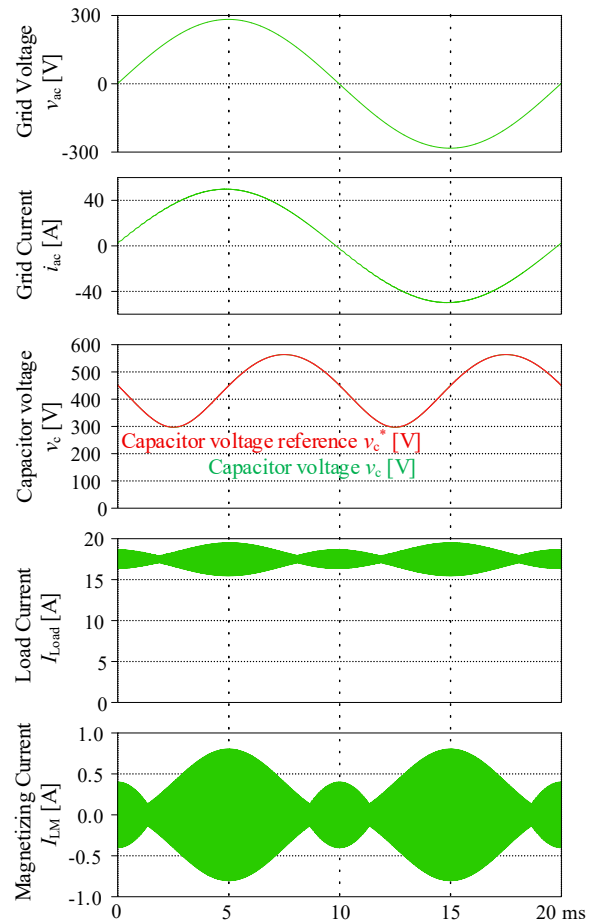


Fig. 10. Simulation result of Grid to Vehicle operation.

5. まとめ

本論文では、小容量キャパシタとスイッチング素子各 1 個の追加のみで APD を実現する絶縁型 AC-DC コンバータを提案した。提案回路は AC-DC 変換に必要なインダクタが一つの

みであり、負荷側インダクタを利用することで電力脈動補償を実現することを特徴とする。提案回路において APD を実現するパフアキャパシタ電圧制御および入力電流制御に必要な duty の理論値を導出し、シミュレーションより提案回路および制御方式の妥当性を確認した。さらに、等価回路と同じ構成をとる試作器を用いた実機検証より、740 W 出力における提案回路および提案制御の基礎動作を確認した。今後、実機における系統電圧ゼロクロス付近の動作改善を行う。

文 献

- (1) M. Brand, M. Hofmann, and Andreas Jossen, "The influence of current ripples on the lifetime of lithium-ion batteries", *IEEE Transactions on Vehicular Technology*, Volume: 67, November 2018
- (2) W. Vermeer, M. Stecca, and Pavol Bauer "A critical review on the effects of pulse charging of li-ion batteries" 2021 IEEE 19th International Power Electronics and Motion Control Conference (PEMC)
- (3) Y. Sun, Y. Liu, W. Xiong, Jian Yang, "Review of active power decoupling topologies in single-phase systems" *IEEE Transactions on Power Electronics*, Volume: 31, July 2016
- (4) S. Xu, L. Chang, and R. Shao, "Evolution of single-phase power converter topologies underlining power decoupling", *Chinese Journal of Electrical Engineering*, Volume: 2, June 2016
- (5) Zian Qin, Yi Tang, Poh Chiang Loh, Frede Blaabjerg "Benchmark of AC and DC active power decoupling circuits for second-order harmonic mitigation in kilowatt-scale single-phase inverters", *IEEE Journal of Emerging and Selected Topics in Power Electronics*, Volume: 4, March 2016
- (6) H. Li, K. Zhang, and J. Xiong "Active power decoupling for high-power single-phase PWM rectifiers", *IEEE Transactions on Power Electronics*, Volume: 28, March 2013
- (7) K. Takeuchi, T. Ohno, and J. Itoh "Active power decoupling method based on dual active bridge converter without additional components", 2025 IEEE Applied Power Electronics Conference and Exposition (APEC)
- (8) Y. Bi, C. Wu, and T. Soeiro "An integrated power decoupling method for single-phase EV onboard charger in V2G application", *IEEE Transactions on Power Electronics*, Volume: 38, August 2023
- (9) R. Rajamony, S. Wang, and W.Ming, "Multi-objective design of single-phase differential buck inverters with active power decoupling", *IEEE Open Journal of Power Electronics*, Volume: 3
- (10) Y. Tang, F. Blaabjerg, P. C. Loh, C. Jin, P. Wang, "Decoupling of fluctuating power in single-phase systems through a symmetrical half-bridge circuit", *IEEE Transactions on Power Electronics*, Volume: 30, April 2015
- (11) A. Tausif, H. Jung, S. Choi "Single-stage isolated electrolytic capacitor-less EV onboard charger with power decoupling", *CPSS Transactions on Power Electronics and Applications*, Volume: 4, March 2019
- (12) Y. Sun, Y. Liu, and J. Yang, "Active power decoupling method for single-phase current-source rectifier with no additional active switches", *IEEE Transactions on Power Electronics*, Volume: 31, August 2016
- (13) Y. Xia, J. Roy, and R. Ayyanar, "A single stage common ground three-level PV inverter with integrated power decoupling", *IEEE Open Journal of Power Electronics*, Volume: 1
- (14) S. Komeda, S. Takuma, and N. Taguchi, "Operation Characteristics of Discontinuous Current Mode for a Dual-Active-Bridge AC-DC Converter with an Active Energy Buffer", *IEEJ Journal of Industry Applications*, Vol. 12 No. 5 pp. 1015-1024
- (15) S. Yamaguchi, T. Shimizu, "Signe-phase Power Conditioner with a Buck-boost-type Power Decoupling Circuit", *IEEJ Journal of Industry Applications*, Vol. 5 No. 3 pp. 191-198
- (16) Y. Ohnuma, J. Itoh "A novel single-phase buck PFC AC-DC converter with power decoupling capability using an active buffer", *IEEE Transactions on Industry Applications*, Volume: 50, May-June 2014

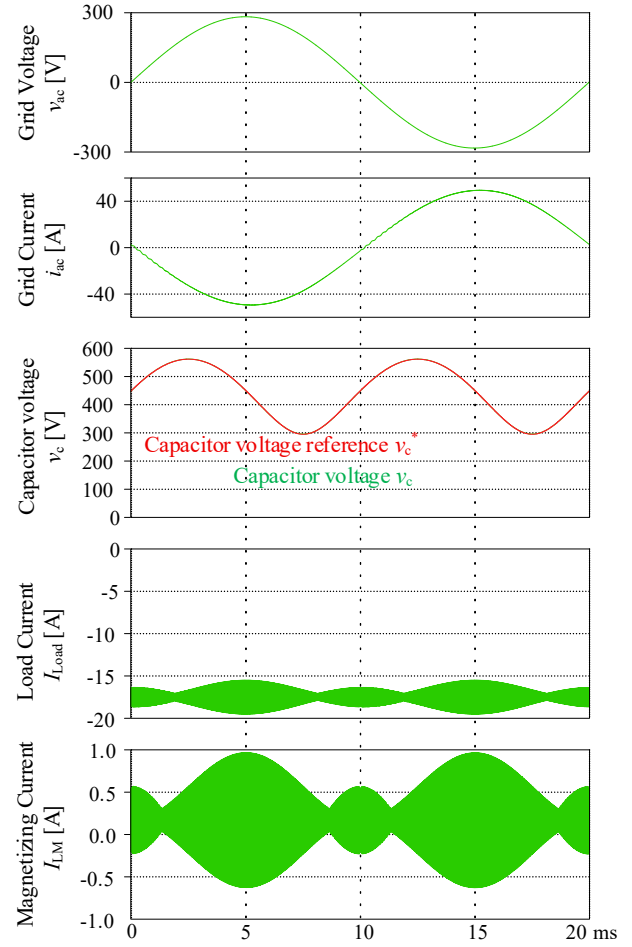
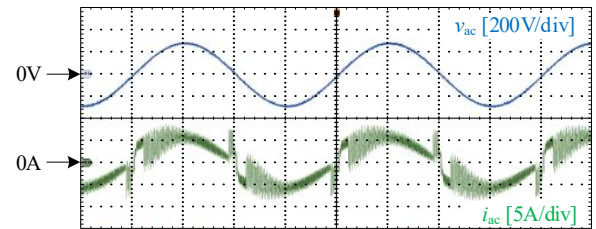
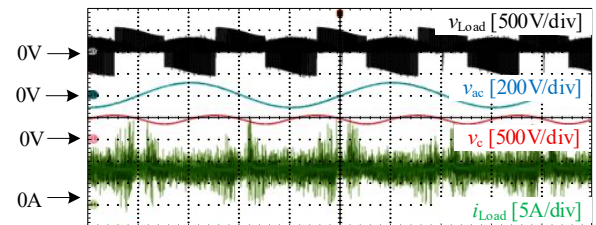


Fig. 11. Simulation result of Vehicle to Grid operation.



(a) PFC Operation waveform.



(b) APD control result

Fig. 12. Operation waveforms.